

Université Mohamed Khider – Biskra
Faculté des Sciences Exactes et Sciences de la
nature et la vie
Département : Sciences de la matière
Ref :.....



جامعة محمد خيضر بسكرة
كلية العلوم الدقيقة والعلوم الطبيعية والحياة
قسم: فيزياء المواد
المرجع:

Thèse présentée en vue de l'obtention
du diplôme de

Doctorat en Sciences

Spécialité (Option) : physique des matériaux

Thème

*Modélisation et simulation des propriétés électriques
d'une structure Métal-Isolant-Semi-conducteur MIS*

Présentée par :

ZELLAG SALIHA

Soutenue publiquement le 14/10/2018

Devant le jury composé de :

Dr.Sengouga Nouredine	Professeur	Président	Université de Biskra
Dr.Dehimi Lakhdar	Professeur	Rapporteur	Université de Batna 1
Dr.Saadoune Achour	Maître de Conférences 'A'	Co-Rapporteur	Université de Biskra
Dr.Oussalah Slimane	Maître de Recherches 'A'	Examineur	CDTA d'Alger

Dédicaces

A la mémoire de mon très cher père.

A ce que j'ai de plus cher au monde, à ma mère.

A ma raison de vivre, à mes enfants, Inès et Sofiane.

A mes frères.

Salíha

Remerciements

Je remercie Allah tout puissant de m'avoir accordé le courage et la santé pour réaliser ce travail.

Ce travail a été effectué Dans le cadre d'une collaboration entre le Laboratoire des Matériaux Semi-conducteurs et Métalliques (la partie simulation) de l'Université de Biskra (Algérie) et le Laboratoire Photonics Application and Research (la partie expérimentale) de l'Université de Gazi Ankara (Turquie).

Je tiens tout d'abord à exprimer mes sincères remerciements et toute ma gratitude à Monsieur Lakhdar DEHIMI Professeur à l'Université de Batna, pour avoir accepté d'être mon directeur de thèse, pour le suivi constant de ce travail, pour ces remarques toujours judicieuses et pertinentes et enfin pour ses qualités aussi bien humaines que scientifiques.

Mes vifs remerciements vont également à mon co-encadreur Monsieur Achour SAADOUNE Maître de Conférences à l'Université de Biskra pour son aide et ses nombreux services.

Je souhaite aussi rendre hommage au docteur ASSAR Tarek enseignant chercheur à l'Université de Gazi pour son aide précieuse.

J'exprime également mes remerciements à Monsieur Nouredine SENGOUGA, Professeur à l'Université de Biskra, qui m'a fait l'honneur de présider le jury de thèse.

Je remercie également Monsieur Slimane OUSSALAH Maître de Recherches au CDTA d'Alger pour l'honneur qui m'a fait en acceptant d'examiner cette thèse.

Je tiens à exprimer mes plus sincères remerciements au docteur Kamel LOUZAZNA enseignant à l'Université de Bejaia et au docteur Abdellah FRETAH à l'université de Biskra pour leur aide efficace, leur encouragements, et leurs conseils amicaux.

Les mots ne suffiront pas pour remercier ma mère, sans elle je ne serais jamais arrivée jusque-là, sans oublier ma raison de vivre, mes deux enfants : Inès et Sofiane.

Je ne pourrais pas finir sans inclure dans mes remerciements les personnes qui m'ont toujours soutenu, mes frères.

Enfin je remercie infiniment tous ceux qui ont contribué à la réalisation de ce travail de thèse.

المخلص

خلال هذه الأطروحة تمت دراسة تأثير مادة TiO_2 والتي تعتبر عازل من النوع high-k على حاجز شوتكي من نوع Au/n-GaAs/Ti/Au وذلك عن طريق المحاكات الرقمية مع استغلال النتائج التجريبية المتوفرة. لقد تم استعمال المحاكى الرقمية Atlas-Silvaco-TCAD لتفسير عدة ظواهر فيزيائية للثنائي من نوع شوتكي. القيم التجريبية لكل من معامل المقالية، حاجز شوتكي والمقاومة التسلسلية تم استخراجها باستعمال عدة تقنيات مثل طريقة شانغ، الخاصية تيار-جهد وسعة جهد. القيم الخاصة بمعامل المثالية وحاجز شوتكي المتحصل عليها كانت بالترتيب على النحو التالي: 4.14 و 0.585 eV بالنسبة لتركيبه حاجز شوتكي Au/n-GaAs/Ti/Au، 4.00 و 0.548 eV لتركيبه حاجز شوتكي المحتوية على العازل TiO_2 بسمك 16 نانومتر، 3.92 و 0.556 eV لتركيبه حاجز شوتكي المحتوية على العازل TiO_2 بسمك 100 نانومتر. الثنائيات شوتكي التي تمت درابته لها خاصية تيار-جهد فير مثالية بحيث معامل مثاليته أكبر من واحد. توزيع تركيز عيوب السطح بالنسبة لطاقتها الخاصة بالصمامات شوتكي المدروسة تم استخراجها من الخاصية جهد-تيار وذلك بالآخذ بعين الاعتبار ارتباط معامل المثالية مع الجهد، قيمة حاجز شوتكي الفعلية والمقاومة التسلسلية. القيم الخاصة بتوزيع تركيز عيوب السطح بالنسبة لطاقتها المستخرجة بالآخذ بعين الاعتبار المقاومة التسلسلية وجدت أقل من التي استخرجة بدون الآخذ بعين الاعتبار المقاومة التسلسلية. الخاصية تيار-جهد الخاصة بالثنائيات المدروسة تظهر زيادة غير طبيعية في التيار الغير مرغوب اثناء التغذية العكسية وذلك كلما زاد سمك العازل من النوع high-k. في الاخير النتائج المتحصل عليها بالاستعمال المحاكات متوافقة مع النتائج المخبرية المتوفرة.

كلمات مفتاحية : بنايات MIS - TiO_2 - تركيز عيوب السطح-خاصية (I-V) - مواد high-k

Résumé

L'effet de matériau TiO_2 à haute permittivité « high-k » comme isolant dans chacune des structures Au/n-GaAs/Ti/Au et $\text{Au/TiO}_2/\text{n-GaAs/Ti/Au}$ a été mis en évidence par l'expérimental et par la simulation utilisant le logiciel Atlas Silvaco. L'extraction des paramètres électriques tels que le facteur d'idéalité n , la hauteur de barrière Φ_B , la résistance série R_s et les états d'interface N_{ss} a été faite en utilisant différentes méthodes qui sont la méthode standard de la caractéristique courant-tension ($\ln I-V$) en polarisation directe, les méthodes de Cheung et la méthode de la caractéristique inverse de la capacité-tension ($C^{-2}-V$). Les valeurs expérimentales du facteur d'idéalité et de la hauteur de la barrière sont respectivement 4.12 et 0.585 eV pour la structure Au/n-GaAs/Ti/Au , 4.00 et 0.548 eV pour $\text{Au/TiO}_2/\text{n-GaAs/Ti/Au}$ avec une épaisseur de 16nm de l'oxyde et 3.92 et 0.556 eV pour la même structure avec une épaisseur de 100nm de l'oxyde. Les valeurs du facteur d'idéalité (n) des trois structures MS et MIS SBDs étudiées sont très loin de l'unité qui est la caractéristique de la diode idéale (ou $n = 1$), ce phénomène est dû à l'effet 'inévitable' de la couche native. Les états d'interface (N_{ss}) calculés en présence de la résistance série sont inférieurs à ceux calculés en absence de la résistance série en question et ce pour les trois structures étudiées. Les structures MIS révèlent une augmentation du courant de fuite proportionnelle à l'augmentation de l'épaisseur de l'oxyde. Enfin, les résultats expérimentaux concordent bien avec ceux de la simulation.

Mots clés : Les structures MIS - TiO_2 - Les états d'interface - Atlas Silvaco.

Abstract

The effects of the TiO₂ high-k insulator material on Au/n-GaAs/Ti/Au Schottky barrier diodes have been studied by means of the numerical simulation and experimental results at room temperature. The Atlas-Silvaco-TCAD numerical simulator has been used to explain the behavior of different physical phenomena of Schottky diode. The experimental values of ideality factor, barrier height, and series resistance have been determined by using the various techniques such as Cheung's method, forward bias $\ln I-V$ and reverse capacitance-voltage behaviors. The experimental ideality factor and barrier height values have been found to be 4.14 and 0.585 eV for Au/n-GaAs/Ti/Au Schottky barrier diode and 4.00 and 0.548 eV for that structure with 16 nm thick TiO₂ film and 3.92, 0.556 eV with 100 nm thick TiO₂ film. The diodes show a non-ideal current-voltage behavior that of the ideality factor so far from unity. The extraction of N_{ss} interface distribution profile as a function of E_c-E_{ss} is made using forward-bias $I-V$ measurement by considering the bias dependence of ideality factor, the effective barrier height, and series resistance for Schottky barrier diodes. The N_{ss} calculated values with consideration of the series resistance are lower than the calculated ones without series resistance. The current-voltage results of diodes reveal an abnormal increase in leakage current with an increase in thickness of high-k interfacial insulator layer. However, the simulation agrees in general with the experimental results.

Key word: MIS structures – TiO₂ – Interface states – (I-V) characteristics – high-k material.

SOMMAIRE

DEDICACES.....	I
REMERCIEMENTS.....	II
ملخص.....	III
RESUME.....	IV
ABSTRACT.....	V
LISTE DES TABLEAUX.....	X
TABLE DES FIGURES.....	XI
INTRODUCTION GENERALE.....	1
CHAPITRE I : GENERALITES SUR LES STRUCTURES MS ET MIS	
1 Introduction.....	4
2 Théorie du contact métal-semi-conducteur (MS) homogène.....	4
2.1 Le travail de sortie et l’affinité électronique du semi-conducteur.....	5
2.2 Modèles de la formation de la barrière Schottky.....	5
2.2.1 Modèle de Mott-Schottky.....	5
2.2.2 Modèle de Bardeen.....	7
2.2.3 Modèle de Cowley et Sze.....	8
2.3 Zone de charge d’espace.....	10
2.4 Abaissement de la barrière, effet Schottky.....	12
2.5 Mécanismes de transport du courant dans un contact Métal/semi-conducteur en polarisation directe.....	13
2.5.1 Emission au-dessus de la barrière.....	15
2.5.2 Courant par effet tunnel.....	16
2.5.2.1 Courant par effet de champ (FE).....	17
2.5.2.2 Courant d’émission thermoïonique assistée par effet de champ (TFE).....	17
2.5.3 Recombinaison dans la zone de charge d’espace.....	18
2.5.4 Injection des minoritaires.....	19
2.6 Courant en polarisation inverse.....	19
2.6.1 Courant d’émission thermoïonique (TE).....	21
2.6.2 Courant tunnel.....	21
2.6.2.1 Formule de Padovani-stratton.....	22
2.6.2.2 Formule de Tsu et Esaki.....	23
3 La structure Métal/Oxyde/Semi-conducteur MIS.....	23
3.1 Introduction.....	24
3.2 Diagramme de bandes d’énergie.....	24

3.3	Influence des travaux de sortie.....	25
3.4	Régimes de fonctionnement.....	26
3.4.1	Régime d'accumulation.....	27
3.4.2	Régime de bandes plates.....	29
3.4.3	Régime de déplétion.....	30
3.4.4	Régime d'inversion et de forte inversio.....	32
CHAPITRE II : LES PROPRIETES DES PRINCIPAUX MATERIAUX		
1.	Propriétés du matériau GaAs.....	35
1.1	Structure cristalline du GaAs.....	35
1.2	Structure de bande d'énergie du GaAs.....	36
1.3	Les propriétés électriques du GaAs.....	37
1.4	Oxydation native de la surface du semi-conducteur n-GaAs.....	37
2.	Propriétés du matériau dioxyde de Titane (TiO ₂) –un matériau high-K.....	38
2.1	Pourquoi un matériau high k.....	38
2.2	Intérêts d'étude et applications.....	39
2.3.	Propriétés physico-chimiques et structure cristalline du TiO ₂	39
2.4.	Les défauts présents dans le TiO ₂	41
2.4.1	Les défauts intrinsèques.....	41
2.4.2	Les défauts extrinsèques.....	42
2.5	Propriétés électriques du TiO ₂	42
2.5.1	Introduction de nouveaux niveaux d'énergie.....	42
2.5.2	Notion de piège.....	42
2.5.3	Notion de section de capture.....	42
2.5.4	Comportements électriques des défauts dans le TiO ₂	42
2.5.5	Différents types de charges dans l'oxyde.....	43
2.5.5.1	Les charges fixes.....	44
2.5.5.2	Les charges piégées.....	44
2.5.5.3	Les charges mobiles ioniques.....	44
2.5.5.4	Les charges d'interfaces piégées « les états d'interface ».....	45
2.6	Propriétés de transport dans l'oxyde de TiO ₂	45
2.6.1	Différentes types de conduction dans l'oxyde.....	45
2.6.2	La conduction thermoionique	45
2.6.3	La conduction par effet tunnel directe.....	45
2.6.4	La conduction par effet tunnel de type Fowler-Nordheim.....	45
2.6.5	La conduction par saut (Hopping conduction)	46
2.6.6	La conduction par effet Poole-Frenkel.....	46

CHAPITRE III : MODELES PHYSIQUE ET METHODES D'EXTRACTION DES PARAMETRES ELECTRIQUES DANS LES SD's

1. Simulation et modèles physiques	47
1.1 Introduction	47
1.2 Présentation du logiciel de simulation ATLAS de Silvaco.....	47
1.3 Les modèles physiques.....	48
1.3.1 Modèle Shockley-Read-Hall.....	49
1.3.2 Mécanisme de recombinaison de surface.....	50
1.3.3 L'émission thermoïonique.....	50
1.3.4. L'effet Tunnel.....	51
2. Méthodes d'extraction des paramètres électriques dans les SD's.....	52
2.1 Introduction.....	52
2.2 Les méthodes basées sur la caractéristiques courant-tension.....	52
2.2.1 La méthode Standard	52
2.2.2 Les méthodes de Cheung.....	54
2.2.3 La détermination des états d'interface.....	55
2.3. La méthode de la caractéristique capacité-tension.....	57

CHAPITRE IV : RESULTATS ET INTERPRETATION

1. Introduction.....	59
2 Partie expérimentale.....	59
2.1 La procédure de fabrication de la structure	62
2.2 Technique de mesure de la caractéristique courant-tension (I-V).....	62
2.3 Interprétation des résultats expérimentaux.....	64
3. Partie simulation.....	65
3.1 Description des structures simulées.....	65
3.2 Les caractéristiques électriques (I-V) simulées.....	66
3.2.1 La structure Au/n-GaAs/Ti/Au avec et sans interface TiO ₂	66
3.2.1.1 L'effet de l'oxyde high-k « TiO ₂	66
3.2.2 L'influence de l'oxyde.....	67
3.2.2.1 La structure Au/n-GaAS avec et sans interface SiO ₂	67
3.2.3 L'influence du substrat.....	68
3.2.3.1 La structure Au/ TiO ₂ /n-Si	68
3.3 Extraction des paramètres clefs.....	69
3.3.1 Le facteur d'idéalité	70
3.3.1.1 Cas de la diode MS idéale.....	70
3.3.1.2 Cas de la diode MS réelle	72
3.3.1.3 l'effet de la couche native dans les structures MIS.....	74

3.3.2 La hauteur de la barrière.....	76
3.3.3 La résistance série.....	79
3.3.4 Les états d'interface.....	81
CONCLUSION GENERALE.....	84
REFERENCES BIBLIOGRAPHIQUES.....	87

LISTE DES TABLEAUX

Tableau I.1 : Etat de l'interface isolant/semi-conducteur dans une structure MIS en court-circuit.....	26
Tableau II.1 : Les principaux paramètres physiques et électriques du GaAs.....	37
Tableau II.2 : Permittivité et bande interdite de quelques diélectriques candidats au remplacement du SiO ₂	38
Tableau II.3 : Données cristallographique des phases anatase, rutile et brookite du dioxyde de Titane.....	41
Tableau IV.1 : Les valeurs expérimentales et simulées du facteur d'idéalité.....	68
Tableau IV.2 : Les valeurs expérimentales et simulées de la hauteur de la barrière	74
Tableau IV.3 : Les valeurs expérimentales et simulées de la résistance série Rs.....	77

LISTE DES FIGURES

Figure I.1 : Diagramme énergétique d'un métal et d'un semi-conducteur de type-n tel que ($q\phi_M > q\phi_{s.c.}$)	5
Figure I.2 : Diagramme des bandes d'énergie à l'équilibre thermodynamique d'une structure métal/semi-conducteur type-n dans le cas ou ($q\phi_M > q\phi_{s.c.}$).....	6
Figure I.3 : Diagramme énergétique à l'équilibre thermodynamique d'un métal et d'un semi-conducteur de type-n tel que ($q\phi_M > q\phi_{s.c.}$): (a) avant contact et avec états de surface, (b) après contact et avec états de surface.....	8
Figure I.4 : Diagramme énergétique des bandes dans un contact métal/semi-conducteur type-n dans le cas général.....	9
Figure I.5 : Variation du carré de l'inverse de la capacité en fonction de la tension.....	12
Figure I.6 : L'abaissement de la barrière Schottky par l'effet Schottky.....	13
Figure I.7 : Modes de transport des électrons dans un contact métal/semi-conducteur type-n polarisé en direct.....	14
Figure I.8 : Emission thermoïonique assistée par effet de champ (TFE) et émission de champ (FE) sous une polarisation directe.....	17
Figure I.9 : Mécanismes de transport des charges à travers une barrière Schottky en polarisation inverse.....	20
Figure I.10 : Structure Métal/Isolant/semi-conducteur et son schéma électrique.....	24
Figure I.11 : Diagramme de bandes d'énergie d'une structure MIS sur substrat de type-n pour ($q\phi_{s.c.} < q\phi_m$).....	25
Figure I.12 : Potentiels dans une structure MIS en déplétion	27
Figure I.13 : Structures MIS idéales en régime d'accumulation	28
Figure I.14 : Structures MIS idéales en régime de bandes plates.....	29
Figure I.15 : Structures MIS idéales en régime de déplétion.....	31
Figure I.16 : Structures MIS idéales en régime d'inversion.....	33
Figure I.17 : Schéma équivalent de la structure MIS.....	34
Figure II.1 : (a) Structure cristalline du GaAs, (b) La première zone de Brillouin d'un cristal cubique, (c) la surface d'énergie constante de bande de conduction de GaAs.....	35

Figure II.2 : Structures de bande électronique de GaAs.....	36
Figure II.3 : Structures cristallographiques de TiO_2 : (a) anatase, (b) brookite, (c) rutile. En vert Ti^{4+} et en rouge O^{2-}	40
Figure II.4 : Schéma des défauts intrinsèques et extrinsèques.....	42
Figure II.5 : Diagramme d'énergie correspondant aux principaux défauts rencontrés dans les différentes structures du TiO_2	43
Figure II.6 : Différents types de charges dans l'oxyde	44
Figure II.7 : Représentation Schématique des différents types de conduction dans l'oxyde .47	
Figure III.1 : Transitions par l'intermédiaire d'un niveau à l'intérieur de la bande interdite d'un semi-conducteur	47
Figure III.2 : Représentation schématique des différentes régions de la caractéristique (lnI-V) d'une diode Schottky, en polarisation directe.....	52
Figure III.3 : Exemple de fonctions de Cheung $dV/d\ln(I)$ et $H(I)$ en fonction du courant (I).....	54
Figure III.4 : La distribution des états d'interface avec et sans considération de la résistance série pour la structure (Au/ TiO_2 /n-Si) à T300°K.....	56
Figure III.5 : L'inverse de la capacité au carré en $1/C^2$ en fonction de V pour les deux structures MS (Au/GaAs) et MIS(Au/ Ga_2O_3 / GaAs).....	57
Figure IV.1 : Système d'évaporation BESTEC.....	58
Figure IV.2 : Système de pulvérisation Nanovak NVTS-500.....	59
Figure IV.3 : Schéma représentatif de la structure SBD's fabriquée.....	60
Figure IV.4 : Analyseur des paramètres des semi-conducteurs <i>Keithley 4200</i>	61
Figure IV-5 : Analyseur de système d'impédance <i>HP 4192 A LF</i>	61
Figure IV.6 : Les résultats expérimentaux de la caractéristique courant-tension à l'échelle semi-log des diodes MS (Au/n-GaAs/Au/Ti) et MIS (Au/ TiO_2 /n-GaAs/Au/Ti) à 16 nm et à 100nm à température ambiante.....	62
Figure IV.7 : Schéma représentatif des structures SBD's simulées à deux dimensions.....	63
Figure IV.8 : les caractéristiques électriques (I-V) simulées et mesurées en polarisation directe et inverse à l'échelle semi-log à température 300°K des structures MS et MIS.....	64
Figure IV.9 : les caractéristiques électriques (I-V) en polarisation directe et inverse à l'échelle semi-log à température 300°K des structures Au/n-GaAs (MS) et Au/ SiO_2 /n-GaAs (MIS) a)simulées et b) expérimentales.....	66

Figure IV.10 : Les caractéristiques électriques (I-V) en polarisation directe et inverse à l'échelle semi-log à température 300°K des structures Au/TiO ₂ /n-Si	67
Figure IV.11 : L'extraction du facteur d'idéalité n et la résistance série R _s par la première méthode de Cheung (dV/dlnI) à (T=300°k) pour la structure MS simulée idéale et MS expérimentale.....	68
Figure IV.12 : La structure MS idéale (sans couche native).....	69
Figure IV.13 : les caractéristiques électriques (I-V) en polarisation directe et inverse à l'échelle semi-log à température 300°K de la diode idéale avec et sans couche native.....	70
Figure IV.14 : L'extraction du facteur d'idéalité n et la résistance série R _s par la première méthode de Cheung (dV/dlnI) à (T=300°k) pour la structure MS simulée réelle et MS expérimentale.....	71
Figure IV.15 : La structure MS réelle.....	71
Figure IV.16 : La structure MIS sans (a) et avec couche native (b).....	71
Figure IV.17 : Les caractéristiques électriques (I-V) en polarisation directe et inverse à l'échelle semi-log à température 300°K pour la structure MIS avec et sans couche native.....	73
Figure IV.18 : Extraction du facteur d'idéalité n et la résistance série R _s par la première méthode de Cheung (dV/dlnI) à (T=300°k) pour les structures MIS simulées et MIS expérimentales pour une épaisseur de 16nm (a) et 100nm(b) de TiO ₂ respectivement.....	73
Figure IV.19 : Caractéristiques C ⁻² inverse mesurées des structures MS et MIS.....	75
Figure IV-20 : Caractéristiques C ⁻² inverse mesurées et simulées des structures (a) MS, (b) MIS (16nm) et (c) MIS (100nm) respectivement.....	76
Figure IV.21 : Extraction de la résistance série R _s par la deuxième méthode de Cheung H(I) à (T=300°k). de la structure(a) MS idéale,(b) MS réelle, (c) MIS (16nm) et (d) MIS (100nm).....	78
Figure IV.22 : la distribution de la densité d'interface N _{ss} avec et sans considération de la résistance série dans les structures SBDs: a) MS, b) MIS (16nm), c) MIS (100nm).....	80

Lois de Croyance scientifique :

Personne ne croit en une théorie, sauf celui qui l'a faite.

Tout le monde croit en une mesure, sauf celui qui l'a faite.

INTRODUCTION
GENERALE

INTRODUCTION GENERALE

Les dispositifs utilisant des structures de type diode Schottky sont, à l'heure actuelle, de plus en plus utilisées, tant dans l'industrie des semi-conducteurs que dans les laboratoires de recherches pour la caractérisation des matériaux. Cependant, malgré que les mécanismes qui régissent le fonctionnement de ces contacts métal/semi-conducteur sont assez bien connus et permettent de décrire la plupart des résultats expérimentaux, (les travaux de MOTT, DAVYDOV, SCHOTTKY, BARDEN, COWLEY et SZE [1-5]) de nombreux détails demeurent incompris.

En théorie, plusieurs auteurs ont essayé d'établir des modèles théoriques traitant le redressement dans le contact métal/semi-conducteur incluant les propriétés de l'interface, à travers, par exemple, la structure des bandes du métal et du semi-conducteur [5-9], la réactivité chimique des deux matériaux en présence [10,11], la barrière de potentiel ou les états de surface dont l'existence et la nature restent encore le sujet de nombreuses controverses [12].

Toutefois, ces modèles s'avèrent adaptés en général à des interfaces idéales que l'on ne rencontre presque jamais en pratique. Ainsi, ils ne prennent pas en considération par exemples les phénomènes de l'oxydation des semi-conducteurs à l'air.

Plus récemment, des problèmes analogues se sont posés lors de la réalisation de cellules solaires (à structure MS ou MIS) se servant du matériau SiO_2 comme couche isolante et qui ont révélé une sérieuse limitation à leur exploitation (utilisation pratique), qui semblait pourtant très prometteuse [13].

En effet, depuis les années soixante, le développement de la technologie microélectronique a comme principal objectif la miniaturisation continue des composants et circuits de manière à augmenter leur performance et à améliorer leur rendement tout en réduisant leur coût de production [14]. C'est particulièrement le cas du SiO_2 qui a vu réduire ses dimensions de façon constante, au point d'atteindre la limite critique de sa miniaturisation [15], qui est à l'origine d'un courant de fuite de forte intensité (effet tunnel) [16, 17]. Le but recherché est donc de trouver un matériau de remplacement afin d'éviter ou de minimiser aux maximum ces courants de fuite, à travers l'utilisation des matériaux de plus grande épaisseur mais à forte permittivité, de type « high-k », comme Si_3N_4 , HfO_2 , ZrO_2 , TiO_2 , ZnO et Al_2O_3 .

Au cours de ce travail, nous nous sommes intéressés aux changements qui peuvent affecter le redressement dans les structures de type MS et MIS et ce en tenant compte de la couche native des semi-conducteurs, d'une part et en substituant l'oxyde par un matériau high-k tel que le dioxyde de Titane (TiO_2) d'autre part. Il s'avère que le TiO_2 est un candidat très prometteur pour le remplacement de certains oxydes métalliques comme le SiO_2 et ce pour ses multiples propriétés et pour son utilisation dans la production de la future génération des mémoires vives DRAM ainsi que dans les applications optoélectroniques comme la photocatalyse, les cellules solaires et les fibres optiques[18-22]. En fait, ce dioxyde de Titane (TiO_2) occupe (4,5 % des applications) du secteur des nanotechnologies qui connaît un développement intense cette dernière décennie, d'après le 'Nanotechnology Market Forecast' [23-25], le marché des nanotechnologies suit une croissance annuelle de l'ordre de 20 %. Ce marché représenterait actuellement une valeur de 1,6 milliard de dollars.

Ce présent travail est composé de quatre chapitres : Un premier chapitre traitant du contexte scientifique et des modèles de transport des porteurs charges ainsi que des modèles de formation de la barrière Schottky dans les contacts métal/semi-conducteur « MS » et les contact métal/isolant /semi-conducteur « MIS »

Un deuxième chapitre décrit l'intérêt du choix des matériaux étudiés à savoir l'Arséniure de Gallium GaAs comme substrat et le dioxyde de Titane TiO_2 comme couche isolante (oxyde). Des aspects généraux sur les différents défauts existants dans le TiO_2 ainsi que leur comportement électrique sont aussi discutés.

Un troisième chapitre divisé en deux parties distinctes :

- ❖ Dans la première partie, nous présenterons le logiciel de simulation «Atlas Silvaco » ainsi que les modèles physiques utilisés pour la caractérisation du courant-tension(I-V) pour chacune des structures traitées MS (Au/ TiO_2 /n-GaAs/Ti/Au)et MIS (Au/ TiO_2 /n-GaAs/Ti/Au).
- ❖ Dans la deuxième partie, nous expliquerons les différentes méthodes d'extraction des paramètres électriques tels que le facteur d'idéalité n , la hauteur de barrière Φ_B , la résistance série R_s et les états d'interface N_{ss} qui sont : la méthode Standard et les méthodes de Cheung et la caractéristique capacité-courant (C-V). Ces paramètres sont nécessaires pour la compréhension et la description des mécanismes de transport électriques internes et des imperfections des étapes technologiques lors du processus

de fabrication. Les valeurs obtenues avec chacune des méthodes ont été comparées et interprétées

Un quatrième et dernier chapitre détaillant l'essentiel des résultats expérimentaux et de simulation des caractérisations électriques des différentes structures MS et MIS étudiées.

Dans un premier temps nous détaillerons la procédure de la fabrication de la diode en question et les techniques de dépôt de l'oxyde. Cette partie a été réalisé au laboratoire « *photonics application and research lab* » à l'Université de Gazi à Ankara en Turquie. Les caractéristiques électriques (I-V) en polarisation directe et inverse de la diode Au/n-GaAs/Au/Ti avec et sans la couche d'interface TiO₂ à température ambiante seront discutées.

Dans un deuxième temps, nous présenterons et analyserons, nos résultats de simulation en utilisant le logiciel Atlas Silvaco concernant les caractéristiques électriques des diodes Au/n-GaAs/Au/Ti et Au/TiO₂/n-GaAs/Au/Ti avec différentes épaisseurs de la couche d'interface TiO₂ à température ambiante. Afin de bien comprendre l'effet de la couche inter-faciale d'un matériau high-k, d'autres structures telle que Au/TiO₂/n-Si et Au/SiO₂/n-GaAs ont été simulées et analysées. Une explication exhaustive a été faite sur les différents défauts et le modèle de transport dominant dans ce type de structures. L'effet de l'oxydation native du substrat a été évoqué et mis en évidence avec la simulation en introduisant une couche native dans le programme. Les propriétés électroniques des diodes Schottky SDBs ne sont jamais bien expliquées sans l'étude des principaux paramètres électriques tels que le facteur d'idéalité n , la hauteur de barrière Φ_B , la résistance série R_s et les états d'interface N_{ss} . Pour ce faire nous discuterons et comparerons les valeurs de ces paramètres électriques calculées et obtenues par les différentes méthodes d'extraction citées au chapitre III. En fin une comparaison des résultats expérimentaux avec ceux de la simulation ainsi qu'avec d'autres travaux de la littérature a été faite.

Nous terminerons par une conclusion générale où seront rapportés nos principaux résultats ainsi que les futures perspectives du travail effectué.

Chapitre I GÉNÉRALITÉS

*SUR LES STRUCTURES
MÉTAL/SEMICONDUCTEUR ET
MÉTAL/ISOLANT/SEMICONDUCTEUR*

1 Introduction

La diode Schottky est un contact de surface d'un métal avec un semi-conducteur. Les premières diodes furent découvertes par F.BRAUN en 1874. Bien que très anciennes, elles furent encore l'objet de recherche jusqu'à nos jours en raison de leurs nombreuses applications. En fait, les diodes Schottky ont été largement utilisées pour de nombreuses applications telles que les cellules solaires, photo détecteurs, transistors Schottky, des mélangeurs à micro-ondes, diode Zener et divers circuits intégrés. La diode Schottky peut également utilisée comme un condensateur variable dans des circuits paramétriques pour la multiplication de fréquence [26]. Dans ce chapitre, sont exposées les notions de base sur les structures métal-semi-conducteur (MS) et les structures métal-isolant-semi-conducteur (MIS) faisant l'objet de recherche du présent travail. Un intérêt particulier est accordé à la valeur de la hauteur de la barrière générée à l'interface séparant les deux matériaux, et qui va conditionner la circulation des porteurs de charge d'un matériau vers l'autre, du fait que cette barrière est la plus grande (faible) possible on obtient un bon contact Schottky (ohmique). De ce fait, on commence dans ce chapitre par présenter les principaux modèles traitants la formation de la barrière de potentiel des structures (MS) et (MIS), et nous discuterons par la suite des mécanismes de conduction révélés dans les deux structures en question.

2 Théorie du contact métal-semi-conducteur (MS) homogène

Le contact Schottky est un dispositif dit unipolaire, comme le courant est porté par un seul type de porteur qui est l'électron ou le trou. La structure métal-semi-conducteur MS a un grand intérêt dans la conception des comportements électroniques modernes et dans les dispositifs électroniques fonctionnant en hyperfréquence. Ce type de contact peut manifester des effets redresseurs ou des effets ohmiques. En général l'action d'une tension externe sur une structure métal/semi-conducteur donne lieu à une caractéristique courant-tension non symétrique et la structure en question se comporte comme un redresseur [26].

Dans le cadre de la présente étude du contact métal-semi-conducteur, il est nécessaire de déterminer les grandeurs de base qui régissent le transfert de charge entre les deux matériaux [27], telle que :

- Le travail de sortie du métal (ϕ_B).
- L'affinité électronique du semi-conducteur (χ).
- La hauteur de la Barrière du potentiel (SBH).

2.1 Le travail de sortie et l'affinité électronique du semi-conducteur

La structure de bandes d'énergie d'un métal est caractérisée par son travail de sortie ($q\phi_M$) qui est l'énergie nécessaire pour arracher un électron depuis le niveau de Fermi du métal (E_{FM}). Le semi-conducteur est défini par son affinité électronique ($q\chi_{S.C.}$) (c'est le niveau d'énergie entre le vide (N_v) et la bande de conduction(E_c)), et par son travail de sortie ($q\phi_{S.C.}$) (c'est le niveau d'énergie entre le vide et le niveau de Fermi (E_{FS})) (Figure I.1).

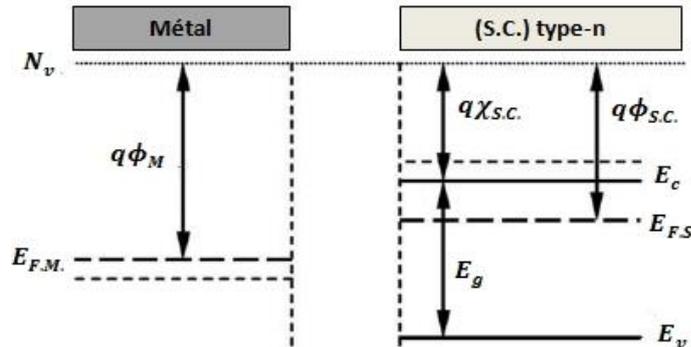


Figure I.1 : Diagramme énergétique d'un métal et d'un semi-conducteur de type-n tel que : ($q\phi_M > q\phi_{S.C.}$) [28].

2.2 Modèles de la formation de la barrière Schottky

L'existence de la barrière de potentiel dans les contacts métal/semi-conducteur est décrite selon plusieurs modèles. Nous présentons les trois principaux modèles, qui sont le modèle de Mott-Schottky [1, 29], le modèle de Bardeen [4] et le modèle de Cowley-Sze [5].

2.2.1 Modèle de Mott-Schottky

En 1938, Schottky [29] et Mott [1] avaient établi un modèle permettant le calcul de la barrière d'énergie entre un métal et un semi-conducteur. Le semi-conducteur et le métal sont supposés être électriquement neutres et sans aucune charge de surface. Pour illustrer ce modèle, traitant le cas de la jonction métal/semi-conducteur de type-n, reportée sur la Figure (I.2).

Lors de la mise en contact de deux matériaux, et dans le cas où le travail de sortie du semi-conducteur est inférieur à celui du métal ($q\phi_M > q\phi_{S.C.}$), les électrons passent du semi-conducteur vers le métal. Il apparaît dans la région d'interface côté semi-conducteur une charge d'espace positive et le niveau de Fermi est abaissé en s'éloignant de la bande de conduction BC et se rapprochant donc de la bande de valence BV. Cette charge positive est extrêmement compensée dans la région de l'interface du côté du métal par une charge négative. Le régime d'équilibre est alors défini par l'alignement des niveaux de Fermi des deux matériaux. Le

diagramme énergétique du contact métal/semi-conducteur de type-n à l'équilibre thermodynamique est représenté dans la Figure I.2.

Dans le cas d'une diode idéale (sans d'états d'interfaces), ce contact crée une discontinuité de potentiel au niveau d'interface appelée barrière de potentiel ($q\phi_B$), qui est décrite par la différence entre le travail de sortie du métal et l'affinité électronique du semi-conducteur :

$$q\phi_B = q(\phi_M - \chi_{S.C.}) \quad (I.1)$$

La formation de cette barrière d'énergie va ainsi limiter la conduction à travers la structure métal/semi-conducteur de manière à générer un effet redresseur.

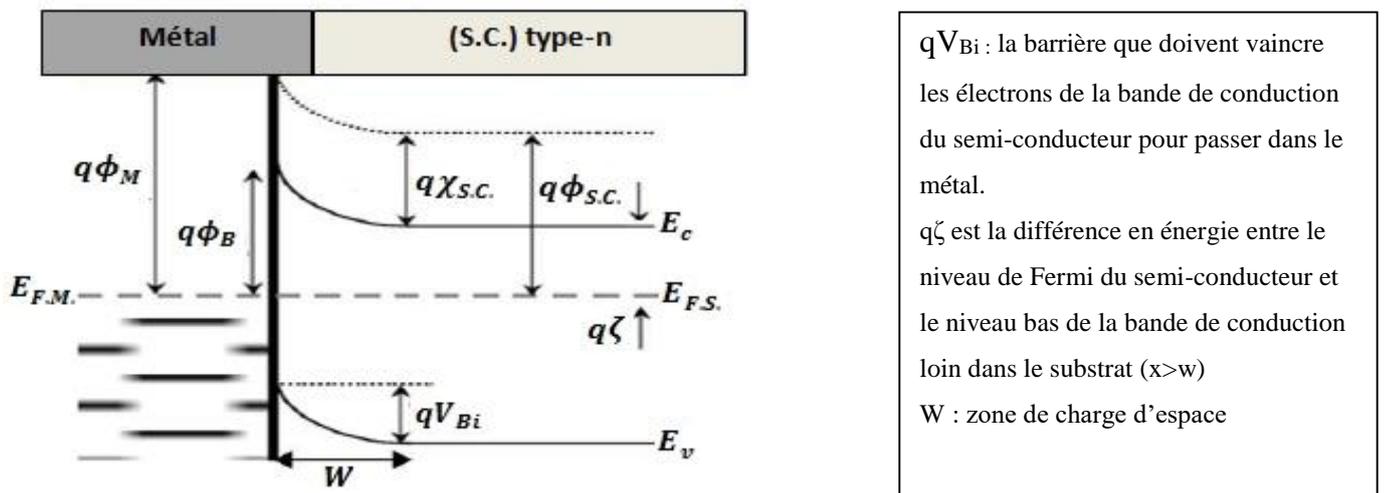


Figure I.2 : Diagramme des bandes d'énergie à l'équilibre thermodynamique d'une structure métal/semi-conducteur type-n dans le cas où ($q\phi_M > q\phi_{S.C.}$) [28].

Le comportement électrique de deux contacts ohmique et Schottky est déterminé par la hauteur de la barrière Schottky. La barrière de potentiel est l'énergie nécessaire pour qu'un électron dans le métal puisse pénétrer dans le semi-conducteur.

2.2.2 Modèle de Bardeen

Les travaux expérimentaux réalisés sur les différentes structures Métal/semi-conducteur ont établi que la hauteur de barrière de la jonction n'était pas dépendantes systématiquement des valeurs des travaux de sortie. Bardeen [4] suggéra alors en 1947, l'hypothèse de l'indépendance de cette hauteur de la barrière du travail de sortie du métal en particulier. En

fait, la hauteur de cette barrière est indépendante de la nature du métal utilisé. J. Bardeen, a montré que ceci était dû à la présence des états de surface existant sur le semi-conducteur. Ils proviennent de la rupture du réseau cristallin à la surface du semi-conducteur en question. Ces états de surface sont caractérisés par des densités très élevées, environ un état par atome de surface ($D_{it} > 10^{13} \text{ cm}^{-2}$). Cette hauteur de barrière serait ainsi déterminée entièrement par ces états de surface. Les diagrammes énergétiques d'un métal et d'un semi-conducteur de type-n sont représentés dans la Figure I.3 avant et après le contact tel que ($q\phi_M > q\phi_{S.C.}$).

Le niveau neutre (ϕ_0), est défini comme étant la valeur de la tension mesurée à partir du niveau supérieur de la bande de valence pour lequel les états de surface doivent être remplis pour avoir une neutralité de charge à la surface du semi-conducteur (ϕ_0) est donc un paramètre énergétique qui caractérise les états de surface.

La densité d'états de surface est suffisamment grande lors de la formation du contact métal/semi-conducteur pour accueillir la charge résultant de l'établissement de l'équilibre, si bien que la barrière reste inchangée (Figure I.3.b).

$$q\phi_B = E_g - q\phi_0 \tag{I.2}$$

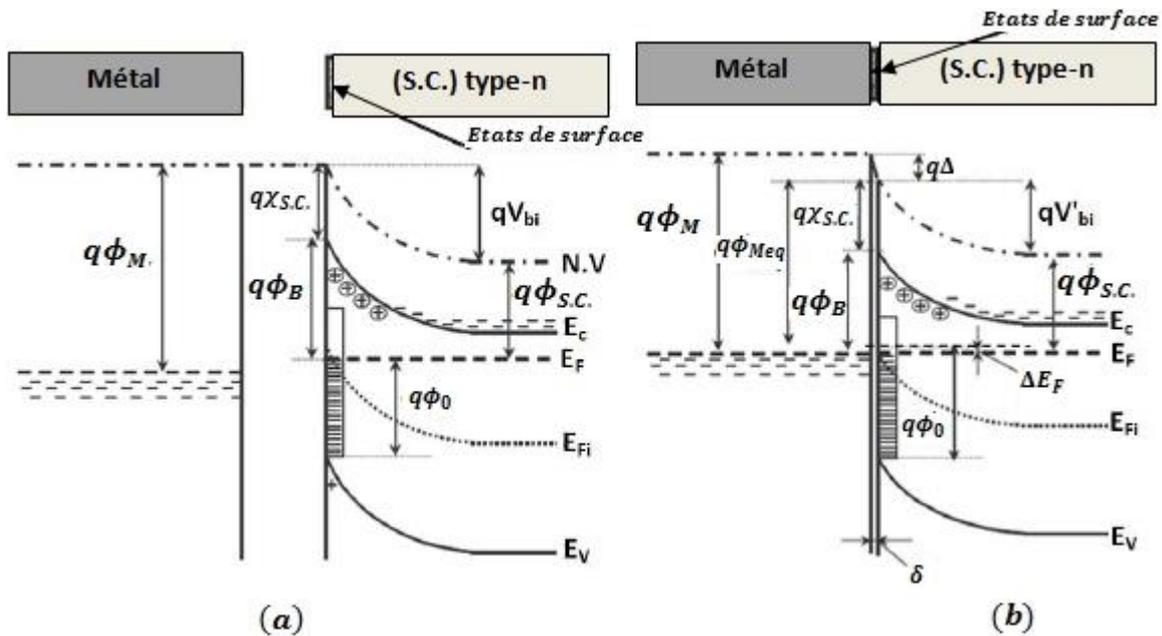


Figure I.3 : Diagramme énergétique à l'équilibre thermodynamique d'un métal et d'un semi-conducteur de type-n tel que ($q\phi_M > q\phi_{S.C.}$): (a) avant contact et avec états de surface, (b) après contact et avec états de surface [28,30].

2.2.3 Modèle de Cowley et Sze

En 1965 un modèle plus général a été établi par Cowley et Sze [28] et qui a l'objectif de concilier les modèles de Schottky et de Bardeen dont les expressions constituent les cas limites opposés. Ils ont posé les hypothèses de départ suivantes :

1. L'existence d'une couche inter-faciale de dimension atomique (5-10Å) entre le métal et le semi-conducteur. Cette couche est transparente aux électrons et qui peut supporter une différence de potentiel.
2. La densité d'états de surface est une propriété intrinsèque du semi-conducteur et indépendante du métal.

Des états d'interface extrinsèques créés par des défauts de structure ou d'impuretés peuvent s'ajouter à ces états intrinsèques. De ce fait les valeurs de (ϕ_B) , pour ces types de contacts sont différentes de celles calculées par le modèle de Mott-Schottky.

D'un point de vue théorique, l'idée de base de ce modèle est de décrire le transfert de charge à travers la couche d'interface de largeur (δ) et qui illustré dans le diagramme de bande de la Figure I.4. Pour une distribution continue de densité d'état constante $\left(D_{it} \left(\frac{\text{états}}{\text{cm}^2 \cdot \text{ev}}\right)\right)$, caractérisée par un niveau neutre (ϕ_0) , la hauteur de barrière pour ce modèle dans le cas où le niveau de Fermi (E_F) est au-dessus de (ϕ_0) est de la forme :

$$\phi_B = S(\phi_M - \chi) + (1 - S) \left(\frac{E_g}{q} - \phi_0 \right) \quad (\text{I.3})$$

La hauteur de barrière de potentiel décrite par ce modèle, dépend toujours du travail de sortie du métal, de l'affinité électronique du semi-conducteur et aussi de la présence des états d'interface induits par le contact.

Les deux cas limites distingués sont :

- 1^{er} cas : Si (D_{it}) tend vers l'infini, donc il y'a beaucoup d'états d'interface, alors (S) tend vers zéro et la hauteur de barrière ne dépend plus du travail de sortie du métal, donc elle est déterminée par les propriétés de la surface du semi-conducteur (modèle de Bardeen).
- 2^{eme} cas : Si (D_{it}) tend vers zéro, donc il n'y'a pas d'états d'interface, alors (S) tend vers l'unité. Donc, la hauteur de barrière est donnée par la relation de Mott-Schottky.

La valeur de la barrière de potentiel est donc affectée par les différentes techniques de préparation de la surface du semi-conducteur.

2.3 Zone de charge d'espace

Comme le montre la Figure I.2, la courbure des bandes d'énergie se produit dans une zone d'énergie variant de (qV_{Bi}) , correspond au potentiel interne à l'équilibre thermodynamique. C'est cette barrière que doivent vaincre les électrons de la bande de conduction du semi-conducteur pour atteindre le métal.

Pour déterminer la zone de charge d'espace, nous utilisons l'équation de Poisson :

$$\frac{\partial^2 V}{\partial x^2} = -\frac{\rho}{\epsilon_{s.c.}} \quad (I.5)$$

avec : ρ : La densité de charge dans la zone de charge d'espace.

$\epsilon_{s.c.}$: La permittivité absolue du semi-conducteur.

Pour des contacts où le semi-conducteur est dopé n et dans l'approximation de la jonction abrupte ($\rho \approx qN_D(N_D$ étant la densité des états donneurs) pour $x < W$ et $\rho \approx 0$, le champ $\xi \approx 0$ pour $x > W$) on obtient [28]

- La largeur de la zone de charge d'espace W , sans polarisation est développée comme suit :

$$W = \sqrt{\frac{2\varepsilon_{S.C.}}{qN_D} \left(V_{Bi} - \frac{k_B T}{q} \right)} \quad (I.6)$$

- où k_B est la constante de Boltzmann

-Le champ électrique dans la zone de déplétion explicité sous la forme :

$$|\xi(x)| = \frac{qN_D}{\varepsilon_{S.C.}} (W - x) = \xi_m - \frac{qN_D x}{\varepsilon_{S.C.}} \quad (I.7)$$

- L'énergie dans la zone de déplétion en question :

$$E_C(x) = q\phi_B - \frac{q^2 N_D}{\varepsilon_{S.C.}} \left(Wx - \frac{x^2}{2} \right) \quad (I.8)$$

Lorsque la diode est polarisée par une tension externe (V) la formule (I.6) devient :

$$W = \sqrt{\frac{2\varepsilon_{S.C.}}{qN_D} \left(V_{Bi} - V - \frac{k_B T}{q} \right)} \quad (I.9)$$

- La densité de charge par unité de surface est décrite par :

$$Q_{S.C.} = qN_D W = qN_D \sqrt{\frac{2\varepsilon_{S.C.}}{qN_D} \left(V_{Bi} - V - \frac{k_B T}{q} \right)} \quad (I.10)$$

- La capacité C par unité de surface correspondante, est décrite par la relation :

$$C = \left| \frac{\partial Q_{S.C.}}{\partial V} \right| = \sqrt{\frac{q\varepsilon_{S.C.} N_D}{2(V_{Bi} - V - k_B T/q)}} \quad (I.11)$$

De l'équation (I.11), nous pouvons extraire la variation de l'inverse du carré de la capacité en fonction de la tension externe appliquée V :

$$\frac{1}{C^2} = \frac{2(V_{Bi} - V - k_B T/q)}{q\varepsilon_{S.C.} N_D} \quad (I.12)$$

La pente de l'inverse du carré de la capacité en fonction de la tension de l'équation (I.12) est inversement proportionnelle au dopage N_D du semi-conducteur utilisé (Figure I.5). En déterminant V_{Bi} par l'extrapolation de la droite à $1/C^2 = 0$, la hauteur de barrière correspondante est donnée par [31] :

$$\phi_B^{CV} = V_{Bi} + \zeta + \frac{k_B T}{q} \quad (I.13)$$

où $q\zeta$: La différence en énergie entre le niveau de Fermi du semi-conducteur et le niveau bas de la bande de conduction

La valeur de $(q\zeta)$ étant définie par :

$$q\zeta = k_B T \ln \frac{N_C}{N_D} \quad (I.14)$$

où N_C : Densité d'états électroniques dans la bande de conduction.

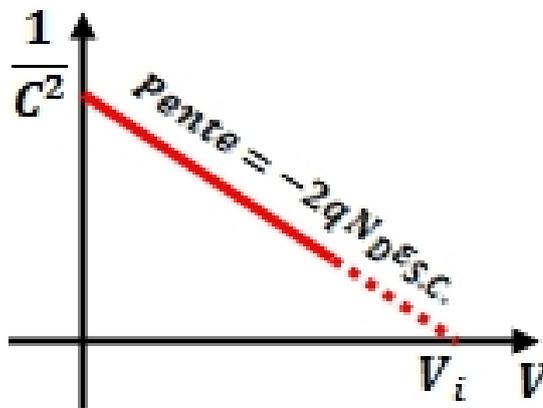


Figure I.5 : Variation du carré de l'inverse de la capacité en fonction de la tension [28].

2.4 Abaissement de la barrière, effet Schottky

La hauteur de la barrière ϕ_B du côté métal n'est pas exactement constante mais un peu affectée par la tension appliquée. Un abaissement de ϕ_B est observé à cause de l'effet miroir des charges produites dans le métal par les électrons dans le semi-conducteur. L'étude statistique montre que lorsqu'une charge est au voisinage d'un métal parfait, une charge image « miroir » de même valeur mais de signe opposé est créée à l'intérieur du métal à une distance égale à la distance qui sépare la surface du conducteur de la charge initiale. Par conséquent, la charge du semi-conducteur est attirée par le métal ce qui abaisse la barrière de potentiel ϕ_B . Cet abaissement de ϕ_B est appelé l'effet Schottky défini par la formule suivante [32] :

$$\Delta\phi = \sqrt{\frac{q\xi}{4\pi\epsilon_{sc}}} = 2\xi x_m \quad (I.15)$$

avec : $\Delta\phi$: L'abaissement de barrière.

x_m : La distance maximale d'un électron face à un plan conducteur.

ζ : Le champ électrique.

Si l'effet Schottky est pris en compte, la barrière $q\phi_B$ est remplacée par la barrière effective $q(\phi_B - \Delta\phi)$.

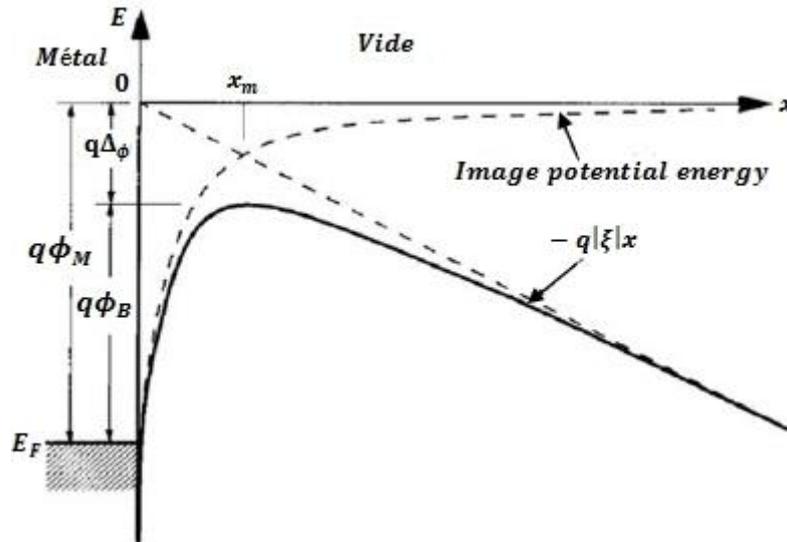


Figure I.6 : L'abaissement de la barrière Schottky par l'effet Schottky [28].

2.5 Mécanismes de transport du courant dans un contact Métal/semi-conducteur en polarisation directe

Le courant dans la diode Schottky est essentiellement, dû aux porteurs majoritaires du semi-conducteur utilisés. Le transport du courant dans une jonction métal/semi-conducteur, peut se faire selon cinq mécanismes qui sont représentés sur la Figure I.7 [33].

1. Passage d'électrons possédant une grande énergie (dits électrons chauds) du semi-conducteur vers le métal par-dessus la barrière. Deux modèles rendent compte du phénomène : le modèle thermoïnique (dans les semi-conducteurs à forte mobilité) et le modèle de diffusion (dans les semi-conducteurs à faible mobilité).
2. Passage des électrons à travers la barrière par effet tunnel.
3. Génération-recombinaison dans la ZCE. En polarisation directe, ce mécanisme correspond à la recombinaison dans cette ZCE d'un électron provenant du semi-conducteur avec un trou émanant du métal.

4. Injection de porteurs minoritaires. Un trou du métal se recombine avec un électron du semi-conducteur dans la zone quasi neutre du semi-conducteur.

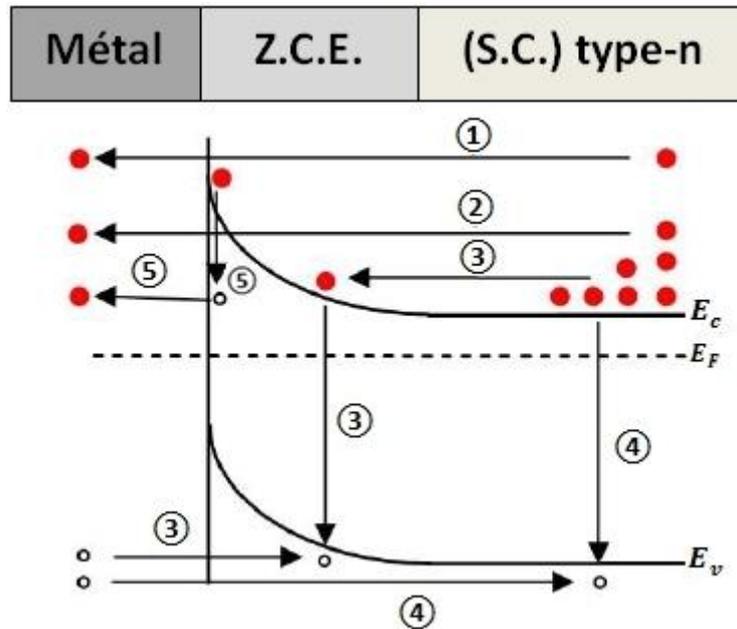


Figure I.7 : Modes de transport des électrons dans un contact métal/semi-conducteur type-n polarisé en directe [28].

5. Courant de recombinaison sur les états d'interfaces. Les électrons du semi-conducteur sont piégés au niveau d'un centre d'interface vide puis ils passent par effet tunnel vers le métal.

- Lorsque le contact est redresseur, et pour des semi-conducteurs faiblement dopés ($< 10^{17} \text{ cm}^{-3}$), le processus (1) est le plus important, car il régit le fonctionnement normal du contact métal/semi-conducteur, par contre les mécanismes (2), (3), (4), et (5) provoquent des déviations par rapport au comportement idéal [34].
- Dans le cas des semi-conducteurs fortement dopés ($> 10^{18} \text{ cm}^{-3}$), le courant passe essentiellement à travers la barrière par effet tunnel de manière à générer un contact de type ohmique. C'est essentiellement ce dernier cas qui s'est révélé dominant dans le présent travail.

2.5.1 Emission au-dessus de la barrière

Le flux d'électrons émis au-dessus de la barrière en présence d'un champ électrique, il est dirigé de l'intérieur du semi-conducteur vers l'interface MS par l'intermédiaire des phénomènes de conduction et de diffusion. L'injection des électrons dans le métal à travers la

barrière est assimilée à une libération des électrons dans le vide par une cathode chaude (cathode d'un tube) ; ce phénomène est connu sous le nom d'émission thermoïonique.

En fait, ces deux phénomènes se superposent et permettent la création du courant normal de conduction.

2.5.1.1 Théorie de l'émission thermoïonique

Cette théorie a été élaborée par Bethe [35]. Le courant dû à cet effet provient des électrons ayant une énergie supérieure à celle de la barrière de potentiel. Sa validité repose sur le respect des hypothèses suivantes [34] :

- la hauteur de barrière d'énergie est grande devant ($k_B T$).
- les électrons à l'interface du semi-conducteur sont en équilibre thermique avec ceux du volume.
- le flux du courant n'affecte pas l'équilibre.

Ces hypothèses conditionnent le pseudo niveau de Fermi qui reste constant dans la région de charge d'espace. Dans ces conditions, la densité du courant due à l'émission thermoïonique s'écrit :

$$J = J_S \left(\exp\left(\frac{qV}{k_B T}\right) - 1 \right) \quad (\text{I. 16})$$

J_S est donnée par l'expression suivante :

$$J_S = A^* T^2 \exp\left(-\frac{q\phi_B}{k_B T}\right) \quad (\text{I. 17})$$

A^* : représentant la constante de Richardson définie par :

$$A^* = \frac{4\pi q m_e^* k_B^2}{h^3} \quad (\text{I. 18})$$

où V est la tension appliquée.

J_S : Densité de courant de saturation.

T : Température.

ϕ_B : La hauteur de la barrière.

m_e^* : Masse effective de l'électron dans le semi-conducteur.

h : Constante de Planck.

En pratique l'expression théorique (I.16) est souvent remplacée par une expression semi-empirique de la forme :

$$J = J_S \left(\exp \left(\frac{qV - R_S I}{nk_B T} \right) - 1 \right) \quad (\text{I.19})$$

avec : R_S : la du contact et n : le facteur d'idéalité résistance série

Le facteur d'idéalité n représente la conformité de la diode à une pure conduction thermoïonique. Ce facteur d'idéalité (n), est généralement déterminé à partir de la pente de la partie linéaire du courant direct de la courbe $\ln(I) = f(V)$.

2.5.2 Courant par effet tunnel

En général, il existe deux modes de transport par effet tunnel à travers la barrière Schottky (Figure I.8).

1. émission thermoïonique assistée par effet de champ (TFE) qui dépend de la température.
2. émission par effet de champ (FE) qui dépend du dopage, prédomine dans le comportement électrique des contacts ohmiques sur substrats fortement dopés. Ce type d'émission est propre aux semi-conducteurs dégénérés [34].

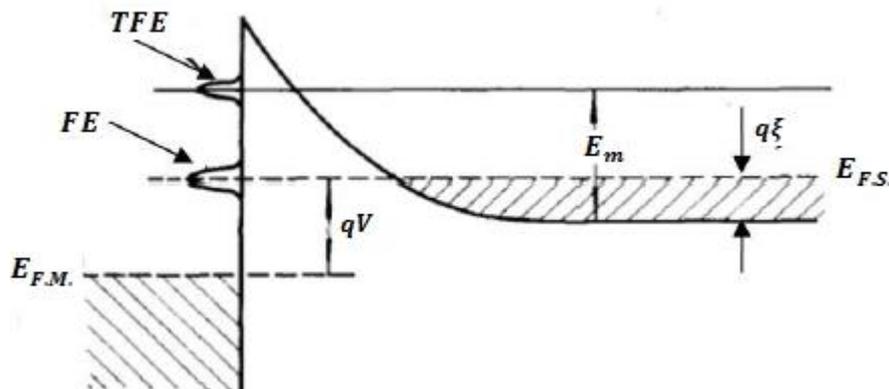


Figure I.8 : Emission thermoïonique assistée par effet de champ (TFE) et émission de champ (FE) en polarisation directe [28, 36].

2.5.2.1 Courant d'émission par effet de champ (FE)

Dans le cas d'un semi-conducteur dégénéré (fortement dopé), à basses températures, où la densité des donneurs est très grande, et la barrière est mince, la zone de déplétion devient si étroite que les électrons la traversent avec un minimum d'énergie (proches du niveau Fermi). Le transit de ces porteurs de charges s'effectue par transmission tunnel au niveau du bas de la barrière en question.

La densité de courant direct transitant par effet de champ à travers la barrière s'écrit [28, 36] :

$$J = J_S \exp\left(\frac{qV}{E_{00}}\right) \quad (\text{I. 20})$$

E_{00} est donnée par :

$$E_{00} = \frac{q\hbar}{2} \sqrt{\frac{N_D}{m_e^* \varepsilon_{Sc}}} \quad (\text{I. 21})$$

avec : E_{00} représentant l'énergie caractéristique du semi-conducteur relative à la probabilité de transmission par effet tunnel.

2.5.2.2 Courant d'émission thermoionique assistée par effet de champ (TFE)

Quand la température augmente, les électrons de la bande de conduction sont excités à des énergies supérieures à $k_B T/q$ et vont ainsi traverser une barrière plus mince, leur probabilité de passage est alors plus importante. Et comme la densité de ces électrons excités décroît exponentiellement avec l'énergie, il apparait ainsi une valeur de l'énergie E_m pour laquelle leur transmission est maximale. C'est l'effet d'émission thermoionique assisté par effet de champ correspondant à une densité de courant de forme générale [37] :

$$J_{TFE} = J'_S \exp\left(\frac{-q\zeta}{k_B T} - \frac{q(\phi_B - \zeta)}{E_0}\right) \exp\left(\frac{qV_R}{E_0}\right) \quad (\text{I. 22})$$

d'où :

$$E_0 = E_{00} \coth\left(\frac{E_{00}}{k_B T}\right) \quad (\text{I. 23})$$

Le rapport $\left(\frac{E_{00}}{k_B T}\right)$ à température donnée permet de déterminer le mécanisme majoritaire d'injection du courant [37].

- Pour $\left(\frac{E_{00}}{k_B T} \ll 1\right)$, c'est l'émission thermoïnique (TE) est prépondérante.
- Pour $\left(\frac{E_{00}}{k_B T} \gg 1\right)$ c'est l'émission par effet de champs (FE) qui est dominante.
- Pour $(E_{00} \approx k_B T)$ c'est l'émission thermoïnique assistée par effet de champ (TFE) qui domine et se combine avec les deux émissions (TE) et (FE).

2.5.3 Recombinaison dans la zone de charge d'espace

Yu et Snow [38] ont révélé l'importance de processus de recombinaison à l'intérieur de la région de charge d'espace dans une diode Schottky. Les densités de courant dues à une recombinaison de type Shockley-Read sont généralement simulées via un niveau piège localisé au milieu de gap du semi-conducteur et sont approximativement données par :

$$J_{Rec} = J_r e^{\frac{qV}{2k_B T}} \quad (I. 24)$$

avec :

$$J_r = \frac{qn_i W}{\tau} \quad (I. 25)$$

avec : n_i étant la densité intrinsèque.

W : Largeur de la zone de la charge d'espace (de déplétion).

τ : Duré de vie des électrons dans la zone de déplétion.

La composante de recombinaison est relativement plus importante dans le cas des grandes hauteurs de barrières, des matériaux de faible durée de vie de leurs électrons, et des basses tensions et températures [37].

En fait, bien souvent le courant de recombinaison non identifiable se superpose au courant thermoïnique ($J = J_{th} + J_{Rec}$), est responsable de la valeur élevée de facteur d'idéalité n [39].

2.5.4 Injection des minoritaires

Dans le cas d'un semi-conducteur type-n, la conduction des minoritaires est due aux trous. L'injection des trous sous polarisation directe dans une diode Schottky est traitée pour la première fois par Scharfetter [40].

La densité de courant des trous injectés est donnée par [28] :

$$J_P = \frac{\mu_p n_i^2 J_n^2}{\mu_n N_D^2 J_{n0}} + \frac{q D_p n_i^2}{N_D L_p} \exp \left[\left(\frac{qV}{k_B T} \right) - 1 \right] \quad (\text{I. 26})$$

Le rapport de l'injection est alors :

$$\gamma = \frac{J_P}{J_P + J_n} \approx \frac{J_P}{J_n} \approx \frac{\mu_p n_i^2 J_n}{\mu_n N_D^2 J_{n0}} + \frac{q D_p n_i^2}{N_D L J_{n0}} \quad (\text{I. 27})$$

avec : $(\mu_n; \mu_p)$: Les mobilités des électrons majoritaires et des trous minoritaires respectivement.

$(D_p; L_p)$: La constante et la longueur de diffusion des trous respectivement.

$(J_{n0}; J_n)$: Densité de courant de saturation et densité de courant des électrons respectivement données par la théorie thermoïonique.

V : Tension (externe) appliquée.

La première partie du second terme est due au processus de conduction (dépend de la tension externe appliquée V), tandis que la deuxième partie toujours terme en question est due à la diffusion des trous minoritaires ou électrons majoritaires, elle est indépendante de la tension.

2.6 Courant en polarisation inverse

La polarisation inverse de la diode Schottky manifeste quatre mécanismes de transport qui sont à l'origine du courant inverse (courant de fuite) caractérisée par la Figure I.9 [41] :

1. Emission Thermoïonique.
2. Emission thermoïonique assistée par effet de champ (TFE).

3. Emission par effet de champ ou effet tunnel pur (FE) ou (TE).
4. Génération dans la zone de déplétion.

Dans le cas de la diode Schottky, l'émission thermoïonique et l'émission thermoïonique assistée par effet de champ sont prépondérantes [42]. L'effet de surface et les défauts (lacunes, impuretés.) produisent des courants de fuite additionnels qui s'ajoute aux quatre mécanismes de transports précédents [43].

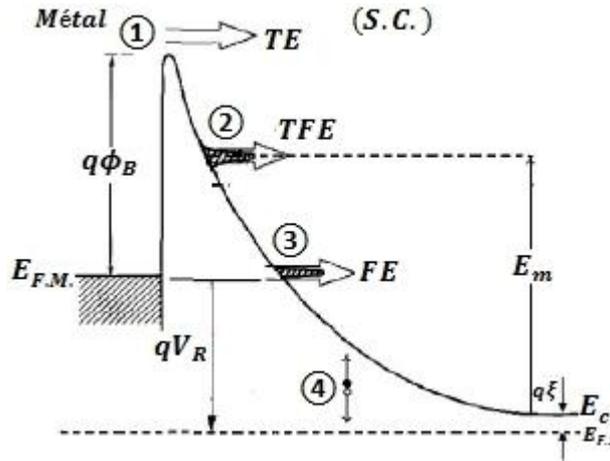


Figure I.9 : Mécanismes de transport des charges à travers une barrière Schottky en polarisation inverse [28].

La densité de courant total J qui traverse la diode Schottky en polarisation inverse est décrite comme la différence entre le courant qui passe du semi-conducteur vers le métal J_{SM} et le courant passant du métal vers le semi-conducteur J_{MS} [44] :

$$J = J_{SM} - J_{MS} = \frac{qm^*}{2\pi^2\hbar^3} \int_{E_{min}}^{\infty} T(E_x) \left[\int_0^{\infty} (f_m(E) - f_s(E)) dE_{\parallel} \right] dE_{\perp} \quad (I.28)$$

avec : $T(E_x)$: Coefficient de transmission.

$f_s(E)$: Fonction de probabilité d'occupation électronique dans le semi-conducteur.

$f_m(E)$: Fonction de probabilité d'occupation électronique dans le métal.

$f_s(E)$ et $f_m(E)$ sont explicitées respectivement sous la forme des fonctions de Fermi-Dirac [45] :

$$f_s(E) = \frac{1}{1 + \exp\left(\frac{qV_{Bi} - E + q\zeta - qV}{K_B T}\right)} \quad (I.29)$$

et :

$$f_m(E) = \frac{1}{1 + \exp\left(\frac{qV_{Bi} - E + q\zeta}{k_B T}\right)} \quad (I.30)$$

avec : $q\zeta$: La différence d'énergie entre le niveau de Fermi du semi-conducteur et le niveau bas de la BC

V_{Bi} : Potentiel de diffusion.

E : L'énergie cinétique totale est décomposée en deux parties (E_{\perp} ; E_{\parallel} ($E = E_{\perp} + E_{\parallel}$)).

E_{\perp} : Energie perpendiculaire au plan de la barrière Schottky.

E_{\parallel} : Energie parallèle au plan en question.

L'équation (I.28) contient deux mécanismes de transport selon les bornes de l'intégrale. En effet, lorsque l'énergie de la particule est supérieure à la barrière Schottky, on est dans le cas de l'émission thermoïonique, et quand c'est l'inverse on est dans le cas de l'effet tunnel.

2.6.1 Courant d'émission thermoïonique (TE)

Pour ce phénomène qui est prépondérant dans le cas des faibles tensions, l'émission des porteurs de charges est fortement dépendante de la température et la densité de courant peut se déduire de l'équation (I.28) en intégrant sur un intervalle des énergies supérieures à la barrière Schottky et en posant $T(E_x) = 1$ [44] :

$$J_S = A^* T^2 \exp\left(\frac{-q\phi_B}{k_B T}\right) \quad (I.31)$$

avec : A^* : Constante de Richardson.

k_B : Constante de Boltzmann.

T : Température absolue.

L'équation (I.31) ne prend pas en compte l'effet Schottky, à savoir la diminution de la hauteur de la barrière causée par l'effet de la force image. Tenant compte de cet effet Schottky, l'équation correspondante est réécrite sous la forme :

$$J_S = A^* T^2 \exp\left(\frac{-q(\phi_B - \Delta_\phi)}{k_B T}\right) \quad (\text{I. 32})$$

avec : Δ_ϕ est l'abaissement de barrière de potentiel donné par la formule [46] :

$$\Delta_\phi = \left[\frac{q^3 N_D}{8\pi^2 \epsilon_S^3} (\phi_B - \zeta + V_R) \right]^{\frac{1}{4}} \quad (\text{I. 33})$$

2.6.2 Courant tunnel

Ce phénomène est caractérisé par un passage des porteurs de charge à travers la barrière par effet tunnel quantique lorsque leur énergie n'est pas suffisante pour la surmonter, et lorsque cette barrière est suffisamment mince. En effet, lorsque le dopage du semi-conducteur augmente, la courbure de la bande à l'interface s'accroît, et la largeur de la zone de charge d'espace se réduit de manière à faciliter le passage des électrons à travers la barrière en question.

2.6.2.1 Formules de Padovani - Stratton

En pratique, une solution analytique approximative de l'équation (I.28) est proposée par Padovani et Stratton [36] sans prendre en considération l'effet de la force image, les deux modes de transport mis en évidence sont :

a)- l'émission par effet de champ ou par effet tunnel pur (FE)

Cette émission est manifestée dans le cas des semi-conducteurs fortement dopés (ou dégénérés) et dans le régime des basses températures et le passage est proche de l'énergie de Fermi du métal, (Figure I.9).

La densité de courant d'émission par effet de champ (FE) est donnée par [28,36] :

$$J_{FE} = A^* \left(\frac{E_{00}}{K_B}\right)^2 \left(\frac{\phi_B + V_R}{\phi_B}\right) \exp\left(-\frac{2q\phi_B^{3/2}}{3E_{00}\sqrt{\phi_B + V_R}}\right) \quad (\text{I. 34})$$

b)- l'émission thermoïonique assistée par effet de champ (TFE)

C'est émission spécifique aux porteurs chauds franchissant le sommet de la barrière par effet tunnel.

La densité de courant d'émission thermoïonique assistée par effet de champ (TFE) est décrite par [28,36] :

$$J_{TFE} = \frac{A^*T}{K_B} \sqrt{\pi E_{00} q \left(V_R + \frac{\phi_B}{\cosh^2(E_{00}/K_B T)} \right)} \exp\left(-\frac{q\phi_B}{E_0}\right) \exp\left(\frac{qV_R}{E^*}\right) \quad (I.35)$$

avec :

$$E^* = \frac{E_{00}}{(E_{00}/k_B T) - \tanh(E_{00}/k_B T)} \quad (I.36)$$

La validité de l'expression de cette densité de courant est restreinte (limité) au cas des tensions de polarisation et des températures vérifiant les conditions suivantes :

$$V_R > \phi_B + \frac{3E_{00} \cosh^2(E_{00}/k_B T)}{2q \sinh^3(E_{00}/k_B T)} \quad (I.37)$$

et :

$$k_B T > \frac{E_{00} \sqrt{\phi_B + V_R}}{\sqrt{\phi_B}} \quad (I.38)$$

2.6.2.2 Formule de Tsu et Esaki

L'équation du courant (I.28) a été réduite par Tsu et Esaki [47] sous sa façon la plus simple et la plus utilisée pour le calcul du courant tunnel.

En supposant que la transmission $T(E)$ ne dépend que de la partie E_x de l'énergie (E) et après intégration de f_m et f_s , le courant tunnel total résultant est donné par l'équation [47, 48, 49] :

$$J_{tun} = \frac{A^*T}{K_B} \int_{E_{min}}^{E_{max}} T(E_x) N(E_x) dE_x \quad (I.39)$$

$N(E_x)$ est la fonction d'offre (supply function) qui décrit la différence entre les nombres d'occupation sur les deux côtés des barrières tunnel définie comme suit [50] :

$$N(E_x) = \int_0^{\infty} (f_m(E) - f_s(E)) dE_{II} = \ln \left(\frac{1 + \exp(-q\zeta - E_x)/k_B T}{1 + \exp(-q\zeta - qV - E_x)/k_B T} \right) \quad (I.40)$$

avec : E_{min} : L'énergie minimale pour laquelle l'effet tunnel se produit.

E_{max} : L'énergie maximale du profil de la barrière de potentiel considéré.

V : Tension appliquée aux bornes de la jonction.

3 La structure Métal/Oxyde/Semi-conducteur MIS

3.1 Introduction

La structure Métal/Isolant/Semi-conducteur MIS est une structure très répandue en Micro-électronique et en électronique de puissance car elle constitue une partie fondamentale du transistor (Figure I.10). De plus, la surface des semi-conducteurs est généralement recouverte d'un oxyde (aussi mince qu'il soit) après sa fabrication de manière à ce que ses interfaces métalliques constituent des structures MIS. L'épaisseur des oxydes de ce type de structures peut varier de quelques nanomètres à quelques centaines de nanomètres.

En pratique, on peut réaliser une structure MIS en procédant par les trois étapes suivantes :

- Croissance d'une couche diélectrique sur la surface d'un semi-conducteur.
- Dépôt d'une électrode métallique, (dite grille) sur la surface du diélectrique en question.
- Elaboration sur le semi-conducteur d'un contact ohmique permettant de polariser cette surface diélectrique.

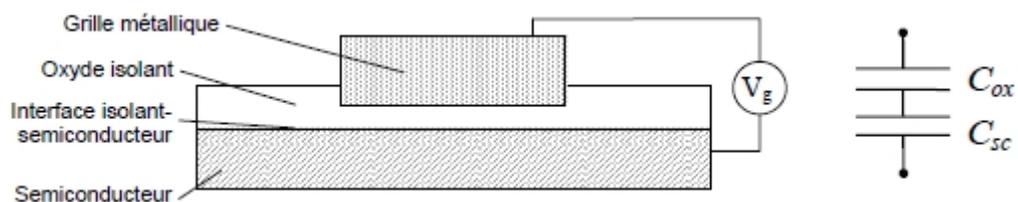


Figure I.10 : Structure métal/isolant/semi-conducteur et son schéma électrique [51].

La capacité électrique équivalente de la structure (MIS) correspond à la capacité de l'oxyde C_{ox} en série avec la capacité de l'interface isolant/semi-conducteur C_{sc} , de manière à avoir :

$$\frac{1}{C} = \frac{1}{C_{ox}} + \frac{1}{C_{sc}} \quad (\text{I. 41})$$

3.2 Diagramme de bandes d'énergie

Le diagramme de bande de la structure MIS doit prendre en compte les niveaux de Fermi de chaque matériau, ainsi que l'effet du champ électrique sur les porteurs dans le semi-conducteur. Nous verrons que la charge dans le semi-conducteur dépend de la densité de porteurs libres, qui est associée à la variation du niveau de Fermi dans la bande interdite, lui-même associé au potentiel de surface de ce semi-conducteur V_s .

Dans un condensateur, nous pouvons donc écrire :

$$Q_m = -Q_{sc}. \tag{I.42}$$

où : Q_m est la quantité de charge dans le métal et Q_{sc} est la quantité de charge dans le semi-conducteur.

3.3 Influence des travaux de sortie

Considérons une structure MIS avec un semi-conducteur de type-n, dont le travail de sortie $e\phi_{s.c.}$ est inférieur à celui du métal $e\phi_m$ (Figure I.11).

En effet, pour ce cas ($e\phi_{s.c.} < e\phi_m$) il se produit une déplétion des électrons à l'interface isolant/semi-conducteur de type-n en court-circuit. Inversement, le cas ($e\phi_{s.c.} > e\phi_m$) va donner lieu à une accumulation d'électrons au niveau de cette interface isolant/semi-conducteur de type-n (un raisonnement similaire est appliqué pour une structure MIS à semi-conducteur de type-p) [51].

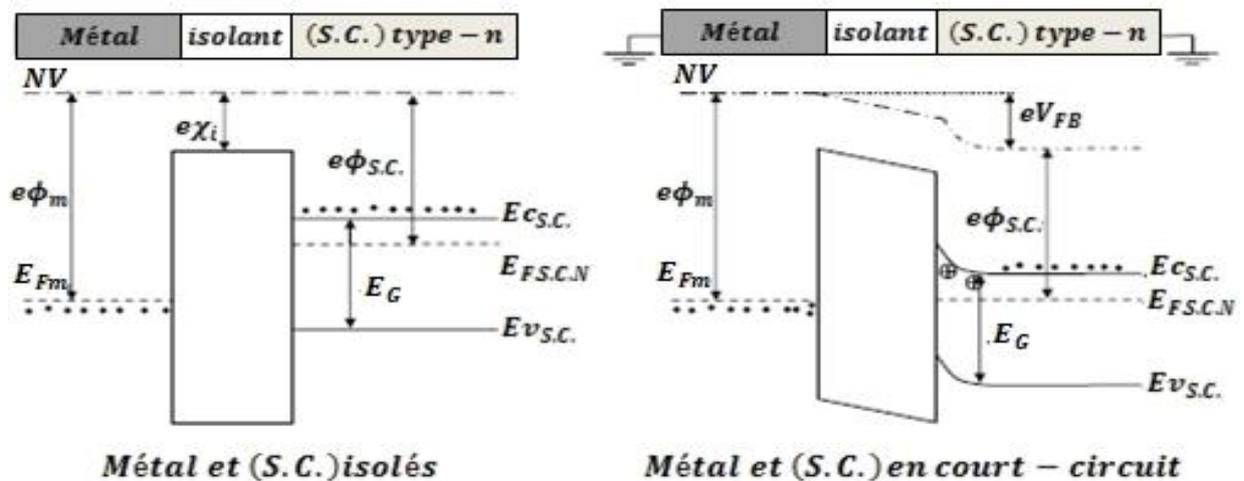


Figure I.11 : Diagramme de bandes d'énergie d'une structure MIS sur Substrat de type-n pour ($e\phi_{s.c.} < e\phi_m$) [51].

L'état en densités de porteurs de l'interface (isolant/semi-conducteur) pour les deux types de dopage du semi-conducteur utilisé est rapporté dans le Tableau I.1.

Tableau I.1 : Etat de l'interface isolant/semi-conducteur dans une structure MIS en court-circuit [51].

	MIS – type N	MIS – type P
$(e\phi_{S.C.} < e\phi_m)$	Déplétion d'électrons $(Q_{S.C.} > 0)$	Accumulation de trous $(Q_{S.C.} > 0)$
$(e\phi_{S.C.} > e\phi_m)$	Accumulation d'électrons $(Q_{S.C.} < 0)$	Déplétion de trous $(Q_{S.C.} < 0)$

Par définition, la tension de bandes plates V_{FB} est la tension de grille V_g à appliquer à la structure (MIS) pour obtenir des bandes d'énergie plates (pas de chute de potentiel entre l'interface et le volume du semi-conducteur) et un potentiel de surface V_s nul.

Si la couche diélectrique appliquée est un isolant parfait, cette tension de bandes plates correspond alors à la différence des travaux de sortie :

$$V_{FB} = \phi_{m.s.} = \phi_m - \phi_{S.C.} \quad (I.43)$$

Les travaux de sortie propre aux trois régions de cette structure MIS sont donné par :

$$\begin{aligned} e\phi_m &= NV - E_{Fm} & \phi_{S.C.N} &= \chi + \frac{E_g}{2e} - \phi_{Fi} \\ e\phi_{S.C.} &= NV - E_F \Rightarrow & & \\ e\chi &= NV - E_C & \phi_{S.C.P} &= \chi + \frac{E_g}{2e} + \phi_{Fi} \end{aligned} \quad (I.44)$$

où le potentiel ϕ_{Fi} est défini par :

$$e\phi_{Fi} = E_F - E_{Fi} \Rightarrow \phi_{Fi} = \frac{E_F - E_{Fi}}{e} \quad (I.45)$$

3.4 Régimes de fonctionnement

En général quatre régimes de fonctionnement (l'accumulation, la déplétion, l'inversion et la forte inversion) apparaissent lorsqu'une différence de potentiels V_g est appliquée entre la grille et le substrat d'une structure MIS.

Le potentiel de grille V_g se décompose alors en une somme de différences de potentiels (Figure I.12) :

$$V_g = V_{ox} + V_S + V_{FB} \quad (I.46)$$

où : ($V_{ox} = V_g - V_S$) est la différence de potentiels supportée par l'oxyde d'épaisseur d .

V_S : Le potentiel de surface (différence de potentiels entre le substrat et l'interface isolant/semi-conducteur).

V_{FB} : La tension de bandes plates.

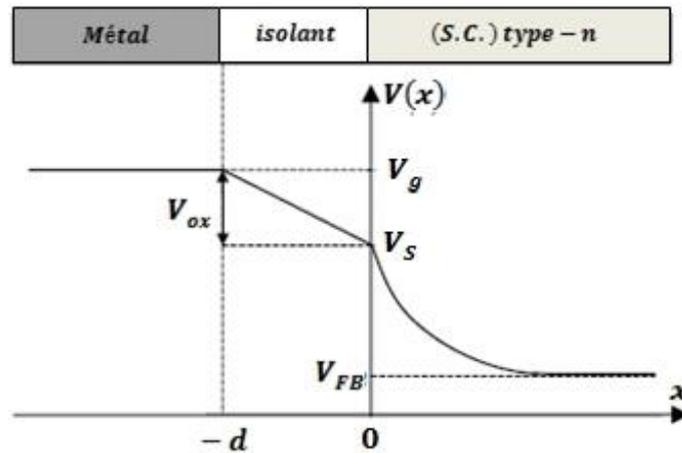


Figure I.12 : Potentiels dans une structure MIS en déplétion [51].

3.4.1 Régime d'accumulation

Dans ce cas, les porteurs majoritaires sont attirés vers l'interface (I/S) de manière à générer une accumulation de porteurs majoritaires au niveau de cette interface. C'est le régime dit d'accumulation.

Pour les semi-conducteurs de type (n) dont les porteurs majoritaires sont les électrons, le régime d'accumulation apparaît pour des tensions ($V_g > V_{FB}$). A l'interface pour le cas des semi-conducteurs dopé (p) dont les porteurs majoritaires sont les trous le régime d'accumulation apparaît pour des tensions ($V_g < V_{FB}$).

La Figure I.13 illustre les diagrammes de bandes d'énergie, la répartition de la charge et du champ électrique dans des structures MIS de type-n et dans une structure MIS de type-p en régime d'accumulation.

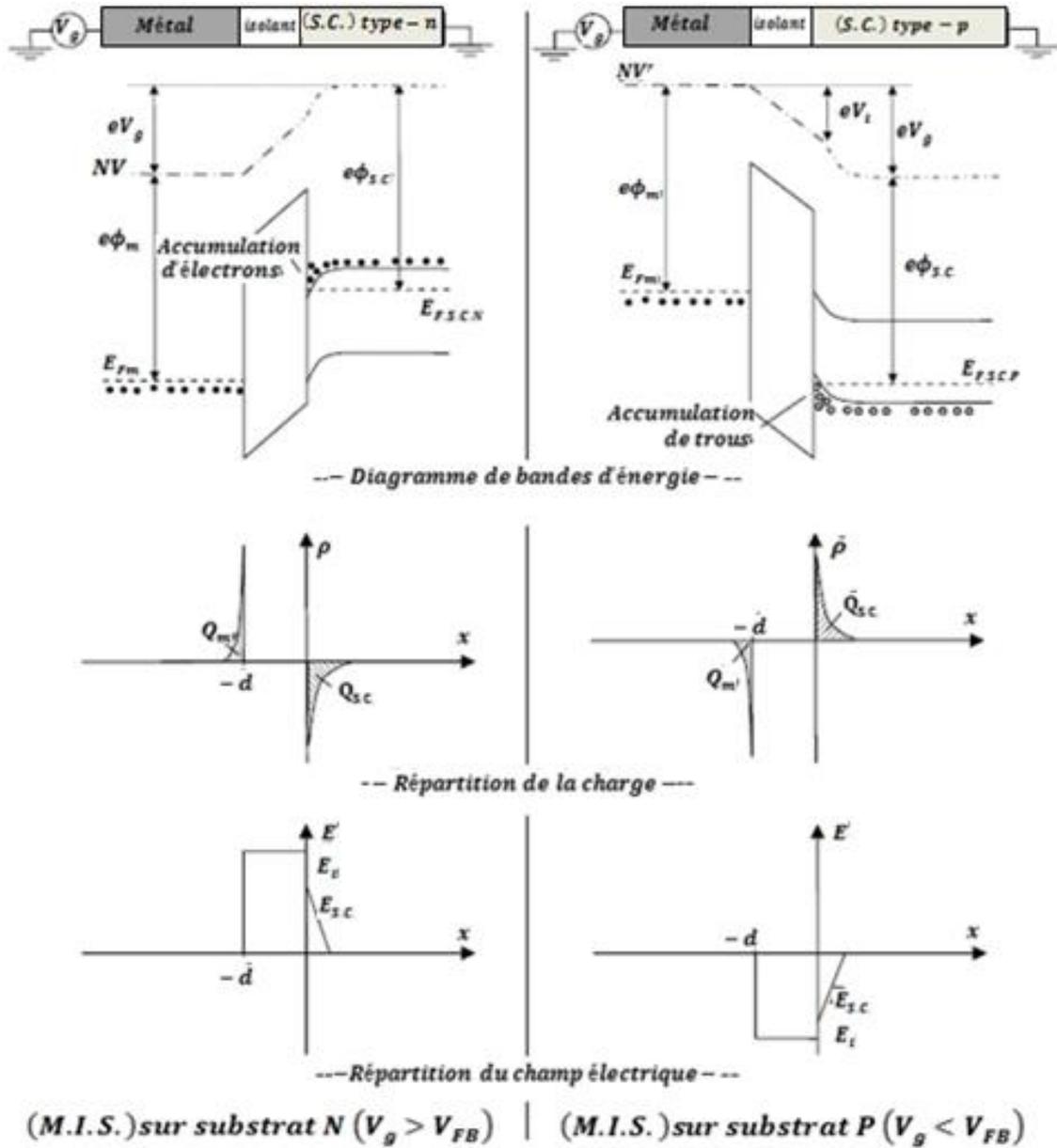


Figure I.13 : Structures MIS idéales de type (n) à gauche et de type (p) à droite, en régime d'accumulation [51].

Comme dans un condensateur plan à isolant diélectrique, la charge accumulée coté semi-conducteur (interface IS) est égale à la charge accumulée sur la grille, coté métal (interface MI) :

$$Q_m = -Q_{s.c.} = \frac{\epsilon_{ox}}{d} V_g [C \cdot m^{-2}] \tag{I.47}$$

avec : ϵ_{ox} : La permittivité diélectrique de l'oxyde.

d : L'épaisseur de l'oxyde.

Etant donné que les porteurs sont accumulés au niveau de l'interface (IS), dans une première approximation, la capacité de cette interface en question peut être négligée devant la capacité de la grille (MI) équivalente de la structure s'écrit alors (I.41) :

$$\frac{1}{C} \approx \frac{1}{C_{ox}} \tag{I.48}$$

3.4.2 Régime de bandes plates

Ce régime de bandes plates est manifesté lorsque le potentiel de surface à l'interface (IS) est nul ($V_S = 0$).

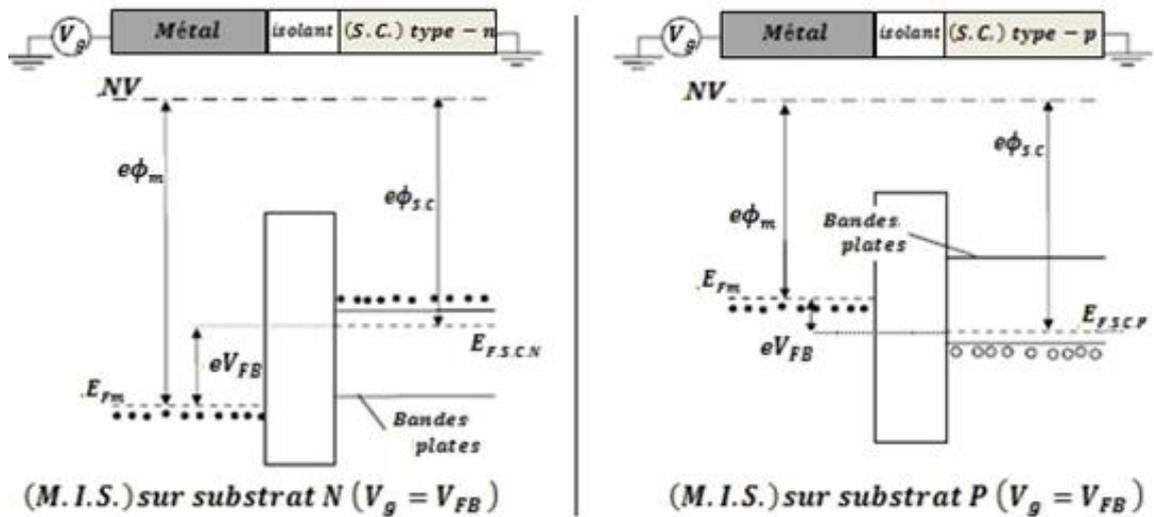


Figure I.14 : Structures MIS idéales en régime de bandes plates [51].

Dans le cas idéal, l'absence de charge de charges à l'interface de l'isolant va donc générer une chute de potentiel nulle à l'intérieur de l'isolant ($V_i = 0$). La tension de grille définie par l'équation (I.46) est ainsi égale à la tension de bandes plates (I.43) :

$$|V_g| = |V_{FB}| = |\phi_{ms}| = |\phi_m - \phi_{s.c.}| \tag{I.49}$$

Cependant on peut définir la capacité propres à ces bandes plates par :

$$\frac{1}{C_{FB}} = \frac{1}{C_{ox}} + \frac{L_D}{\epsilon_{S.C.} S} \tag{I.50}$$

avec : S : La surface de grille.

ϵ_{sc} : La permittivité diélectrique du semi-conducteur.

L_D : Longueur de Debye.

La longueur de Debye (L_D), correspondant à la longueur de diffusion des porteurs à l'intérieur du semi-conducteur sous l'effet de la discontinuité de l'interface (IS) [52] :

$$L_D = \sqrt{\frac{\epsilon_{S.C.} k_B T}{q^2 N_D}} \quad (\text{I. 51})$$

3.4.3 Régime de déplétion

En polarisant la structure (MIS), au-delà de la tension (V_{FB}), les porteurs majoritaires sont repoussés de l'interface (IS) de manière à créer une zone de charge d'espace ZCE d'épaisseur W à l'intérieur du semi-conducteur. Ce comportement qui correspond ainsi à une déplétion des porteurs majoritaires au niveau de l'interface (IS) va définir le régime de déplétion.

La Figure I.15 illustre le diagramme de bandes d'énergie, l'évolution de la charge et la répartition du champ électrique à l'intérieur d'une structure MIS idéale sur substrat de type-n et dans une structure MIS idéale sur substrat de type-p en régime de déplétion.

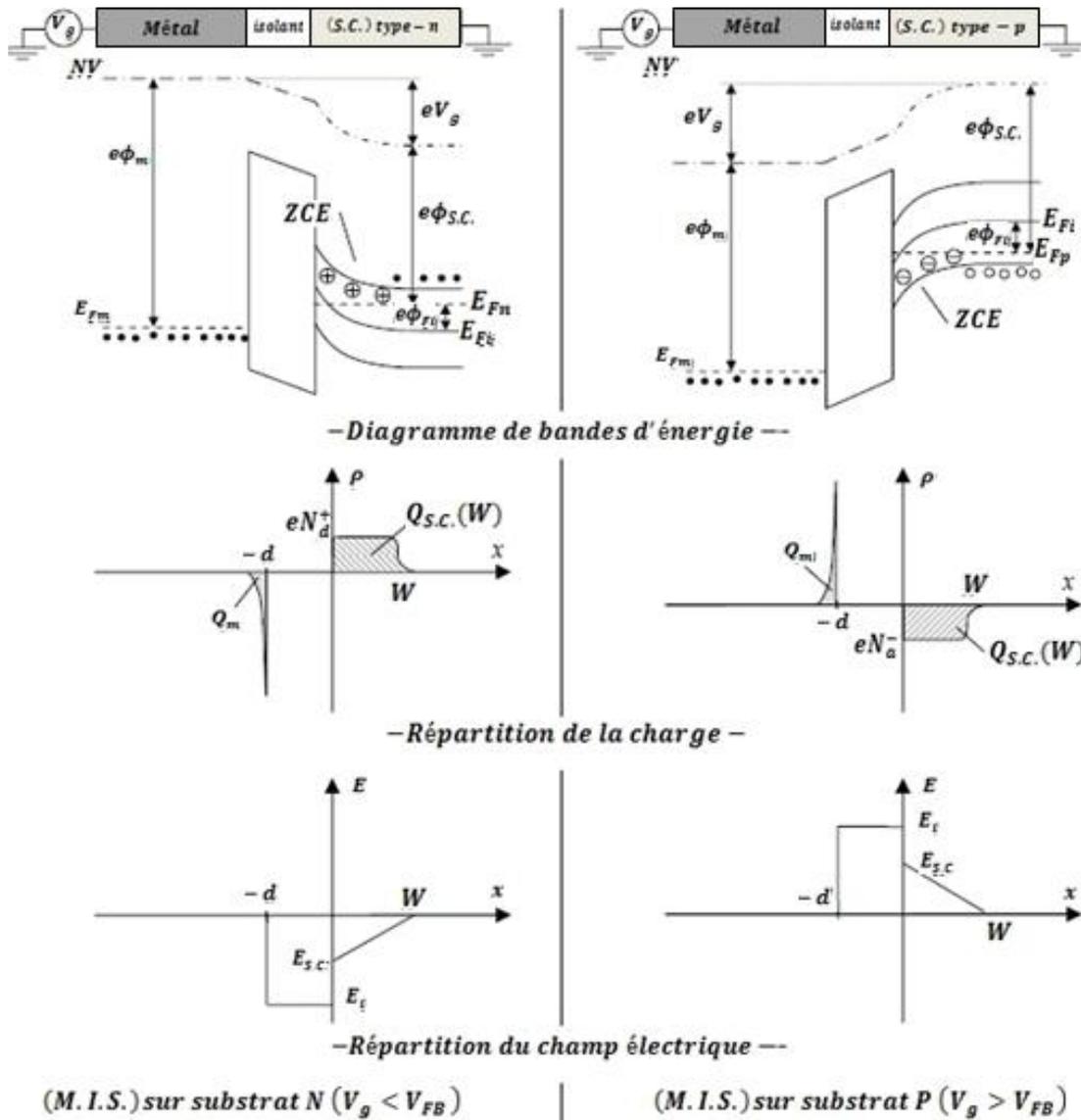


Figure I.15 : Structures MIS idéales en régime de déplétion [51]

La ZCE formée à l'interface (IS) va porter une charge $Q_{s.c}$ qui provient essentiellement des dopants du semi-conducteur. La répartition des dopants étant considérée comme homogène, la répartition de la charge dans la ZCE est considérée constante dans tout le semi-conducteur. La quantité de charge à l'intérieur du semi-conducteur décrite dans le régime de déplétion est donnée par :

$$Q_{s.c.}(W) = -eN_D W \tag{I.52}$$

avec : N_D : La concentration des dopants dans le semi-conducteur.

W : L'épaisseur de la ZCE.

En régime de déplétion, la ZCE est assimilable à une capacité additionnelle $C_{sc}(W)$ ajoutée au niveau de l'interface (IS) et qui varie en fonction de la largeur (W). La capacité équivalente de la structure (MIS) (I.48) s'écrit alors :

$$\frac{1}{C} = \frac{1}{C_{ox}} + \frac{1}{C_{S.C.}(W)} \quad (I.53)$$

La charge totale de la zone désertée devient donc maximale pour une largeur de cette ZCE est maximum.

La valeur maximale de cette largeur de la ZCE vaut alors [51] :

$$W_{max} = \sqrt{\frac{2\varepsilon_{S.C.}}{qN} 2\phi_{Fi}} \quad (I.54)$$

Nous définirons alors la quantité de charge maximale dans la ZCE due aux dopants du semi-conducteur par (I.52) :

$$Q_W = -qN_D W_{max} \quad (I.55)$$

3.4.4 Régime d'inversion et de forte inversion

Appliquons une tension fortement négative, elle a pour effet d'attirer les porteurs minoritaires vers la surface du semi-conducteur, la densité de ces trous sur une mince couche à la surface du semi-conducteur deviendra alors supérieure à la densité des électrons, on dit qu'il y a formation d'une couche d'inversion à la surface, on dira qu'il y a une forte inversion si le potentiel de surface V_s est égal à $2\phi_{Fi}$ (Figure I.16).

La Figure I.16 présente le diagramme de bandes d'énergie, la répartition de la charge et la répartition du champ électrique dans une structure MIS idéale sur substrat de type-n et dans une structure MIS idéale sur substrat de type-p en régime d'inversion.

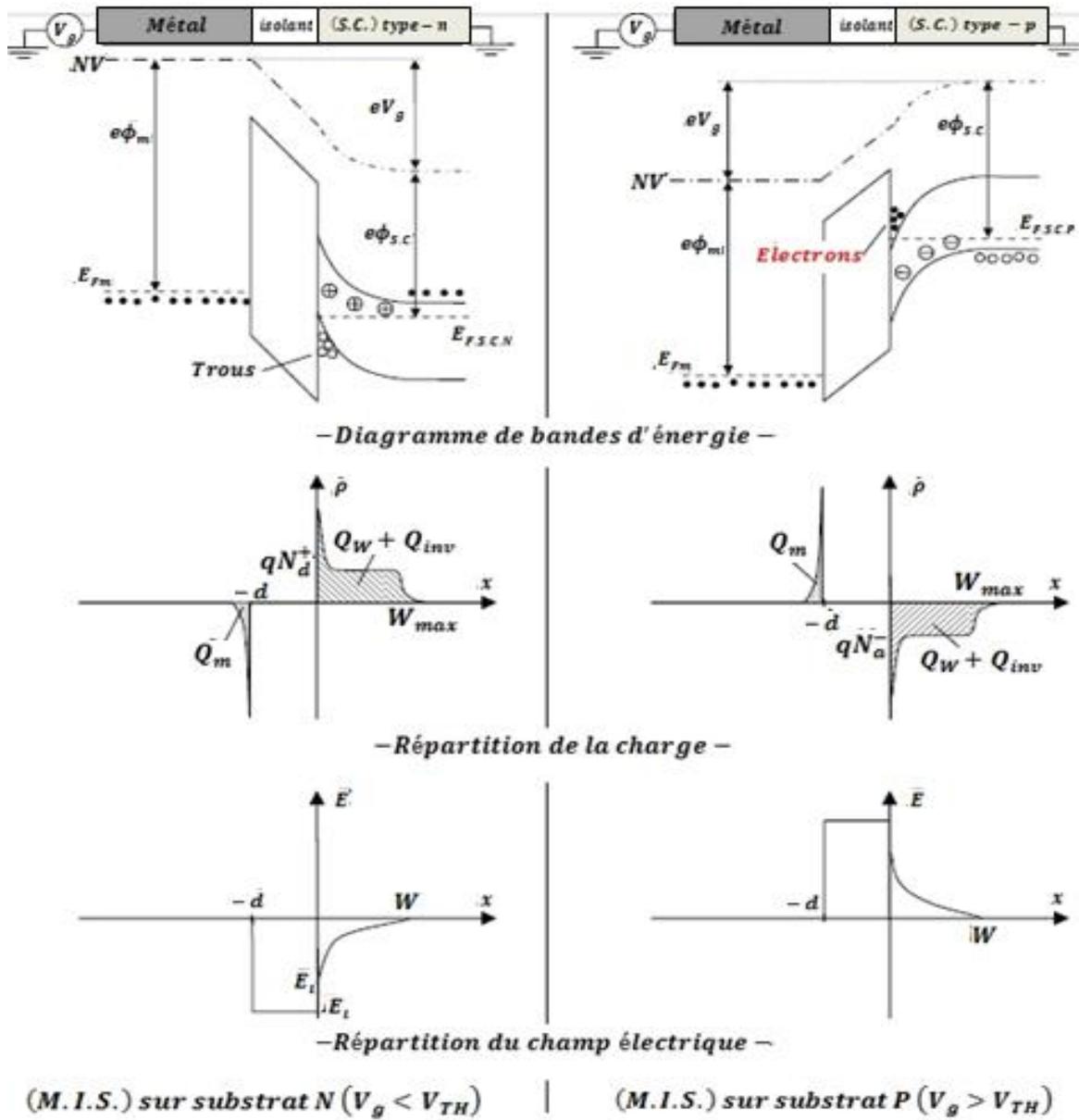


Figure I.16 : Structures MIS idéales en régime d'inversion [51].

En régime d'inversion, la charge à l'intérieur du semi-conducteur est la somme des charges issues des dopants du semi-conducteur Q_w (I.55) dans la ZCE et des porteurs minoritaires accumulés à l'interface isolant/semi-conducteur Q_{inv} .

$$Q_{s.c.} = Q_w + Q_{inv} \tag{I.56}$$

on a :

$$C_{s.c.} = -\frac{dQ_{s.c.}}{dV_s} = -\frac{dQ_w}{dV_s} - \frac{dQ_{inv}}{dV_s} \tag{I.57}$$

$$\begin{aligned} Q_W &= -eN W \\ \text{avec : } C_W &= -\frac{dQ_W}{dV_S} \end{aligned} \quad (I.58)$$

La capacité de l'interface C_{sc} est maximale en régime d'inversion, car la largeur de la ZCE est maximale $W = W_{\max}$ de (I.54). La capacité totale de la structure (I.41) est décrite alors par l'équation (I.59) (Figure I.17) :

$$\frac{1}{C} = \frac{1}{C_{ox}} + \frac{1}{C_W + C_{inv}} \quad (I.59)$$

avec : C_{ox} : La capacité de l'oxyde.

C_W : Capacité due à la ZCE

C_{inv} : Capacité due aux porteurs minoritaire accumulés à l'interface (IS).

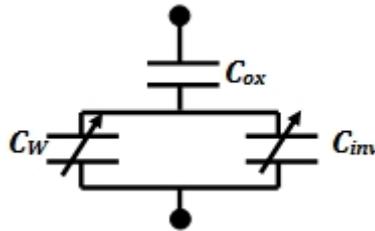


Figure I.17 : Schéma équivalent de la structure MIS [51].

Chapitre II ***LES PROPRIETES***
DES PRICIPAUX MATERIAUX

1 Propriétés du matériau GaAs

1.1 Structure cristalline du GaAs

La structure cristallographique (réseau et motif) de GaAs est de type Zinc blende (le réseau réciproque associé à cette structure est cubique centré) constituée de deux sous réseaux cubiques à face centrées (CFC) avec deux espèces d'atomes occupants les sous réseaux. Les atomes d'élément de Galium (Ga) du groupe III et les atomes d'élément Arséniure (As) du groupe V. Ces deux sous réseaux sont décalés l'un par rapport à l'autre de $(1/4)$ suivant le long de la grande diagonale (voir Figure II.1 a). La maille élémentaire contient ainsi deux atomes, l'un positionné en $(0\ 0\ 0)$ c'est le (As) et l'autre localisé à la position $(a/4\ a/4\ a/4)$ pour (Ga), où (a) est le paramètre de la maille du matériau en question. La première zone de Brillouin du réseau réciproque à la forme d'un octaèdre tronqué par les six faces d'un cube (Figure II.1 b).

Le minimum de la bande de conduction est situé en $(\vec{k} = \vec{0})$ au point (Γ) . Il est par conséquent unique. Les surfaces d'énergie constante au voisinage du minimum sont des sphères centrées sur ce même point (Γ) (Figure II.1 c). On dit que le GaAs est un semi-conducteur uni-vallée [52].

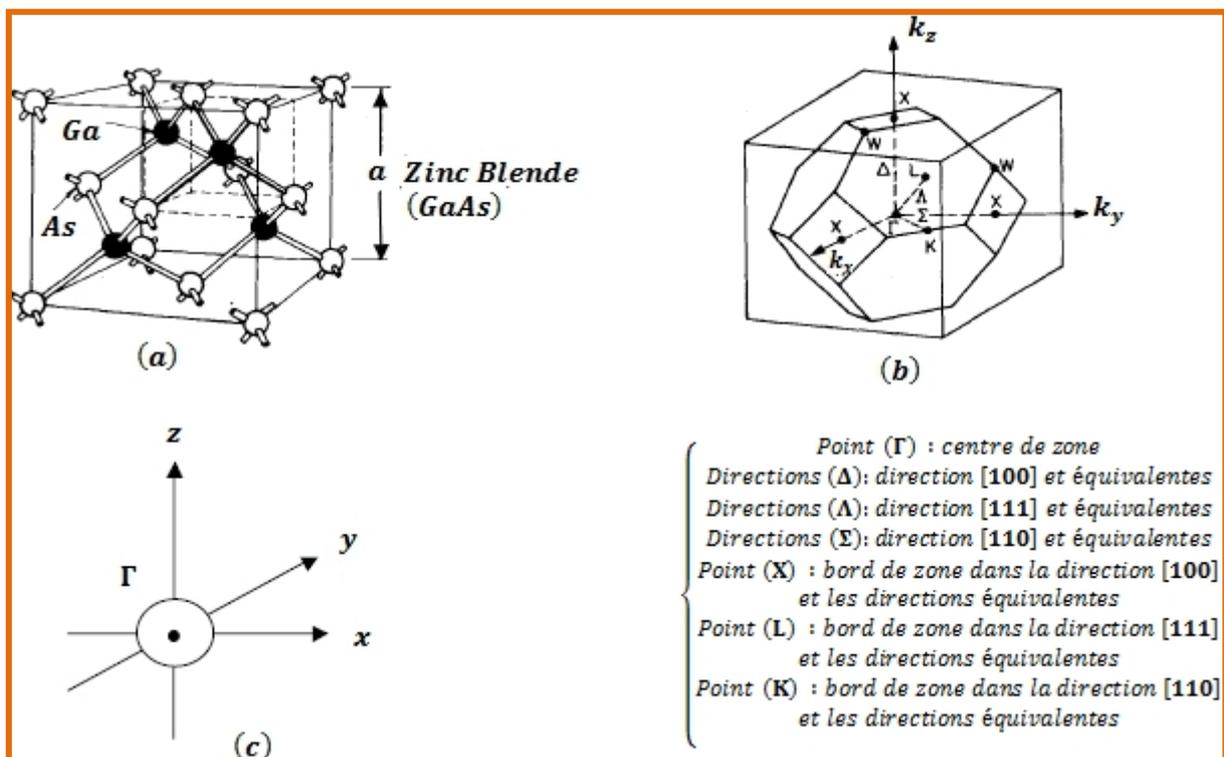


Figure II.1 : (a) Structure cristalline du GaAs, (b) la première zone de Brillouin d'un cristal cubique, (c) la surface d'énergie constante de bande de conduction de GaAs [51, 53].

1.2 Structure de bande d'énergie du GaAs

Cette structure de bande lui confère des propriétés électroniques importantes en optoélectronique et à la réalisation des circuits très rapides (il se prête mieux que le Silicium).

La Figure II.2 illustre les états d'énergie possibles des électrons dans le cas du semi-conducteur GaAs en fonction de leur vecteur d'onde (\vec{k}) suivant les directions de hautes symétries à l'intérieur de la première zone de Brillouin. Comme la structure de bande de l'arséniure de gallium est assez complexe (unique), le minimum de la bande de conduction est situé en ($\vec{k} = \vec{0}$) correspondant au point (Γ) et les surfaces d'énergie constantes au voisinage de ce point sont des sphères concentriques. L'étude des propriétés de conduction du (GaAs) impose ainsi la compréhension de sa structure de bande.

Le GaAs est un semi-conducteur à gap direct ayant une énergie de gap E_g égale à 1.43 eV à 300°K et égale à 1.52 eV à 400°K [53], sachant que le minimum de la bande de conduction correspond à des électrons de faible masse effective et de très grande mobilité, et le vecteur d'onde (\vec{k}) est conservé lors de la transition des électrons de la bande de valence BV vers la bande de conduction BC.

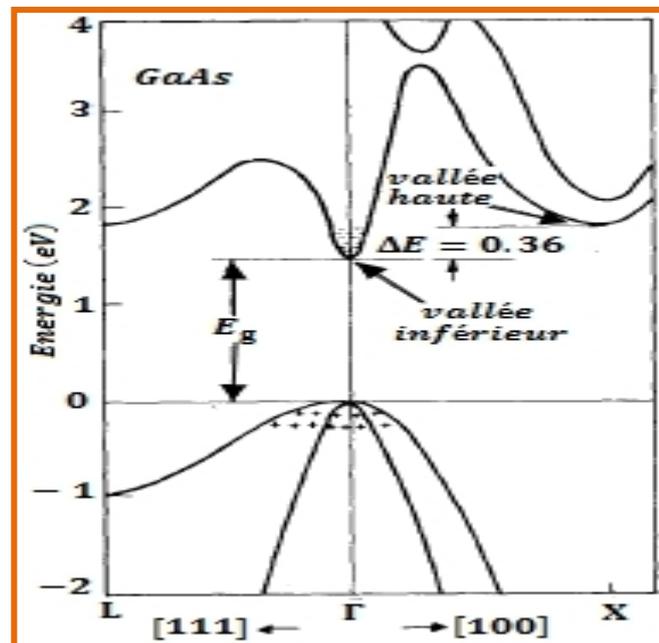


Figure II.2 : Structure de bande électronique de GaAs [53].

1.3 Les propriétés électriques du GaAs

L'arséniure de gallium qui possède une grande mobilité électronique (six fois plus élevée que celle du Silicium) et une durée de vie de l'ordre de la nanoseconde et utilisé comme matériau de base pour la fabrication des composants électroniques dis rapides : en hyperfréquences, optoélectroniques, circuits logiques et capteurs de gaz. Ces caractéristiques remarquables lui permettent d'être le candidat potentiel à de nombreuses applications en nanotechnologie.

Les différentes propriétés physiques et électriques de GaAs utilisées dans la simulation à température ambiante (300°K) sont rapportées dans le Tableau II.1 :

Tableau II.1 : Les principaux paramètres physiques et électriques du GaAs [53, 54]

Paramètres du GaAs à 300 °k	Valeurs	Unités
Densité de porteurs intrinsèques $\{n_i\}$	6.10^6	cm^{-3}
Densité d'états dans la (B.C) $\{N_c\}$	$4.37 \cdot 10^{17}$	cm^{-3}
Densité d'états dans la (B.V) $\{N_v\}$	$9.16 \cdot 10^{18}$	cm^{-3}eV
Affinité électronique $\{e\chi\}$	4.07	eV
Gap d'énergie de la bande interdite E_g	1.42	eV
Mobilité des électrons (μ_n)	8500	$\text{cm}^2/\text{V/S}$
Mobilité des trous (μ_p)	400	$\text{cm}^2/\text{V/S}$
Constante diélectrique relative (ϵ_r)	10.2	/

1.4 Oxydation native de la surface du semi-conducteur n-GaAs

Lors de la fabrication des dispositifs à semi-conducteurs, il est pratiquement impossible d'éviter le contact entre l'oxygène atmosphérique et les surfaces des semi-conducteurs conçus, ce qui conduit inévitablement à l'oxydation de ces surfaces [55]. Dans le cas du semi-conducteur GaAs la fine couche de l'oxyde natif est composée principalement de Ga_2As_3 et de As_2O_3 . [55]. Sachant que l'inconvénient majeur du GaAs c'est la qualité de sa surface dite « pauvre » (the poorer surface) en anglais [56] et qui est liée par conséquent à la présence d'une telle couche d'oxyde natif qui est à l'origine de nombreux défauts de surface qui peuvent induire de forts courants inverses, comme il est constaté dans nos résultats.

2 Propriétés du matériau dioxyde de Titane (TiO_2) –un matériau high-k

2.1 Pourquoi un matériau high-k

En pratique, les matériaux à fortes permittivités, dénommés « high-k » (en Anglais), sont utilisés comme interfaces dans les structures métal/isolant/semi-conducteur (MIS) et métal/isolant/métal (MIM) en substitution du matériau du SiO_2 [57-69].

En effet, depuis les années soixante, le développement de la technologie de la microélectronique a pour principal objectif la miniaturisation (à l'échelle nanométrique) continue des composants et des circuits de manière à augmenter leurs performances et leur rendement et afin de réduire leur coût de production [14] C'est particulièrement le cas du matériau SiO_2 qui a vu réduire ses dimensions. En fait la diminution constante de son épaisseur, est devenue l'une des limites les plus critiques de sa miniaturisation [15], car elle engendre un courant de fuite (par effet tunnel) suffisamment important [16]. Le but était donc de trouver un matériau de remplacement afin d'éviter ces courants de fuite. En d'autres mots, un matériau physiquement de plus grande épaisseur et à forte permittivité, de type « high-k », comme Si_3N_4 , HfO_2 , ZrO_2 , TiO_2 , ZnO et Al_2O_3 (Tableau II-2). Dans notre travail, on s'est intéressé surtout au rôle du dioxyde de titane (TiO_2) utilisé comme interface (isolant) dans les structures MIS [64,65], en raison de sa large bande interdite, de sa stabilité chimique et mécanique, de sa faible densité d'états d'interface, de sa forte permittivité et de son faible courant de fuite. Le dioxyde de titane (TiO_2) s'avère ainsi être un bon candidat potentiel de substitution du SiO_2 dans les futures générations de mémoires DRAM, dans les cellules solaires et de fibre optique [18-22].

En fait, ses propriétés diélectriques intéressantes, sa faible largeur de bande interdite (≈ 3 eV) et les défauts intrinsèques du matériau lui conférant un dopage type N sont à l'origine des courants de fuite importants lors de son application en tant qu'isolant en contact avec un semi-conducteur de grande mobilité comme le GaAs dans les structures MIS faisant l'objet de notre travail.

Tableau II.2 Permittivité et bande interdite de quelques diélectriques candidats au remplacement du SiO_2 [70].

	SiO_2	Si_3N_4	Al_2O_3	Ta_2O_5	TiO_2	$SrTiO_3$	ZrO_2	HfO_2	$HfSiO_4$	La_2O_3	Y_2O_3	a- $LaAlO_3$
ϵ_r	3.9	7	9	22	80	300	25	25	11	30	15	30
Gap(eV)	9	5.3	8.8	4.4	3.5	3.2	5.8	5.8	6.5	6	6	5.6

2.2 Intérêts de l'étude et applications

Le marché des nano-poudres de TiO_2 était estimé à 360 millions de dollars en 2009 avec une croissance prévue à 1,5 milliards de dollars en 2017 [25].

En pratique, les oxydes métalliques tels que SiO_2 , ZnO ou TiO_2 sont les nanomatériaux les plus utilisés dans l'industrie de la nanotechnologie (après l'argent et le carbone), suite à leur intérêt particulier dans ce secteur de la haute technologie.

En particulier, le dioxyde de titane TiO_2 est le matériau semi-conducteur le plus utilisé en Photo-détections pour ses propriétés optiques. La pureté de la phase cristalline du matériau ainsi que la qualité de sa surface influent sur la conduction électronique et la durée de vie des électrons excités dans le matériau en question.

La structure de bande et l'état de surface de ce matériau lui permettent d'avoir des propriétés optiques, et électriques révélées particulièrement intéressantes. L'intérêt de ces différentes caractéristiques est illustré par les nombreuses applications des nanoparticules de dioxyde de titane.

2.3. Propriétés physico-chimiques et structure cristalline du TiO_2

Le dioxyde du titane peut s'obtenir par deux procédés d'oxydation à s'avoir l'oxydation sèche et l'oxydation humide :



En fait, le dioxyde de titane est un semi-conducteur qui peut exister sous différentes formes allotropiques [71] et qui appartient à la grande famille des oxydes (Ti_xO_{2x-1}) qui sont décrits comme ayant une structure cristalline déformée de type (CS).

Le dioxyde de titane TiO_2 se manifeste sous différentes phases dont les trois principales sont l'anatase, le rutile et la brookite. Les structures cristallographiques respectives sont représentées sur la Figure II.3 (a, b, c) et dans le Tableau II.3 sont rapportés les données cristallographiques propre à ces trois phases.

Pour ajouter à cette complexité, le TiO_2 qui peut révéler d'autres formes non-stœchiométriques de type (TiO_{2-x}) ou (TiO_{2+x}) [72], peut-être un solide amorphe ou cristallin. La phase rutile est favorable à haute température. Elle est thermodynamiquement la plus stable.

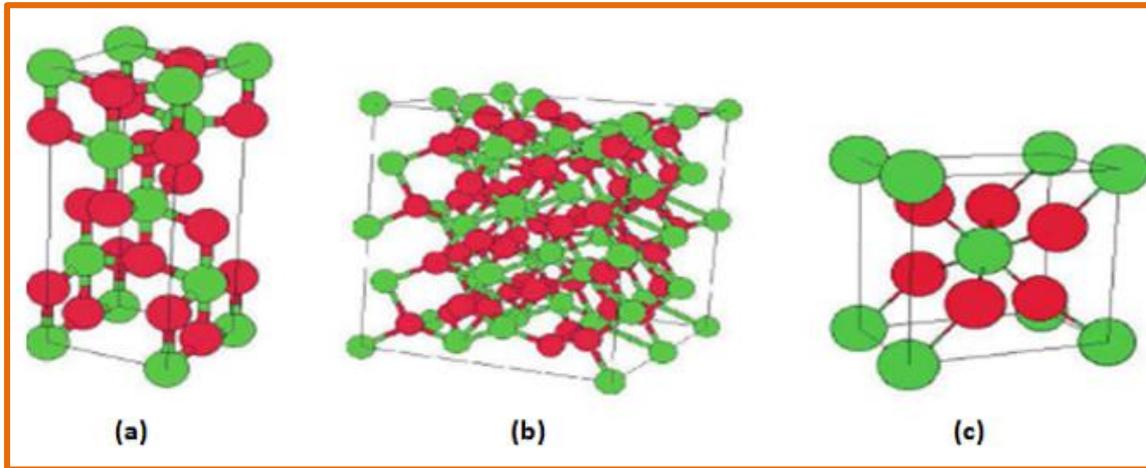


Figure II.3 : Structures cristallographiques de TiO_2 : (a) anatase, (b) brookite, (c) rutile. En vert Ti^{4+} et en rouge O^{2-} [73].

Seuls l'anatase et le rutile présentent actuellement un intérêt technologique industriel. Ces deux phases manifestent des structures tétraogonales. Dans chacune des deux structures, l'atome de titane est entouré de six atomes d'oxygène et chaque atome d'oxygène est entouré de trois atomes de titane.

Pour l'anatase, la coordination des octaèdres est moins compacte, et chacun d'eux n'est connecté qu'à huit premiers voisins. Le rutile est donc la plus dense avec une masse volumique de $(4,25 \text{ g/cm}^3)$ supérieure à celle de l'anatase $(3,89 \text{ g/cm}^3)$, celle de la brookite est de $(4,12 \text{ g/cm}^3)$ [74].

Toutefois, le TiO_2 est un matériau qui est assimilé à un isolant à faible gap ou semi-conducteur à large gap en raison de sa faible largeur de bande interdite (de valeur de 3 eV pour le rutile et de 3.45 eV pour l'anatase [75,76].

	Anatase	Rutile	Brookite
Structure	Tétraogonale	Tétraogonale	Orthorhombique
Groupe d'espace	$I \frac{4_1}{a} md$	$P \frac{4_2}{m} nm$	$Pbca$
Paramètres de maille (nm)	$\begin{cases} a = 0.37852 \\ c = 0.95139 \end{cases}$	$\begin{cases} a = 0.45930 \\ c = 0.29590 \end{cases}$	$\begin{cases} a = 0.54558 \\ b = 0.91819 \\ c = 0.51429 \end{cases}$

Tableau II.3 : Données cristallographiques des phases anatase, rutile et brookite du dioxyde de titane [73].

2.4 Les défauts présents dans le TiO₂

Les conditions de croissance de l'oxyde de titane (dictées par la qualité des surfaces de dépôts), ainsi que et les différents traitements subis par la structure [tels que les traitements thermiques, et les contraintes mécaniques], sont des sources d'apparition des défauts à l'intérieur de ce métal.

2.4.1 Les défauts intrinsèques

En général, les défauts intrinsèques sont des imperfections qui perturbent la périodicité du réseau et qui constituent des défauts ponctuels ou complexes. Ces défauts sont dus à la présence d'un atome du réseau dans les espaces vides séparant les atomes (des interstitiels) ou à la place d'un autre atome du réseau (des substitutions). Aussi à des lacunes (d'oxygène ou de titane) résultant des liaisons pendantes [73] (voir FigureII-4).

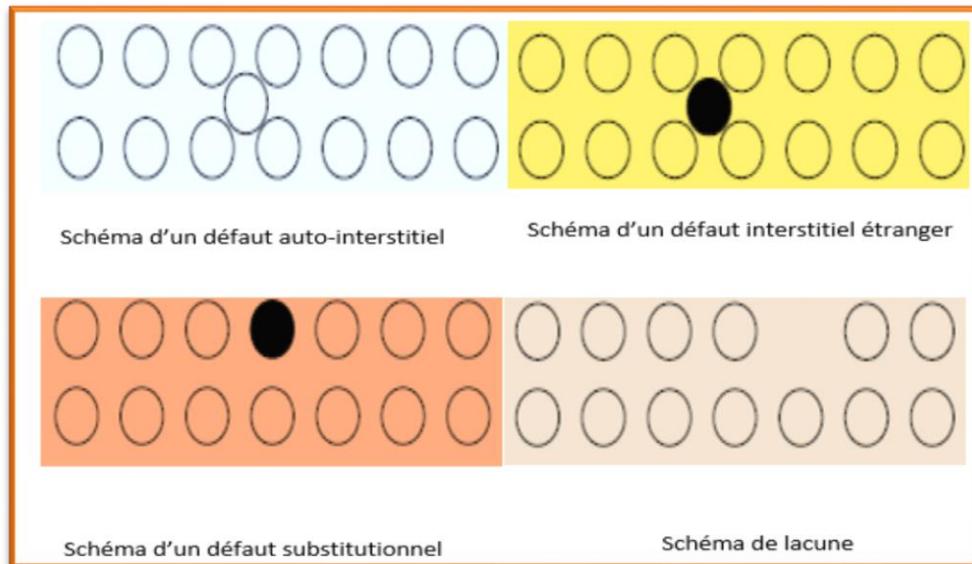


Figure II-4 Schéma des défauts intrinsèques et extrinsèques [70].

2.4.2. Les défauts extrinsèques

A la différence, des défauts extrinsèques sont liés à la présence d'atomes étrangers dans l'oxyde (TiO_2) et qui peuvent se combiner avec le réseau de différentes manières. En fait ces impuretés pénètrent dans l'oxyde TiO_2 selon plusieurs processus à savoir durant l'oxydation thermique, (si ces impuretés sont déjà présentes dans le substrat) ou bien durant les étapes qui suivent la croissance ou la déposition de l'oxyde en question (Figure II-4).

2.5 Propriétés électriques du TiO_2

2.5.1. Introduction de nouveaux niveaux d'énergie

En général, quand la périodicité du réseau est rompue par la présence de défauts cristallins, des niveaux d'énergie supplémentaires apparaissent à l'intérieur de la bande interdite du TiO_2 . Si le porteur de charge (électron ou trou) est faiblement lié au défaut, alors le niveau d'énergie associé E_T est proche de E_C dans le cas d'un électron, ou de E_V dans le cas d'un trou. Ce défaut est qualifié de « peu profond » ou d'état de « queues de bandes » [77]. Si au contraire, le porteur se retrouve fortement lié au défaut, alors le niveau E_T est situé loin de E_C et E_V , c'est-à-dire relativement proche du milieu de la bande interdite. On qualifie ce défaut de « profond »

2.5.2 Notion de piège

Les défauts qui introduisent des niveaux d'énergie à l'intérieur de la bande interdite de

l'oxyde sont électriquement actifs, car assimilables à des puits de potentiel capables de capturer des porteurs. Un défaut peut se comporter comme : soit un lieu de piégeage s'il capture un porteur de charge de la bande de conduction ou de valence et le réémet vers la même bande, soit comme un lieu de recombinaison, s'il peut échanger des porteurs de charge avec les bandes de conduction ou de valence.

2.5.3 Notion de section de capture

La section de capture est par définition reliée à la facilité avec laquelle un défaut peut capturer un porteur, notée (σ en $[\text{cm}^2]$). C'est une grandeur qui varie en fonction de la température et du champ électrique externe appliqué au matériau [78].

2.5.4 Comportement électriques des défauts dans le TiO_2

Parmi les défauts les plus couramment rencontrés dans le TiO_2 , on peut citer :

- lacunes d'oxygène V_{O}
- lacunes métalliques V_{Ti}
- atomes interstitiels
- électron Ti^{3+}
- trous O^-

En fait, ces défauts engendrent des niveaux énergétiques (pièges) dans la bande interdite comme nous le montrons à la Figure II.5.

Le TiO_2 présente principalement des lacunes en oxygène créant ainsi un niveau donneur dans la bande interdite et expliquant ainsi le fait qu'il est considéré comme un semi-conducteur de type n.

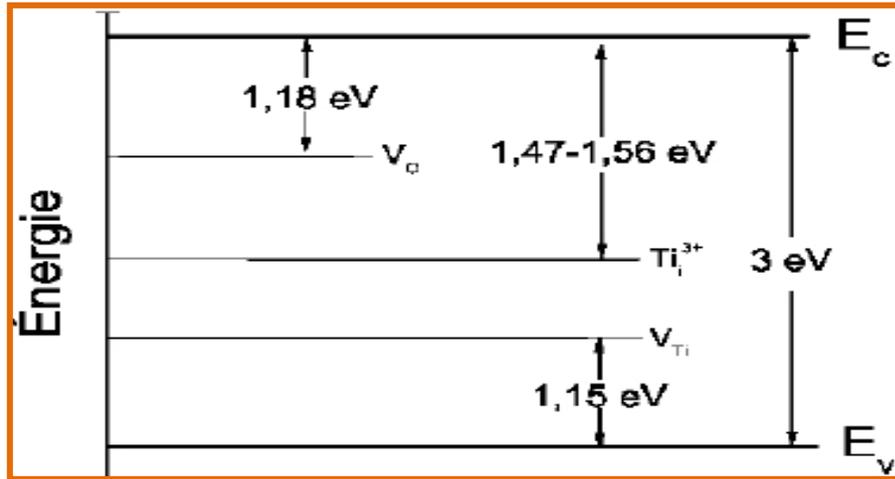


Figure II.5 : Diagramme d'énergie illustrant les principaux niveaux pièges manifestés dans les différentes structures du TiO₂ [75].

2.5.5 Différents types de charges dans l'oxyde

On distingue quatre types de charges dans l'oxyde : la charge fixe, la charge piégée, la charge mobile ionique, la charge des états d'interface [79-81].

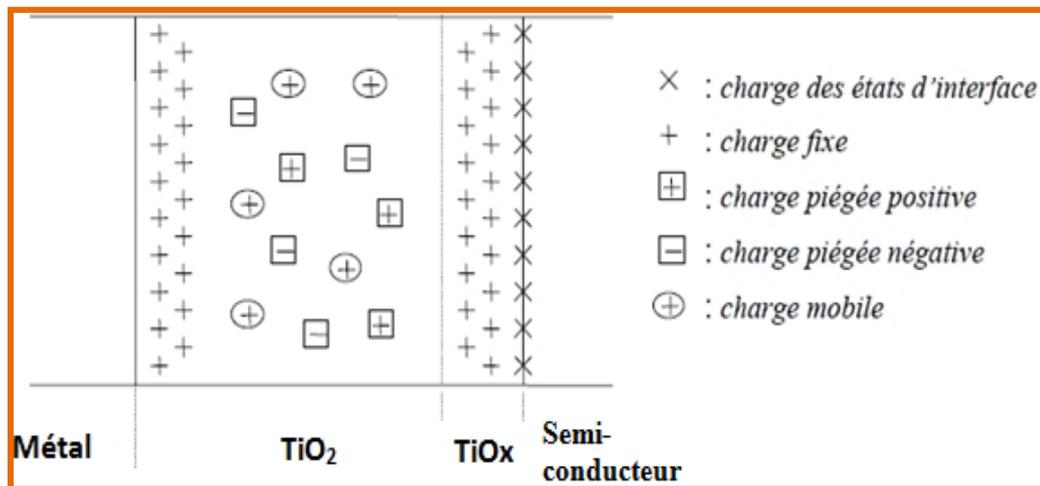


Figure II-6 Différents types de charges dans l'oxyde [81].

2.5.5.1 Les charges fixes

C'est des charges positives localisées très près des interfaces oxyde/semi-conducteur (TiO₂/GaAs) et métal/oxyde (Au/TiO₂). Ces charges apparaissent juste après la phase de fabrication de l'oxyde. Elles seraient dues à des atomes de Titane ionisés. Elles sont considérées

fixes par le fait que les porteurs piégés qui les constituent ne peuvent pas communiquer avec le semi-conducteur (FigureII-6).

2.5.5.2 Les charges piégées

C'est des charges qui peuvent être positives ou négatives stockées par les pièges du volume de l'oxyde. Ces charges ne sont pas permanentes au même titre que les charges fixes, puisqu'un apport thermique ou un champ électrique approprié peuvent favoriser leur diminution (dépiégeage des charges stockées) Comme pour les charges fixes d'oxyde, il ne peut y avoir d'échange avec le semi-conducteur (FigureII-6).

2.5.5.3 Les charges mobiles ioniques

Elles sont dues à la contamination de l'oxyde par des impuretés ioniques [80] (Métaux alcalins : K^+ , Li^+ , Na^+ ,...) (FigureII-6).

2.5.5.4 Les charges d'interfaces piégées « les états d'interface »

La charge d'interface peut être positive ou négative, localisés à l'interface oxyde/semi-conducteur, C'est une charge piégée par les défauts d'interface résultant de la discontinuité du réseau. Ces défauts appelés états d'interface jouent un rôle primordial dans la structure MIS. En fait, ces états sont en contact électrique direct avec le semi-conducteur car ils permettent l'échange de charges avec les bandes de valence et de conduction contrairement aux défauts de volume de l'oxyde. Un état d'interface peut être chargé négativement ou positivement selon sa nature (donneur ou accepteur) (FigureII-6).

2.6 Propriétés de transport dans l'oxyde de TiO_2

Les deux processus d'injection et de transport de porteurs de charge à travers des interfaces restent possible pendant le fonctionnement du dispositif dans le cas des faibles épaisseurs de l'oxyde de TiO_2 .

2.6.1 Différents types de conduction dans l'oxyde de TiO₂

Lors de l'injection des porteurs de charges dans l'oxyde, trois principaux processus de conduction sont à considérer :

2.6.2 La conduction thermoïonique

Cette conduction a lieu lorsque l'énergie de l'électron est supérieure à la hauteur de la barrière de potentiel (isolant/semi-conducteur), donc l'électron pénètre dans l'oxyde en surmontant la barrière énergétique de l'isolant (FigureII-7).

2.6.3 La conduction par effet tunnel direct

Si la tension appliquée à l'oxyde est inférieure à la hauteur de cette barrière de potentiel, et l'épaisseur de l'oxyde est suffisamment faible, l'électron peut traverser cette couche d'oxyde directement même sous l'action d'un faible champ électrique externe. Ce mécanisme est dit effet tunnel de type direct (FigureII-7).

2.6.4 La conduction par effet tunnel de type Fowler-Nordheim

Pour les oxydes plus épais, l'effet tunnel n'est observable que si un fort champ électrique est appliqué (>100kV/mm [77]) qui aura pour effet de modifier la forme de la barrière de potentiel permettant ainsi à l'électron de traverser la partie déformée de cette barrière. Ce mécanisme de transport est appelé effet tunnel de type Fowler-Nordheim (FigureII-7).

2.6.5 La conduction par saut (Hopping Conduction)

La conduction s'effectue par le transfert des électrons localisés d'un site atomique occupé vers un site vide par saut tunnel (effet tunnel local [14]) seulement si l'énergie de l'électron est inférieure au maximum de la hauteur de barrière énergétique entre deux pièges (FigureII-7).

2.6.6 La conduction par effet Poole-Frenkel

Enfin, l'effet *Poole-Frenkel*, analogue à la conduction thermoïonique dans le volume. Cet effet se produit lorsque l'énergie de l'électron est supérieure à la profondeur du piège, dans ce cas l'électron passe d'un piège à un autre par conduction thermoïonique locale [81] (FigureII-7).

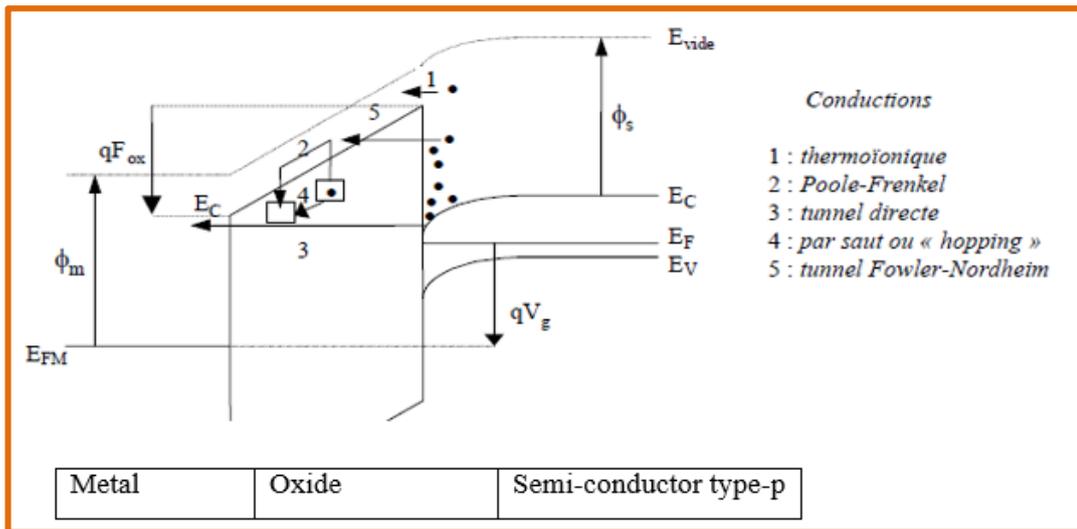


Figure II-7 Représentation Schématique des différents types de conduction dans l'oxyde [81].

Chapitre III **MODELES**

***PHYSIQUE ET METHODES D'EXTRACTION
DES PARAMETRES ELECTRIQUES DANS SD'S***

1 Simulation et modèles physiques

1.1 Introduction

La simulation numérique fournit un lien entre le monde expérimental et le monde théorique, elle présente certains avantages tels que :

- un gain de temps en évitant la fabrication de plusieurs prototypes avec des paramètres différents.
- des économies dans la mise au point d'un produit : elle est indépendante de la technologie utilisée (on peut faire varier largement un paramètre donnée).
- un outil d'investigation scientifique car elle permet d'étudier l'influence de chaque zone séparément lorsqu'on a des paramètres interdépendants (mobilité, durée de vie, dopage.) dans une structure donnée.

Dans ce chapitre, nous allons présenter le simulateur numérique Atlas–Silvaco employé durant notre étude. Puis, nous décrirons les modèles physiques utilisés pour simuler le fonctionnement des structures MS et MIS à savoir Au/n-GaAs/Ti/Au et Au/TiO₂/n-GaAs/Ti/Au.

1.2 Présentation du logiciel de simulation ATLAS de Silvaco

ATLAS est un module du logiciel de simulation développé par la société américaine, « Silvaco International » ayant son siège social à Santa Clara. Cette société est un fournisseur de logiciels de simulation par éléments finis et de conception assistée par ordinateur pour les technologies de l'électronique TCAD (*Technology Computer Aided Design*). Ces outils sont utilisés par les compagnies de microélectronique pour la recherche, le développement et la conception de dispositifs à base de semi-conducteur. L'ensemble des outils de simulation et des outils interactifs constituent ce qu'on appelle la VWF (Virtuelle Wafer Fabrication) [82].

ATLAS est un simulateur à 2D et à 3D des dispositifs basés sur la physique de semi-conducteurs en tenant compte des propriétés électriques, optiques et thermiques. Il prédit aussi le comportement électrique de ces dispositifs et fournit des informations sur les mécanismes physiques à l'origine de leur fonctionnement [83].

En fait la structure à modéliser est définie en spécifiant ses régions, ses matériaux, le profil du dopage appliqué, sa concentration et le maillage utilisé. Le maillage est une grille constituée de lignes horizontales et verticales. L'intersection de ces lignes forme ce qu'on n'appelle point de maillage (Nœud). Pour chaque point de maillage d'un dispositif donné,

ATLAS résout un système de trois équations différentielles partielles (EDP) qui sont l'équation de Poisson et les équations de continuités des trous et des électrons. ATLAS va ainsi générer les solutions numériques en calculant les valeurs des inconnues sur chaque point du maillage du dispositif. Une procédure interne de discrétisation convertit le système original continu en un système algébrique non linéaire et discret qui a un comportement identique. L'ensemble des EDP, le maillage et la procédure de discrétisation déterminent le problème algébrique discret à résoudre. Le système algébrique discret est résolu en utilisant une procédure itérative qui raffine des évaluations successives de la solution. La solution est obtenue si les critères de convergence sont satisfaits. Sinon, les itérations continuent et s'arrêtent après un nombre limité d'itérations défini au bout duquel le système est déclaré non convergent [84].

1.3 Les modèles physiques

Des décennies de recherches sur la physique des dispositifs à base de semi-conducteur ont permis de mettre en place un modèle mathématique permettant de simuler le fonctionnement de ce type de dispositifs à base de semi-conducteur [85].

Ce modèle mathématique est essentiellement basé sur la résolution d'un système d'équations fondamentales reliant les grandeurs physiques tel que le potentiel électrostatique et les concentrations des porteurs de charge dans un domaine défini. Les équations de base à résoudre sont l'équation de Poisson et les équations de continuité appliquées pour l'étude des phénomènes de transport. L'équation de Poisson relie les variations du potentiel électrostatique aux densités locales de charge. Les équations de continuité décrivent la façon dont les densités d'électrons et de trous évoluent en fonction des mécanismes de transport, de génération et de recombinaison. La résolution de ces équations de base permet le calcul à la fois des distributions des électrons, des trous, du potentiel et de la charge d'espace. Les divers modèles utilisés dans notre travail sont le modèle d'Arora pour le calcul de la mobilité des porteurs de charges, le modèle de Fermi pour les statistiques de transport, les modèles Auger et Shockley-Read-Hall (SRH) pour les mécanismes de génération-recombinaison et enfin le modèle de l'effet tunnel. Nous détaillerons les modèles les plus dominants dans notre cas en ce qui suit.

1.3.1 Modèle Shockley-Read-Hall (SRH)

La recombinaison Shockley-Read-Hall (SRH) est un mécanisme qui va décrire les processus de recombinaison des porteurs excédentaires par l'intermédiaire des défauts situés à une énergie E_t à l'intérieur de la bande interdite d'un matériau semi-conducteur [86-89]. Le

taux de recombinaison SRH est calculé en considérant, les quatre mécanismes responsables de la population ou de la dépopulation d'un état piégé d'énergie (E_t) à l'intérieur de la bande interdite, Figure III.1.

La fonction standard de recombinaison R_{SRH} est explicitée sous la forme générale :

$$R_{SRH} = \frac{pn - n_i^2}{\tau_n \left[p + n_i \exp\left(\frac{E_t - E_i}{k_B T}\right) \right] + \tau_p \left[n + n_i \exp\left(\frac{E_t - E_i}{k_B T}\right) \right]} \quad (\text{III} - 1).$$

où n , p sont les densités des électrons et trous hors-équilibre thermodynamique.

n_i : c'est la densité des électrons et trous à l'équilibre thermodynamique.

E_i : niveau de Fermi intrinsèque.

τ_n et τ_p étant les 'durées de vie' des électrons et des trous définies par l'expression suivante :

$$\tau_{n,p} = \frac{1}{\sigma_{n,p} v_{n,p} N_t} \quad (\text{III} - 2)$$

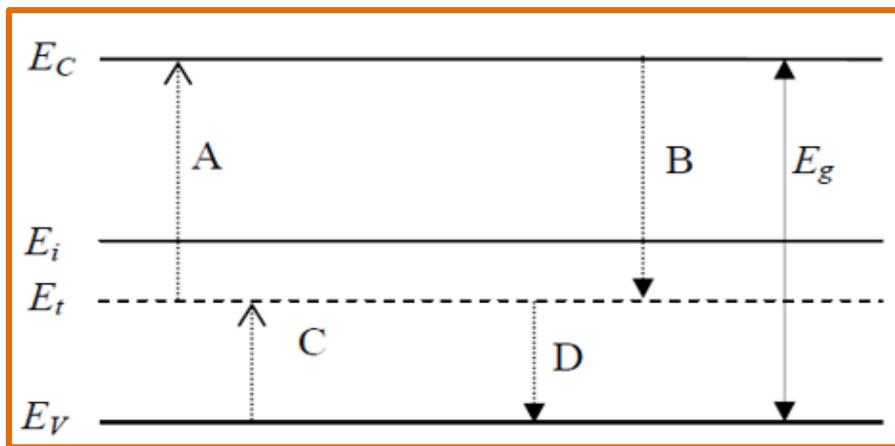


Figure III.1 : Transitions par l'intermédiaire d'un niveau à l'intérieur de la bande interdite d'un semi-conducteur [90].

$\sigma_{n,p}$ étant les sections efficaces de captures des électrons et des trous par les états (pièges) N_t (densité des états de pièges) d'énergie E_t manifesté à l'intérieur de la bande interdite du semi-conducteur. $(E_t - E_i)$ est égale à E_{trap} qui est la différence entre le niveau d'énergie du piège et le niveau de Fermi intrinsèque.

$v_{n,p}$ sont respectivement les vitesses thermiques des électrons et trous.

k_B : constante de Boltzmann

T : la température du réseau

1.3.2 Mécanisme de la recombinaison de surface

En plus des phénomènes de génération-recombinaison en volume, les porteurs de charge (électrons ou trous) peuvent être engendrés ou se recombiner en surface. La recombinaison en surface peut être dans certains cas plus importante que la recombinaison en volume. Le calcul du taux de recombinaison en surface se fait par une extension de la théorie SRH en introduisant les vitesses de recombinaison de surface (S_{n0} ou S_{p0}). Le taux de recombinaison est ainsi calculé [90].

$$R_{surf} = \frac{pn - n_1^2}{\tau_n^{eff} \left[n + n_i \exp\left(\frac{E_t - E_i}{k_B T}\right) \right] + \tau_p^{eff} \left[p + n_i \exp\left(\frac{E_t - E_i}{k_B T}\right) \right]} \quad (\text{III} - 3)$$

où τ_n^{eff} , τ_p^{eff} sont respectivement la durée de vie effective des électrons et trous en surface.

1.3.3. L'émission thermoïonique

La densité du courant due à l'émission thermoïonique dans le Semi-conducteur est exprimée en fonction de la vitesse de recombinaison v_R [46] comme suit :

$$J = q(n_m - n_0)v_R \quad (\text{III-4})$$

$$v_R = \frac{A^* T^2}{qN_c} \quad (\text{III-5})$$

T, q, A^* et N_c sont respectivement la température, la charge électronique, la constante de Richardson et la densité d'états électroniques dans la bande de conduction

n_m , n_0 sont respectivement défini comme la densité des électrons, et la densité des électrons en quasi-équilibre.

$$n_0 = N_c \exp\left(-q\psi_B/k_B T\right) \quad (\text{III} - 6)$$

$$n_m = N_c \exp \left\{ q[\phi(x_m) - \psi_B] / k_B T \right\} \quad (\text{III} - 7)$$

où ψ_B est la barrière de Schottky entre le métal et le semi-conducteur et $\phi(x_m)$ est la tension appliquée au point x_m .

1.3.4. L'effet Tunnel

Le courant tunnel est le passage d'électron à travers une barrière de potentiel qui est représentée par le taux de génération (local génération rate), $G_{Tun}(r)$ qui est lié à la densité du courant tunnel local J_{Tun} , par l'expression suivante [46] :

$$G_{Tun}(r) = \frac{1}{q} \nabla J_{Tun} \quad (\text{III} - 8)$$

$$G_{Tun}(r) = \frac{A^* T}{K_B} \vec{E} \Gamma(r) \ln \left[\frac{1 + \exp(-q(\psi - \phi_n)/k_B T)}{1 + \exp(-q(\psi - \phi_m)/k_B T)} \right] \quad (\text{III} - 9)$$

Où T est la température, A^* est la constant de Richardson, $\vec{E} = -\nabla\psi$ est le potentiel électrostatique, $\Gamma(r)$ est la probabilité tunnel donnée par l'eq (III-10), $E_{Fm} = -q\phi_m$ est le niveau de Fermi du métal, $\epsilon = -q\psi$, c'est le niveau d'énergie, $E_{Fn} = -q\phi_n$ est le quasi niveau de Fermi dans le semi-conducteur.

$$\Gamma(r) = \exp \left[-\frac{2}{\hbar} \int_0^r \sqrt{2m \left(\phi_b/q + \phi_m - \psi(x) \right)} dx \right] \quad (\text{III} - 10)$$

Toute fois nous tenons à préciser qu'on plus des modèles vu plus haut nous avons aussi introduit dans le programme de simulation l'instruction (intrtrap acceptor) pour une meilleure simulation. En fait l'instruction « intrtrap » active l'existence des défauts d'interface « les pièges » à l'intérieur de la bande interdite du semi-conducteur pour des niveaux d'énergie discrets [82].

2 Méthodes d'extraction des paramètres électriques dans les SD's

2.1 Introduction

L'extraction des paramètres électriques est un point clef pour la compréhension et la bonne interprétation des phénomènes physiques qui régissent le fonctionnement des Diodes Schottky SDs. Nous présenterons dans ce chapitre les techniques d'extraction des principaux paramètres électriques correspondant aux structures Au/TiO₂/ n-GaAs /Ti/Au et. Au/ n-GaAs /Ti/Au en utilisant d'une part les méthodes basées sur la caractéristique (courant-tension) en polarisation directe et, d' autre part, celle basée sur la caractéristique (capacité-tension) en polarisation inverse.

2.2 Les méthodes basées sur la caractéristiques courant-tension

2.2.1 La méthode standard

La méthode standard basée sur la partie linéaire des caractéristiques électriques (lnI-V) en polarisation directe résultant de l'effet thermoïonique (voir Figure III.2) est une méthode d'extraction des paramètres tels que le facteur d'idéalité (n), la hauteur de la barrière (Φ_B), la résistance série (R_s) et les états d'interface (N_{ss}).

En fait, cette méthode qui suppose un contact parfait (idéal) entre le métal et le semi-conducteur, est basée sur les hypothèses suivantes :

- le courant de saturation I_s est négligeable par rapport au courant total I de manière à réduire l'équation I.16 du chapitre I sous la forme ci-dessous, [cas des tensions $V \gg k_B T/q$] :

$$I = I_s \left[\exp \left(\frac{q(V - R_s I)}{n k_B T} \right) \right] \quad (\text{III. 11})$$

- Dans le régime des faibles tensions de la polarisation directe (région linéaire) le terme (R_sI) devient négligeable devant la tension (V), ($V \gg R_s I$), l'équation (III.11) se réduit donc à la forme suivante (III.12) :

$$I = I_s \exp \left(\frac{qV}{n k_B T} \right) \quad (\text{III. 12})$$

d'où :

$$I_S \approx A^* T^2 A \exp\left(\frac{-q\Phi_b}{k_B T}\right) \quad (\text{III. 13})$$

aussi :

$$A^* = \frac{4\pi q k_B^2 m_e^*}{h^3} \quad (\text{III. 14})$$

avec : T : Température absolue (300°k)

V : Tension appliquée en (Volt)

k_B : Constante de Boltzman ($1.381 * 10^{-23} \text{ J. } ^\circ\text{k}^{-1} = 8.62 * 10^{-5} \text{ eV. } ^\circ\text{k}^{-1}$)

I_S : Courant de saturation de la diode (équation III.13)

A : La section latérale de la diode

A^* : Constante de Richardson (équation III .14)

m_e^* : Masse effective de l'électron

h : Constante de Planck ($6.625 * 10^{-34} \text{ j. s}$)

I: Courant crée par effet thermoionique

Le facteur d'idéalité (n) est décrit par l'inverse de la dérivé du logarithme de l'équation III-12 en fonction de la tension V comme suit [91]

$$n = \frac{q}{k_B T} \frac{dV}{d(\ln I)} \quad (\text{III. 15})$$

où $dV/d[\ln(I)]$ est la pente (the slope) de la région 2 de la figure (III-2)

La hauteur de la barrière est calculée par la relation :

$$\phi_B = \frac{k_B T}{q} \ln\left(\frac{A \cdot A^* \cdot T^2}{I_S}\right) \quad (\text{III. 16})$$

En fait, la partie linéaire (région 2 de la figure III-2) de la courbe $\ln(I) = f(V)$ est décrite par l'équation d'une droite de la forme $y = a + b \cdot x$, avec (a) correspond à la valeur de courant de saturation (I_0) à $V=0$ (the intercept), par contre (b) représente la pente (the Slope) de la droite utilisée dans le calcul du facteur d'idéalité n.

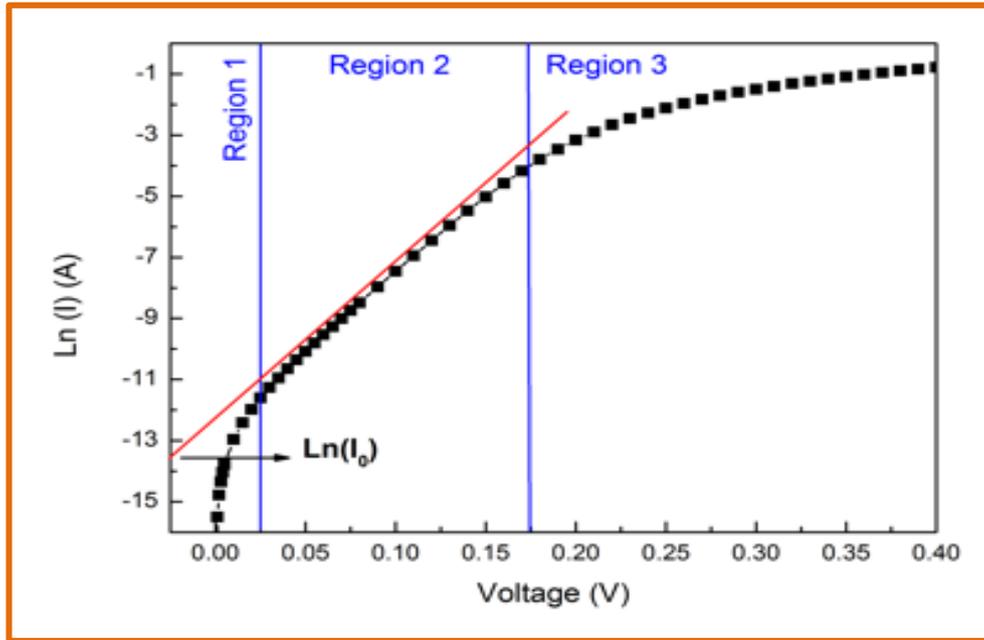


Figure III.2 : Représentation schématique des différentes régions de la caractéristique ($\ln I$ - V) d'une diode Schottky, en polarisation directe.

Néanmoins, cette méthode standard de calcul présente quelques limites :

- En pratique pour le cas des hautes tensions l'effet de la résistance série n'est plus négligeable et la caractéristique correspondante ne présente plus de linéarité dans la région 3 (Figure III.2)
- Cette méthode n'est appréciable (valide) que si la conduction thermoionique est dominante.

2.2.2 Méthodes de Cheung

Les méthodes de Cheung [92] est une deuxième approche pour la détermination de la valeur du facteur d'idéalité (n), la hauteur de la barrière et la résistance série (R_s) des diodes Schottky SDs en se basant sur les caractéristiques (courant-tension) en polarisation directe et en considérant l'effet de cette résistance série. L'extraction des paramètres est réalisée dans la région 3 (Figure III.2) qui manifeste une courbure et ce en utilisant les deux équations de Cheung [92]:

$$\frac{dV}{d\ln I} = n \frac{k_B T}{q} + IR_S \quad (\text{III. 17})$$

$$H(I) = V - n \frac{k_B T}{q} \ln \left(\frac{I}{AA^* T^2} \right) \quad (\text{III. 18})$$

où $H(I)$ est explicitée aussi comme suit :

$$H(I) = n\phi_B + IR_S \quad (\text{III. 19})$$

En utilisant l'équation (III.17), l'allure de la courbe ($dV/d\ln I$) en fonction de (I) est décrite par une ligne droite dont la pente (the Slope) va correspondre à la résistance série (R_s) (Figure III.3), et dont l'intersection (the intercept) avec l'axe des ordonnées 'y' va définir la valeur de $nk_B T/q$, et donc la valeur du facteur d'idéalité (n) associé :

$$n = \text{l'intercepte} * \frac{q}{k_B T} \quad (\text{III. 20})$$

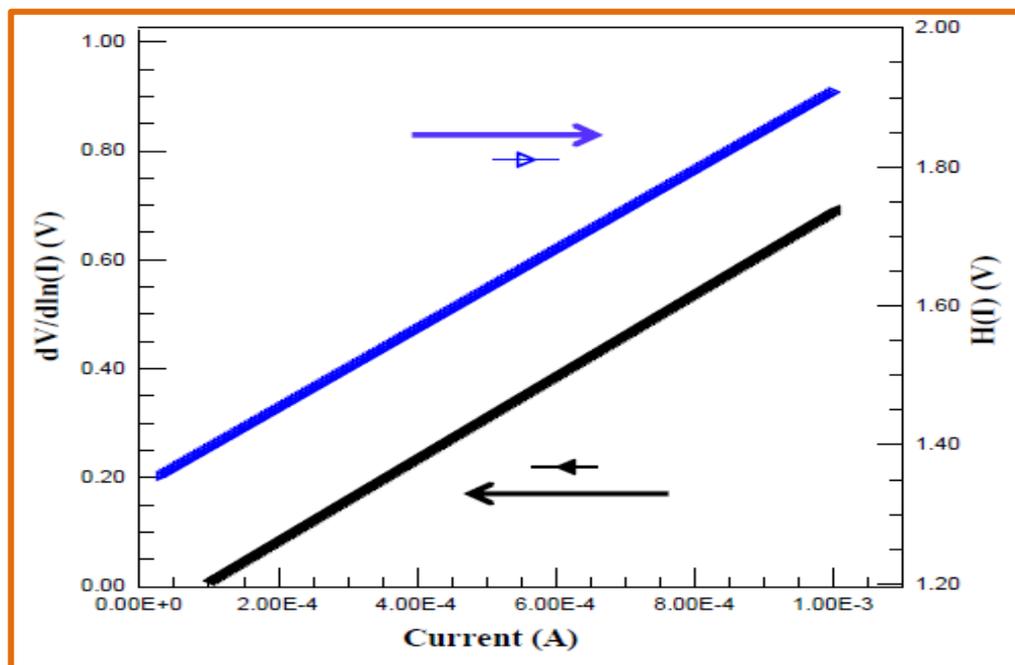


Figure III.3 : Exemple de fonctions de Cheung $dV/d\ln(I)$ et $H(I)$ en fonction du courant (I)

d'après [93].

Pour la détermination de la hauteur de la barrière ϕ_B et pour une deuxième détermination de la résistance série R_s , on utilise la deuxième équation de Cheung [92]. En effet, en appliquant la valeur de (n) extraite de la première méthode de Cheung ($dV/d\ln I$) et en se servant des équations (III.18) et (III.19), on représente la courbe $H(I)$ en fonction du courant (I) (Figure III.3) qui est également représentée par une ligne droite dont la pente est la résistance série R_s et la valeur de $n\phi_B$ est déterminée à partir de l'intersection de cette droite avec l'axe des ordonnées 'y'.

2.2.3. La détermination de la densité des états d'interface

La densité d'états d'interface, notée N_{ss} ou D_{it} , représente le nombre de défauts électriquement actifs par unité de surface et d'énergie ($eV^{-1}cm^{-2}$) situés à l'interface.

L'extraction des valeurs des états d'interface N_{ss} se fait à partir de la caractéristique (courant-tension) en polarisation directe en prenant en considération la hauteur de la barrière effective (ϕ_e), la résistance série R_s et la dépendance du facteur d'idéalité de la tension $n(V)$. Le calcul de N_{ss} est basé sur une application des expressions développées ci-dessous [94-97] :

$$\phi_e = \phi_B + \left(1 - \frac{1}{n(V)}\right)(V - IR_s) \quad (III. 21)$$

$$n(V) = \frac{q}{k_B T} \frac{(V - IR_s)}{\ln(I/I_s)} = 1 + \frac{\delta}{\varepsilon_i} \left[\frac{\varepsilon_s}{W_D} + qN_{ss}(V) \right] \quad (III. 22)$$

$$N_{ss}(V) = \frac{1}{q} \left[\frac{\varepsilon_i}{\delta} (n(V) - 1) - \frac{\varepsilon_s}{W_D} \right] \quad (III. 23)$$

où δ est l'épaisseur de l'isolant, $(\varepsilon_i, \varepsilon_s)$ sont les permittivités diélectriques de l'isolant et du semi-conducteur respectivement

W_D : est la largeur de la zone de charge dont la valeur est déduite à partir de la caractéristique (capacité-tension), et dont l'expression est donnée par l'équation I.6 du Chapitre I.

En pratique, les valeurs de (N_{ss}) sont obtenues en substituant la valeur du facteur d'idéalité $n(v)$ en fonction de la tension V dans l'équation (III.23). Ces valeurs des états d'interface (N_{ss}) sont alors représentées en fonction de l'écart d'énergie entre l'énergie des états de surface (E_{ss}) (energy of surface states) et celle du bas de bande de conduction du semi-conducteur (E_c)

(Figure III.4). Dans le cas d'un semi-conducteur dopé n on peut exprimer cette différence d'énergie ($E_c - E_{ss}$) comme suit :

$$E_c - E_{ss} = q(\phi_e - V) \quad (\text{III. 24})$$

En fait, l'extraction de la densité des états d'interface (N_{ss}) en fonction de la différence d'énergie ($E_c - E_{ss}$) est réalisée dans les deux cas en présence et en absence de la résistance série R_s voir figure III.4

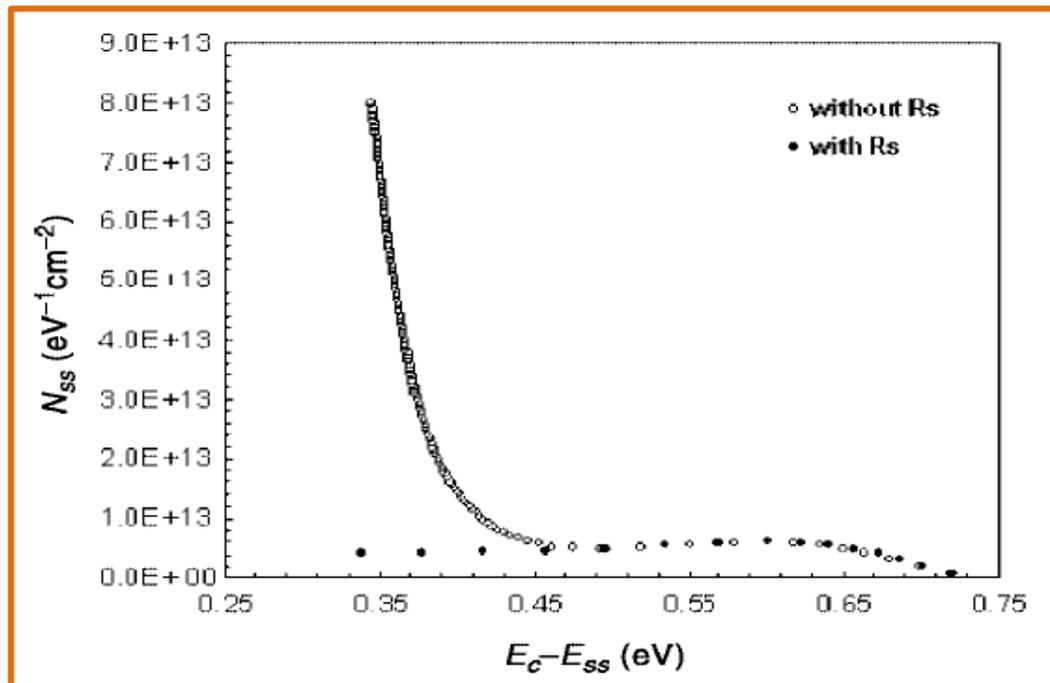


Figure III.4 : La distribution des états d'interface avec et sans considération de la résistance série pour la structure (Au/TiO₂/n-Si) à T300°K [98].

2.3. La méthode de la caractéristique (capacité-tension)

Cette caractéristique (capacité-tension) en polarisation inverse est une autre alternative pour la détermination de la hauteur de la barrière (ϕ_B). En fait, en traçant l'inverse du carré de la capacité en fonction de la tension ($1/C^2$ vs V) en polarisation inverse on obtient une droite dont la pente permet de déterminer la concentration du dopage (Figure I.5 Chapitre I) et dont l'extrapolation de cette droite à ($1/C^2 = 0$) avec l'axe des tensions V (Figure III.5) permet de

déterminer la valeur de la hauteur de la barrière (ϕ_B), décrite par l'expression ci-dessous [46,99]:

$$\phi_{B(CV)} = V_a + E_F \quad (\text{III. 25})$$

où (E_F) :étant l'énergie de Fermi comptabilisée à partir du bas de la bande de conduction, et (V_a) : le potentiel de diffusion déduit par l'extrapolation de la droite à ($1/C^2=0$) avec l'axe des tensions V.

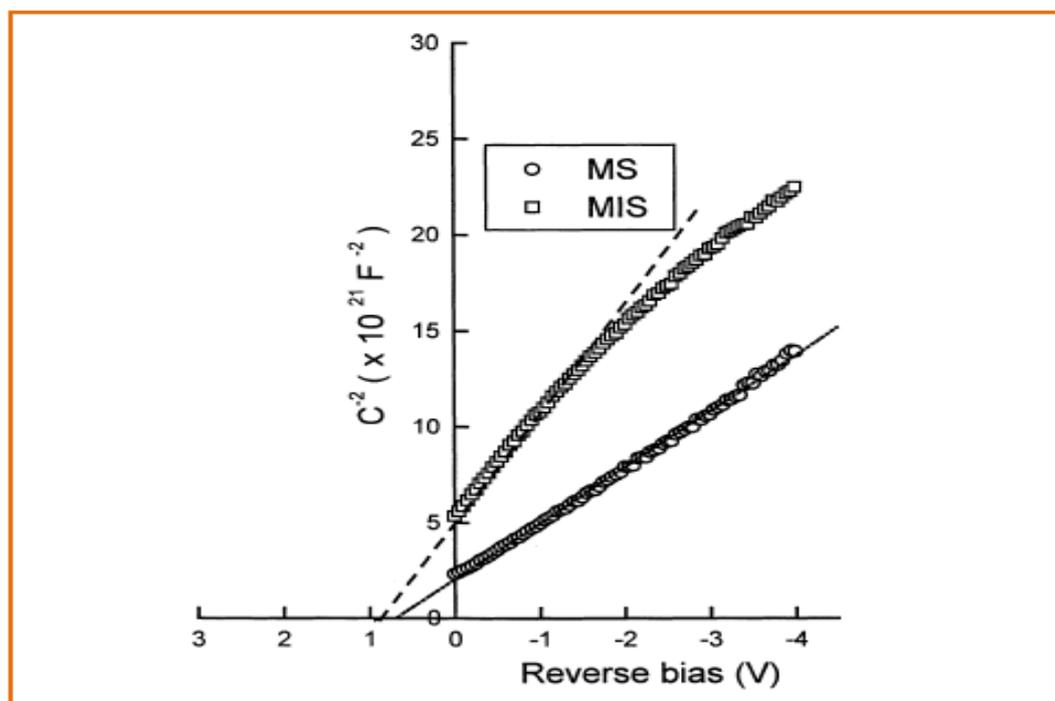


Figure III.5 : L'inverse de la capacité au carré en $1/C^2$ en fonction de V pour les deux structures MS (Au/GaAs) et MIS (Au/Ga₂O₃/ GaAs) [98]

Chapitre IV

RESULTATS ET INTERPRETATION

1. Introduction

L'objectif de ce dernier chapitre est de présenter les caractéristiques électriques (I-V) à température ambiante de la diode Au/n-GaAs/Au/Ti en polarisation directe et inverse avec et sans la couche d'interface TiO₂, l'effet de la couche inter-faciale d'un matériau à haute permittivité en anglais high-k sera présentée également. Pour ce faire nous allons procéder comme suit :

Dans un premier temps, nous décrivons le travail expérimental, les détails de la procédure de la fabrication de la diode en question et les techniques de dépôt de l'oxyde. Cette partie a été réalisé au laboratoire « *photonics application and research lab* » de l'Université de Gazi à Ankara en Turquie.

Dans un deuxième temps, nous présentons et analysons d'une part, nos résultats de simulation par le logiciel Atlas Silvaco des différentes caractéristiques électriques des diodes Au/n-GaAs/Au/Ti et Au/TiO₂/n-GaAs/Au/Ti pour différentes épaisseurs de la couche d'interface TiO₂ et à température ambiante. D'une autre part nous discuterons les valeurs des paramètres électriques tels que le facteur d'idéalité (n), la hauteur de la barrière (ϕ_B), la résistance série (Rs) et les états d'interface (Nss) résultant des différentes méthodes d'extraction exposées au Chapitre III.

Une comparaison des résultats expérimentaux et de la simulation a été faite tout le long de cette partie du travail et pour chacun des points à traiter.

2 Partie expérimentale

2.1 La procédure de fabrication de la structure

Les diodes à barrière Schottky Au/n-GaAs/Au/Ti avec et sans couche mince inter-faciale de (TiO₂) ont été fabriquées selon l'orientation [100], sur des substrats de GaAs dopé n d'épaisseurs de 620nm. En premier lieu, on prépare le substrat n-GaAs avec des solutions chimiques appropriées [64]. En deuxième lieu, on procède à la déposition des deux matériaux le titane (Ti) et d'Or (Au) comme contacts ohmiques au-dessous du substrat n-GaAs en question avec grande pureté (99.999). En fait en utilisant un système d'évaporation thermique sous -vide poussé (de 10⁻⁷ mbar) appelé « BESTEC evaporation system », voir Figure IV-1, on dépose en premier le film (Ti) d'épaisseur de 200Å⁰ par évaporation à 380C⁰ (température du substrat) et en second le film d'Or (Au) d'une épaisseur de 1800Å⁰ sur le précédent film de Ti. Enfin, pour garantir un meilleur contact ohmique, on effectue un recuit du substrat à une température de 350 C⁰.

La troisième étape consiste à déposer des couches minces d'oxyde de TiO_2 en utilisant la méthode de pulvérisation à l'aide d'un pulvérisateur du modèle « Nanovak NVTs-500 confocal sputtering system » représenté sur la Figure IV-2. Ces couches minces d'oxyde sont déposées avec une grande pression et haute pureté (99.999%) sur la surface supérieure du substrat n-GaAs et sont d'une part répartie au préalable en petits carrés de dimension de 1cm^2 [100], et d'une autre part bien nettoyée dans le l'argon pur afin d'éliminer toutes les matières organiques résiduelles.

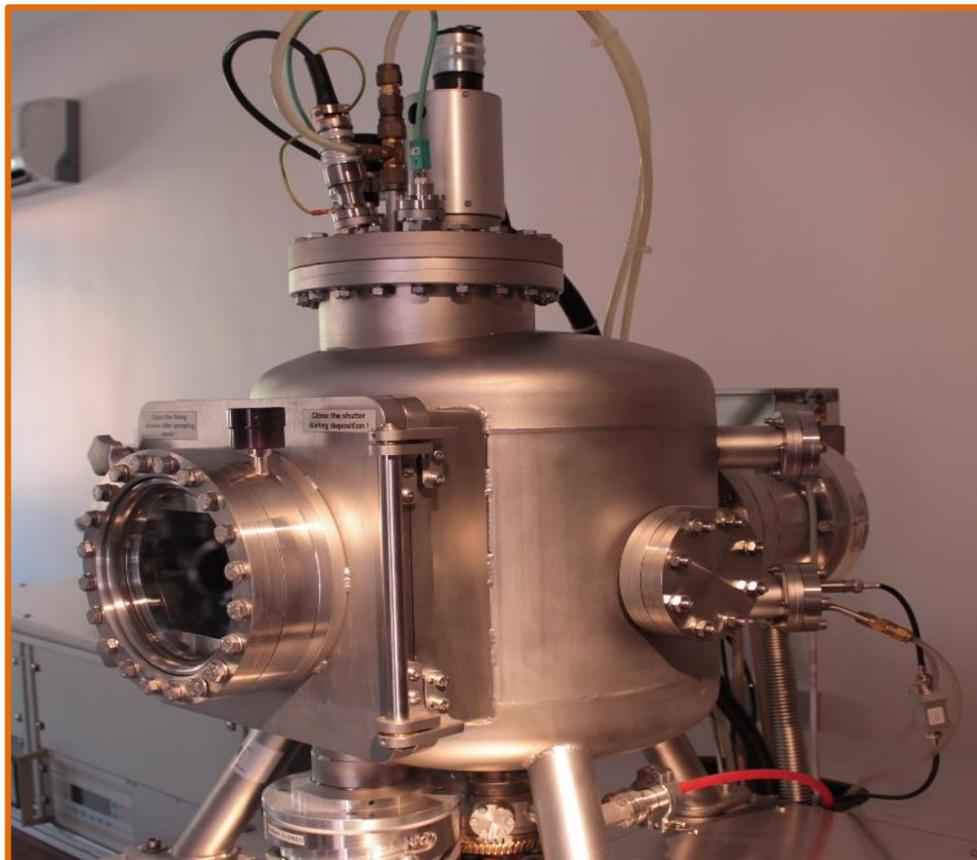


Figure IV-1 : Système d'évaporation –BESTEC-.



Figure IV-2 : Système de pulvérisation Nanovak NVTS-500.

En fait, ces couches minces de TiO_2 de différentes épaisseurs de 16nm et de 100nm sont déposées séparément au-dessus des surfaces carrées du substrat n-GaAs à une pression constante de $(1.8 \cdot 10^{-2} \text{ mbar})$ et à une température de 22C^0 .

La dernière étape consiste à déposer le contact redresseur en métal d'Or (Au) sous forme d'un point de 1mm de diamètre par évaporation sur les couches minces de n-GaAs sans ou avec la couche d'oxyde TiO_2 en question à l'aide d'un système d'évaporation thermique sous-vide et à température ambiante. Le schéma représentatif de la structure SDBs élaborée est illustré sur la Figure IV-3.

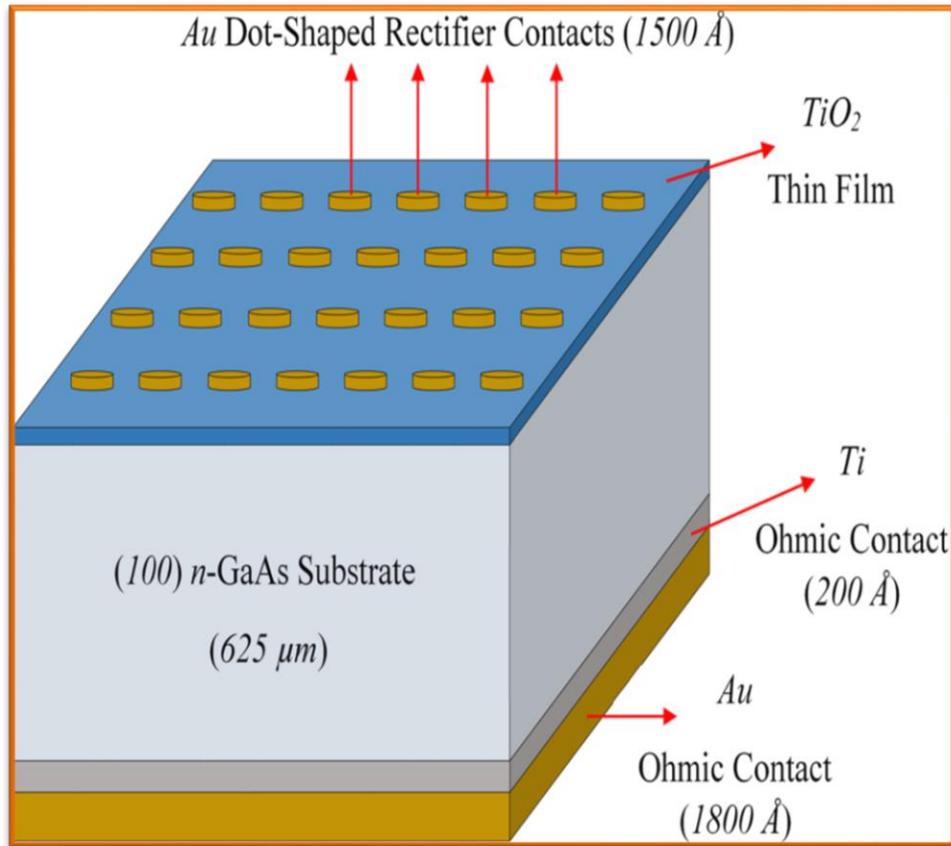


Figure IV-3 : Schéma représentatif de la structure SBD's fabriquée.

2 2 Technique de mesure de la caractéristique courant-tension (I-V)

En fait, la température de la pièce et les caractéristiques électriques courant-tension (I-V) et capacité-tension (C-V) de ces structures SBD's sont analysées à l'aide d'un analyseur des paramètres des semi-conducteurs de type *Keithley 4200* et un analyseur de système d'impédance de modèle *HP 4192 A LF*, en anglais « *Keithley 4200 semiconductor parameter analyzer and an HP 4192 A LF impedance analyzer systems* voir figures IV-4 et IV-5 respectivement. »



Figure IV-4 : Analyseur des paramètres des semi-conducteurs de modèle *Keithley 4200*.

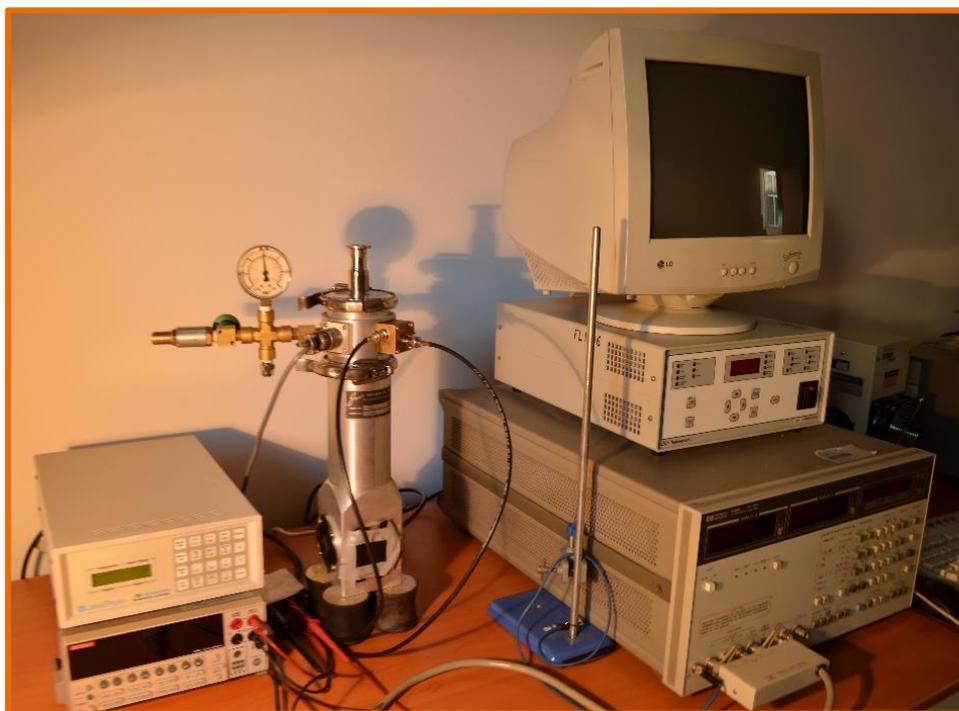


Figure IV-5 : Analyseur de système d'impédance de modèle *HP 4192 A LF*.

2.3 Interprétation des résultats expérimentaux

En fait, les caractéristiques électriques (I-V) des différentes structures élaborées à savoir la structure MS(Au/n-GaAs/Ti/Au) et la structure MIS (Au/TiO₂/n-GaAs/Ti/Au) avec différentes épaisseurs d'oxyde de TiO₂ (16nm et 100 nm), ont été étudiées en polarisation directe et inverse sous une tension variant de -4V à +4V à température ambiante (T=300 °K), voir Figure IV-6

Nous constatons d'après cette Figure (IV-6) représentative de la variation du courant (I) en fonction de la tension (V) à l'échelle semi-logarithmique et à une température (T=300°K) que l'allure de la courbe de la caractéristique (I-V) manifeste un comportement redresseur pour la structure MS (Au/n-GaAs/Au/Ti), par contre les structures MIS (Au/TiO₂/n-GaAs/Au/Ti) révèlent plutôt un comportement ohmique. En fait, on observe, d'une part, que les courbes des structures MIS sont positionnées au-dessus de la structure MS et, d'une autre part, on constate une augmentation anormale et « inattendue » du courant inverse dans ces structures MIS (Au/TiO₂/n-GaAs/Au/Ti). Ce changement de comportement est nouveau et contraire à la littérature, car habituellement la couche d'oxyde a pour effet de réduire le courant [64, 69, 101]. Pour expliquer et interpréter ce comportement inhabituel nous avons eu recours à la simulation.

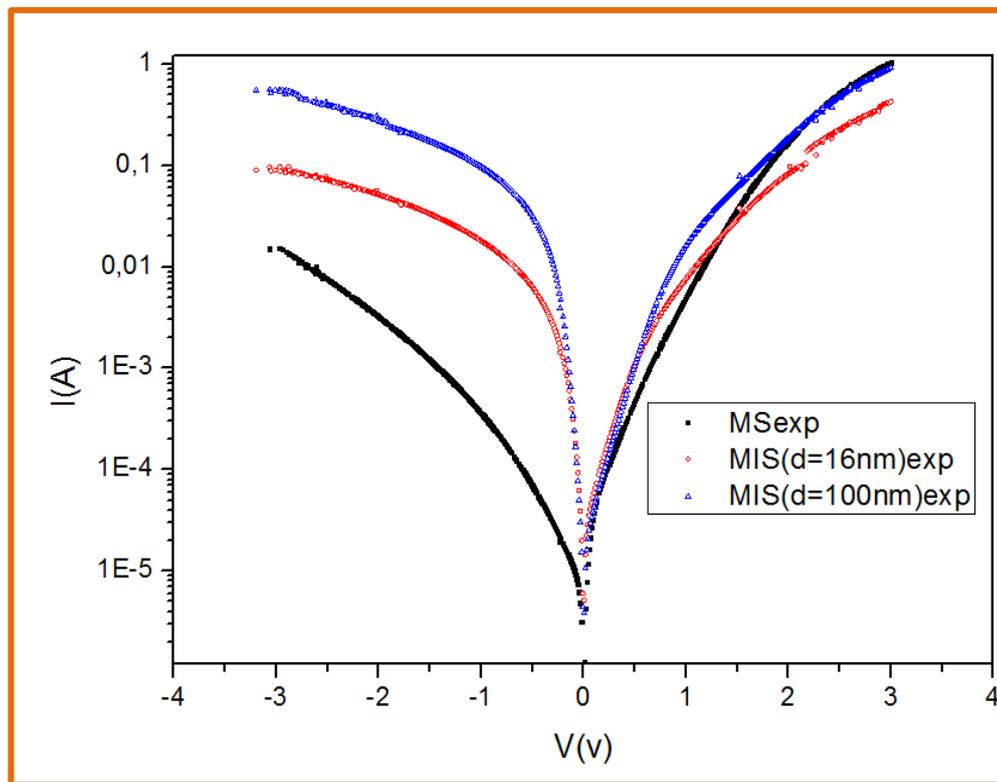


Figure IV-6 : Les résultats expérimentaux de la caractéristique courant-tension à l'échelle semi-log des diodes MS (Au/n-GaAs/Au/Ti) et MIS (Au/TiO₂/n-GaAs/Au/Ti) à 16 nm et à 100nm à température ambiante.

3. Partie simulation

Le travail de simulation a été réalisé avec le logiciel Atlas Silvaco déjà détaillé et expliqué au Chapitre III, ainsi que les modèles physiques utilisés par le programme en question.

3.1 Description des structures simulées

La structure simulée des diodes Au/n-GaAs /Ti/Au et Au/TiO₂/n-GaAs/Ti/Au est une diode Schottky avec L'Or (Au) comme contact métallique de forme circulaire de 1mm de diamètre sur un substrat GaAs dopé n de 620nm d'épaisseur et de concentration de porteur de charge de $1-2 \cdot 10^{19} \text{cm}^{-3}$. Les deux contacts au-dessous du substrat à savoir le Titane (Ti) et l'Or (Au) sont assimilés par le programme à des contacts ohmiques. Cependant le diélectrique du dioxyde de Titane (TiO₂) est déposé comme couche inter-faciale (de permittivité $\epsilon = 80\epsilon_0$) entre le contact métallique et le substrat avec une épaisseur de 16nm et 100nm, respectivement. Pour une éventuelle comparaison avec nos résultats expérimentaux, nous avons adopté un même schéma semblable à celui représenté sur la figure IV-3 mais à deux dimensions, voir figure IV-7.

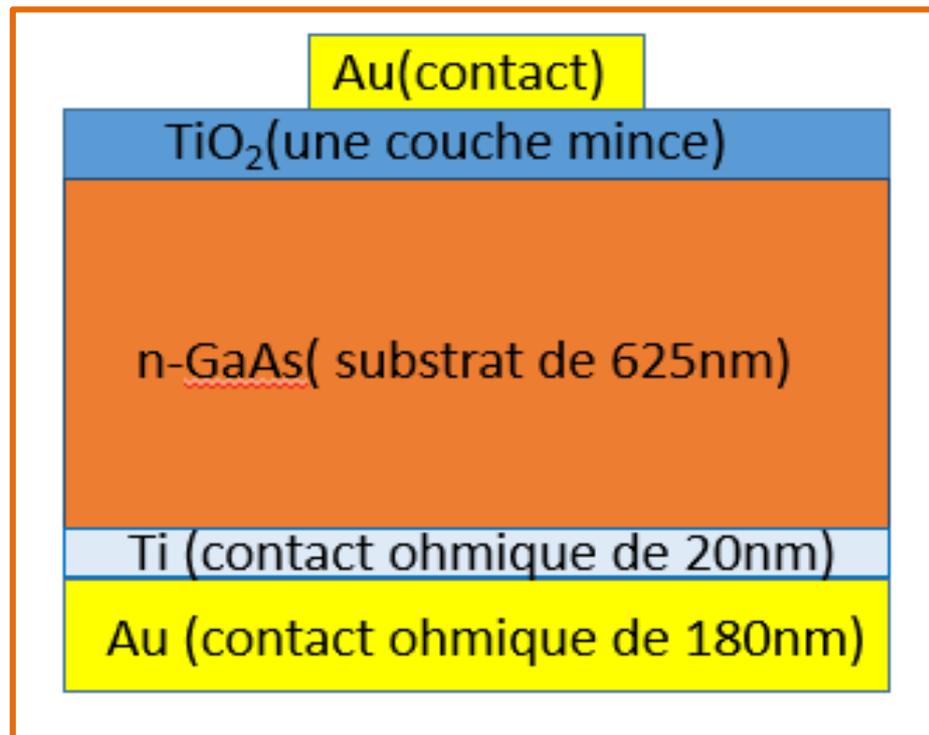


Figure IV-7 : Schéma représentatif des structures SBD's simulées à deux dimensions.

3.2 Les caractéristiques électriques (I-V) simulées

3.2.1 La structure Au/n-GaAs/Ti/Au avec et sans couche d'oxyde de TiO₂

3.2.1.1. L'effet de l'oxyde High-K « TiO₂ »

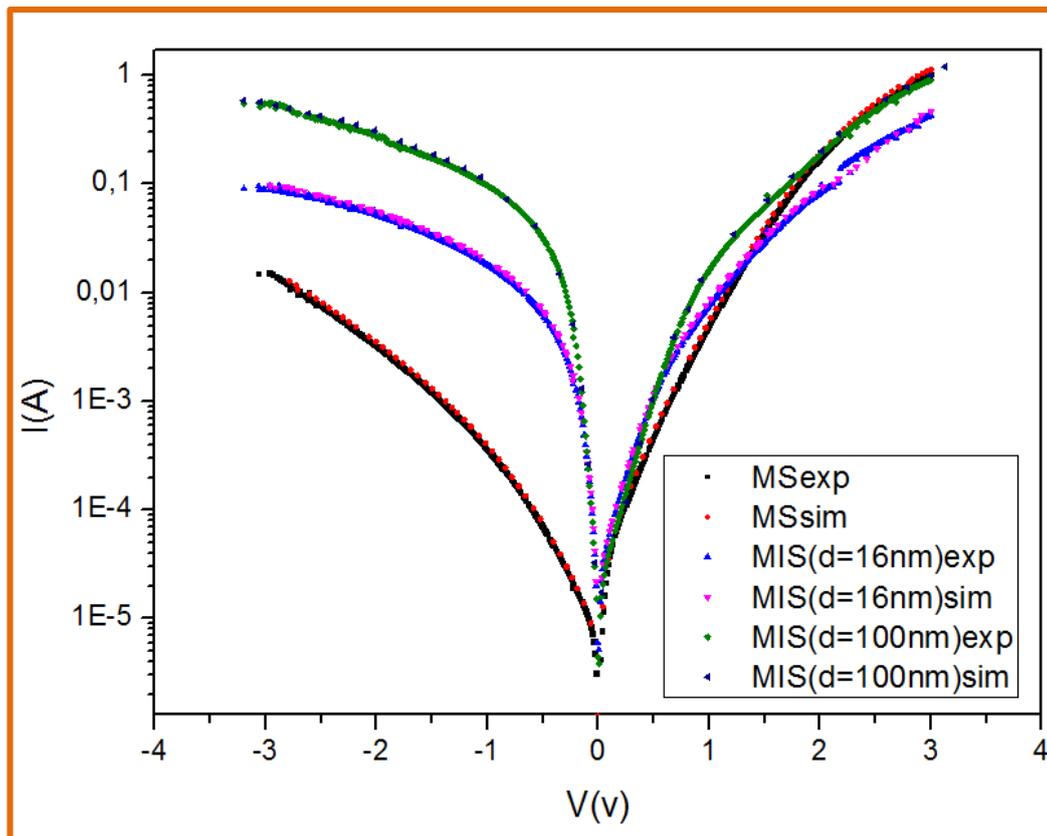


Figure IV-8 : Les caractéristiques électriques (I-V) simulées et mesurées en polarisation directe et inverse à l'échelle semi-log à température 300°K des structures MS et MIS.

La figure IV-8 représente les caractéristiques électriques (I-V) simulées et mesurées à l'échelle semi-log à température 300°K des structures MS et MIS traitées. Nous constatons donc, d'une part, deux régions distinctes pour la polarisation directe : La première région présente une allure linéaire pour les basses tensions qui va dévier considérablement de la linéarité vers les hautes tensions et qui va donner lieu à une deuxième région courbée. Cette courbure est attribuée à l'effet de la résistance série et aux effets des états d'interface. D'une autre part, on remarque un bon accord entre les résultats de simulation et ceux de l'expérimental. La simulation nous confirme donc le comportement ohmique c'est-à-dire l'augmentation du courant inverse dans les structures MIS inhabituel.

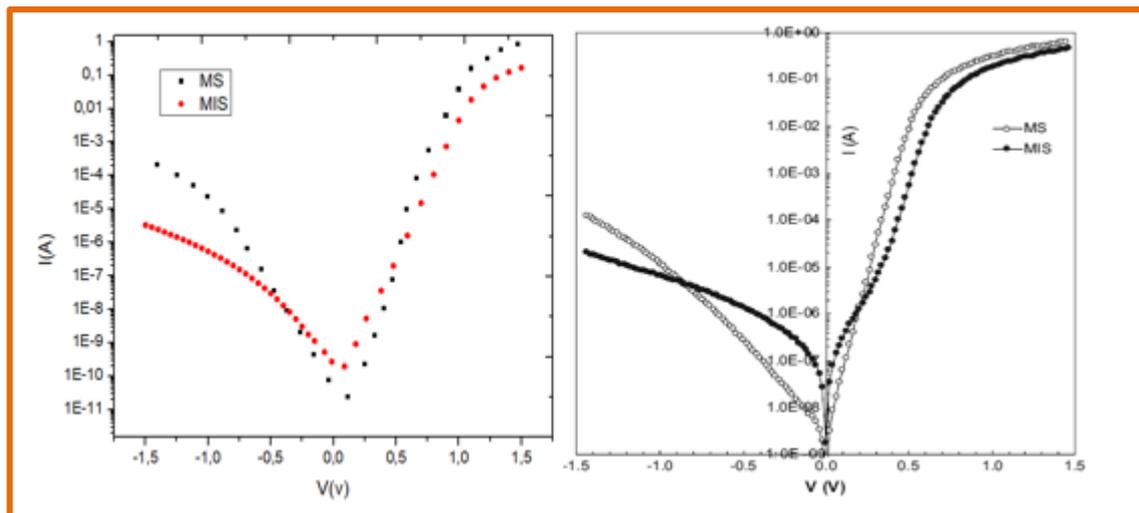
En fait, ce phénomène d'augmentation du courant inverse est expliqué par la simulation par le transport des électrons par les effets tunnels direct et local (déjà expliqués au Chapitre 2), qui sont les principaux modèles de transport dominants dans nos structures SBD's. En effet, d'un côté l'effet tunnel direct est dû à la forte concentration des porteurs de charge qui est de l'ordre de 10^{19}cm^{-3} dans nos structures. D'un autre côté, l'effet tunnel local qui est causé par différents défauts à savoir les défauts d'interface entre la couche de l'oxyde et le substrat ($\text{TiO}_2/\text{n-GaAs}$), les pièges d'électrons, les défauts intrinsèques du dioxyde de titane TiO_2 surtout lorsqu'il est utilisé sur une surface comme celle de l'arséniure de gallium GaAs qui présente elle-même ses propres défauts intrinsèques [102,103](voir Chapitre 2) et les lacunes d'oxygène résiduelles. Ces effets sont responsables de la conduction par saut d'électrons (Hopping conduction) [104, 105].

Pour identifier la source exacte (la provenance) de ce courant de fuite, nous avons procédé à une simulation, d'une part, d'un contact du dioxyde de Titane TiO_2 avec un autre substrat tel que le silicium Si (TiO_2/Si) et, d'une autre part, par la substitution de cet dioxyde de Titane par le dioxyde de silicium SiO_2 comme isolant sur le substrat GaAs dopé-n. Nos résultats ont été comparés à ceux de la littérature.

3.2.2 L'influence de l'oxyde

3.2.2.1 La structure Au/n-GaAs avec et sans interface SiO_2

Un autre programme a été réalisé avec la même structure Au/n-GaAs à température ambiante mais en utilisant un autre isolant tel que le SiO_2 . La figure IV-9(a) représente les caractéristiques (I-V) à l'échelle semi-log de la structure Au/n-GaAs avec et sans couche d'interface de SiO_2 . Le contact est avec l'Or (Au) de forme circulaire de 0.6mm de diamètre sur un substrat GaAs dopé-n de 350nm d'épaisseur et de concentration de porteur de charge de $2-3 \cdot 10^{18}\text{cm}^{-3}$. Cependant l'épaisseur du diélectrique le dioxyde de silicium (SiO_2) est de 100nm et sa permittivité est de $\epsilon = 4\epsilon_0$ [94]. Nous constatons que l'allure de la caractéristique (I-V) des deux structures MS (Au/n-GaAs) et MIS (Au/ $\text{SiO}_2/\text{n-GaAs}$) étudiées révèlent un comportement redresseur avec la structure MIS au-dessous de la structure MS et dont le courant inverse (courant de fuite) est moindre et allant vers la saturation. Nous avons pu prouver par notre travail de simulation que la conduction dans ce cas est régie par le modèle de l'émission thermoïonique décrit par l'équation I.16 (du chapitre I). Nos résultats sont en bon accord avec ceux de l'expérimental [94], voir figure (IV-9(b)).



a) sim

-b) exp [94]

Figure IV-9 : Les caractéristiques électriques (I-V) en polarisation directe et inverse à l'échelle semi-log à température de 300°K des structures Au/n-GaAs (MS) et Au/SiO₂/n-GaAs (MIS) : a) simulées et b) expérimentales [94].

3.2.3 L'influence du substrat

3.2.3.1 La structure Au/ TiO₂/n-Si

La structure Au/n-Si avec et sans interface de TiO₂ est simulée à température ambiante en polarisation directe et inverse. Toujours en plaçant l'Or comme contact avec un diamètre de 2mm sur un substrat Silicium dopé-N de concentration de porteur de charge $2-3 \cdot 10^{18} \text{cm}^{-3}$ et une épaisseur de 100nm de dioxyde de titane TiO₂ et de permittivité ($\epsilon = 80\epsilon_0$). Nous constatons à partir de la figure IV-10 (a) que La structure MIS (Au/TiO₂/n-Si) révèle un comportement redresseur l'augmentation du courant inverse n'a pas eu lieu même en présence de l'oxyde high-K de TiO₂. De même dans ce cas nous avons prouvé par la simulation que la conduction est dominée par l'effet thermoïonique. Les résultats expérimentaux obtenus par [106] figure (IV-10(b)) confirment bien ces résultats de simulation.

D'après les résultats des trois structures Au/TiO₂/n-GaAs, Au /TiO₂/n-Si et Au/SiO₂/n-GaAs, nous constatons que malgré les défauts intrinsèques de l'oxyde TiO₂ et malgré la largeur de sa bande interdite mais il présente de meilleurs résultats lorsqu' il est déposé sur d'autre type de substrat autre que le GaAs. De même, pour l'Arséniure de Gallium (GaAs) malgré ses défauts intrinsèques on peut obtenir de bons résultats lorsqu' il est utilisé avec un isolant comme le dioxyde

de silicium SiO_2 . Nous concluons que l'augmentation du courant dans la structure $\text{Au/TiO}_2/\text{n-GaAs}$ est principalement due à la qualité de surface sur laquelle croit l'oxyde de TiO_2 . En fait, dans les oxydes high-k, les défauts sont en général lié à un déséquilibre de concentration en Oxygène « une non-stœchiométrie » ou à la présence d'impuretés. La présence de lacunes à tendance à favoriser la diffusion de l'Oxygène et donc l'oxydation du Gallium ou de l'Arséniure à l'interface. Par ailleurs, les défauts peuvent être à l'origine d'une apparition d'états électroniques à l'intérieur de la bande interdite de l'oxyde de TiO_2 et qui peuvent piéger les charges occasionnant ainsi un déplacement.

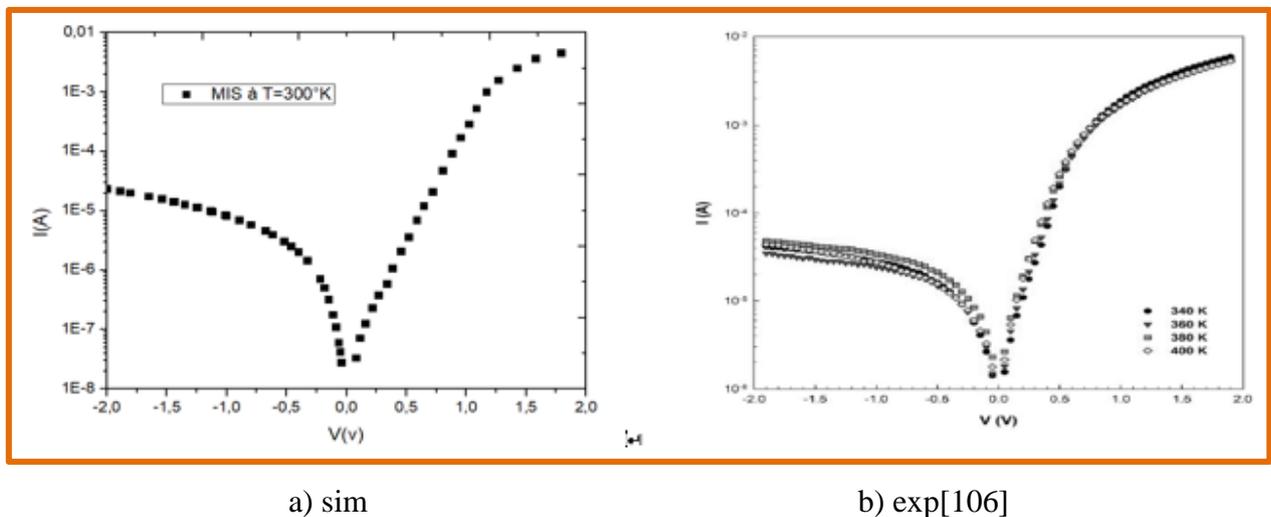


Figure IV-10 : Les caractéristiques électriques (I-V) en polarisation directe et inverse à l'échelle semi-log à température 300°K des structures $\text{Au/TiO}_2/\text{n-Si}$ d'après [106].

L'étude des caractéristiques (I-V) ne peut être complète sans l'étude des valeurs des paramètres clefs qui sont le facteur d'idéalité (n), résistante série (R_s), la hauteur de la barrière (Φ_B) et les états d'interface (N_{ss}).

3.3 Extraction des paramètres clefs (n , R_s , Φ_B , N_{ss})

Les principales méthodes d'extraction appliquées à savoir : la méthode standard (I-V), les méthodes de Cheung et la méthode de la caractéristique (C-V) des paramètres clefs ont été expliquées et détaillées dans le Chapitre III. Nous présentons dans cette partie les valeurs des paramètres expérimentaux et simulés résultants des méthodes en question pour les trois structures traitées à savoir la structure MS (Au/n-GaAs/Ti/Au) et les structures MIS ($\text{Au/TiO}_2/\text{n-GaAs/Ti/Au}$) pour différentes épaisseurs de TiO_2 de 16nm et 100nm, respectivement.

3.3.1 Le facteur d'idéalité

Le facteur d'idéalité a été calculé en utilisant la méthode standard et confirmé par la première méthode de Cheung ($dV/d\ln(I)$)- avec une légère différence qui est due à l'effet de la résistance série manifesté dans la région des hautes tensions ou les méthodes de Cheung sont appliquées. Les valeurs obtenues par ces méthodes à température ambiante sont donc rapportées dans le Tableau IV.1.

Tableau IV-1 : Les valeurs expérimentales et simulées du facteur d'idéalité.

La structure	Facteur d'idéalité (n)			
	Standard		$dV/d\ln(I)$	
	Exp	Sim	Exp	Sim
MS (diode idéale)	-	1.10	-	1.14
MS (diode réelle)	4.14	4.16	4.26	4.28
MIS ($\delta = 16nm$)	4.00	4.06	4.02	4.06
MIS ($\delta = 100nm$)	3.92	3.92	4.02	4.03

3.3.1.1 Cas de la diode MS idéale

Du Tableau IV.1 et de la Figure IV-11, nous remarquons que les valeurs du facteur d'idéalité (n) pour la structure MS simulée sont très loin des valeurs expérimentales mais proche de l'unité. Cette divergence, est due à la formation inévitable d'une couche d'oxyde native entre le métal (Au) et le substrat n-GaAs, lors du processus de dépôt (quelle que soit les précautions nécessaires prises durant ce processus de dépôt). Plusieurs travaux ont été consacrés à l'étude de la passivation du GaAs [55]. En fait pour démontrer la présence de cette couche d'oxyde native, deux programmes de simulation de la structure MS ont été élaborés. Le premier programme est appliqué pour le calcul de la caractéristique (I-V) du cas de la diode idéale sans couche native entre l'Au et le n-GaAs représentée par la figure IV-12. Les détails de cette structure en question sont les mêmes cités au point 3.1 de ce présent chapitre. Dans ce cas de la diode idéale, le modèle thermoionique est dominant et les différents défauts ainsi que l'effet tunnel ne sont pas pris en compte dans le programme de la simulation. Une grande divergence est constatée dans les caractéristiques (I-V) entre la courbe de simulation et celle de l'expérimental voir figure IV-13.

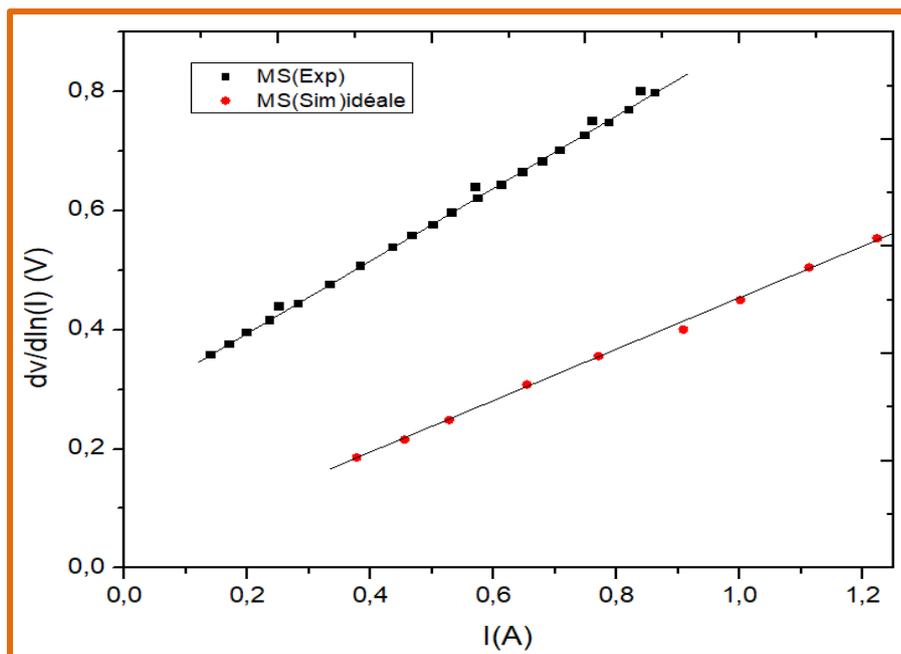


Figure IV-11 : L'extraction du facteur d'idéalité (n) et la résistance série (R_s) par la première méthode de Cheung ($dV/d\ln I$) à ($T=300^\circ\text{k}$) .pour la structure MS simulée idéale et MS expérimentale.

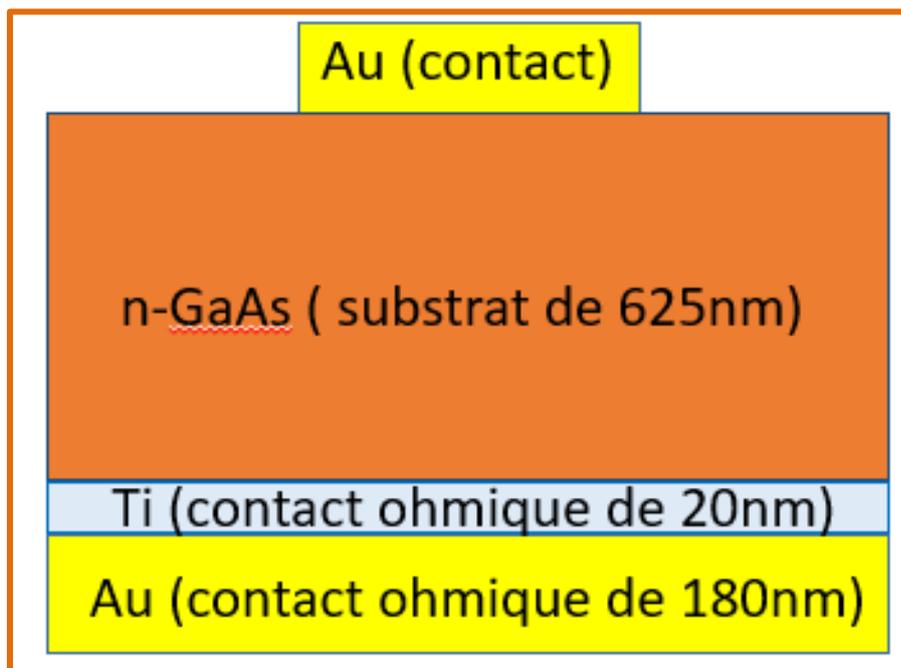


Figure IV-12 : La structure MS idéale (sans couche native).

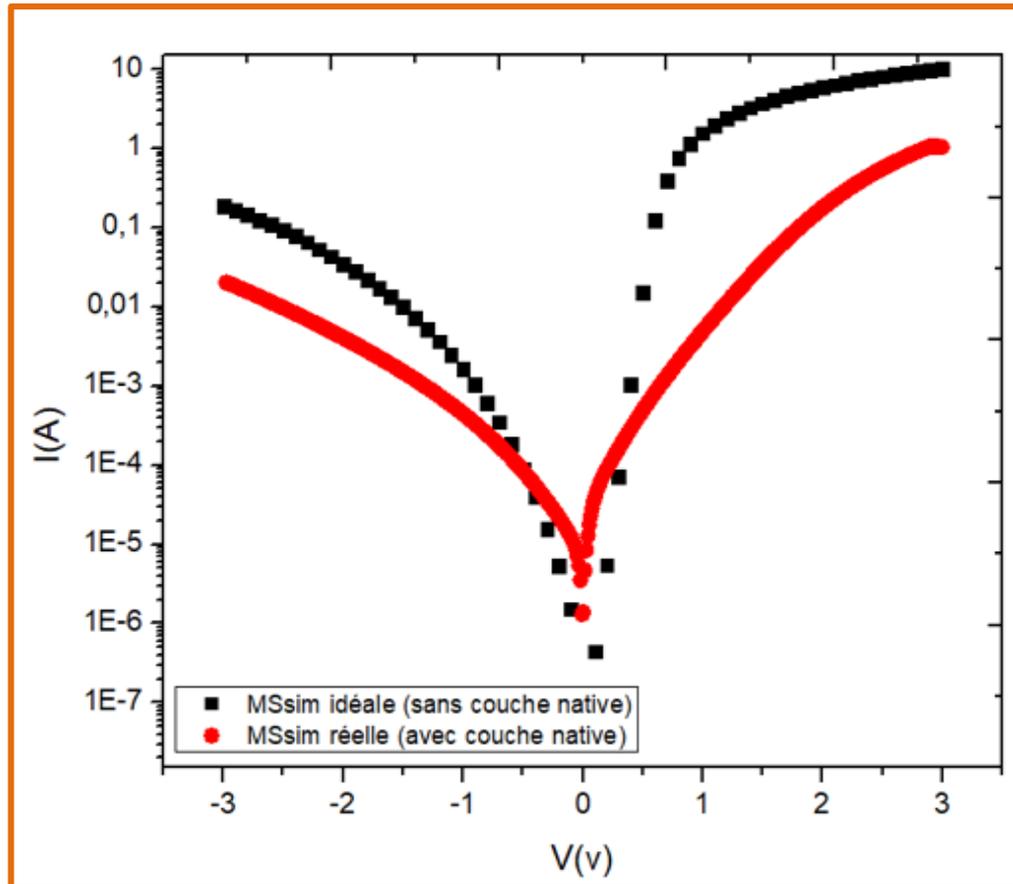


Figure IV-13 : Les caractéristiques électriques (I-V) en polarisation directe et inverse à l'échelle semi-log à température 300°K de la diode idéale (sans couche native) et la diode réelle (avec couche native).

3.3.1.2 Cas de la diode MS réelle

Nous constatons bien du Tableau IV-1 que les valeurs du facteur d'idéalité (n) de la structure MS réelle sont très loin de l'unité mais très proches des valeurs expérimentales voir la Figure IV-14. Un deuxième programme a été réalisé pour le calcul de la caractéristique (I-V) dans le cas de la diode réelle avec une couche d'interface native d'épaisseur de 0.1 nm et de permittivité $\varepsilon = 10.2\varepsilon_0$ [107] sur un substrat n-GaAs, voir Figure IV-15. En plus de la couche native en question nous tenant compte de la présence des différents défauts précédents (déjà expliqués au point 3.2) Dans ce cas, les porteurs de charge ne possèdent pas l'énergie suffisante pour surmonter la hauteur de la barrière ce qui donne lieu à une conduction par effet tunnel. Nous constatons également de la figure IV-8 que les caractéristiques courant-tension (I-V) simulées sont en très bon accord avec celles mesurées par l'expérience.

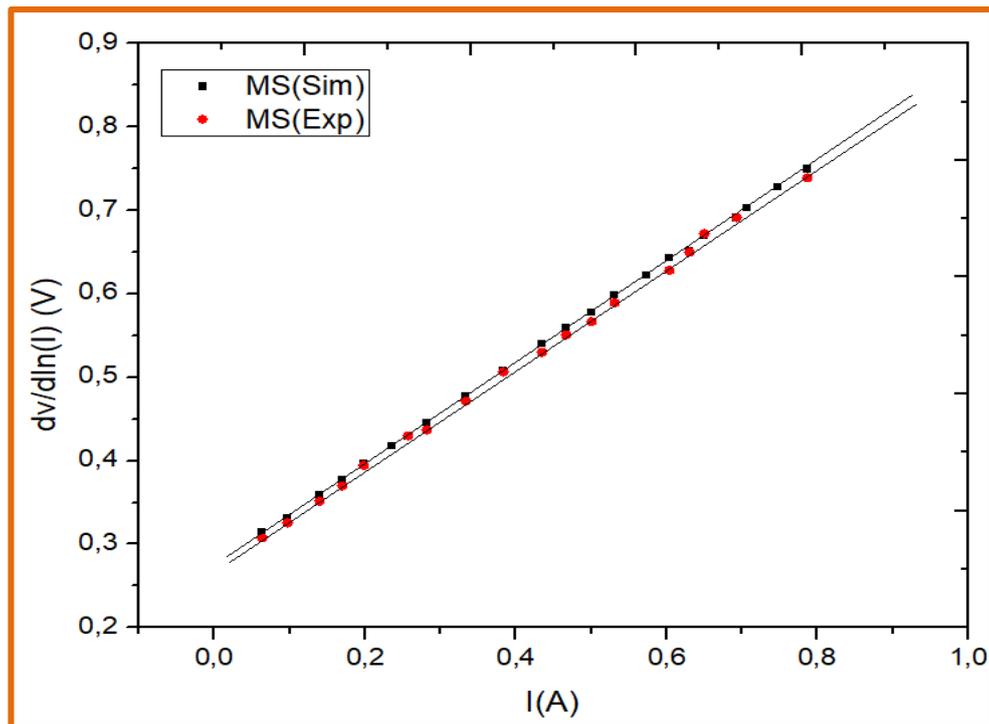


Figure IV-14 : L'extraction du facteur d'idéalité (n) et la résistance série (R_s) par la première méthode de Cheung ($dV/d\ln I$) à ($T=300^{\circ}k$) .pour la structure MS simulée réelle et MS expérimentale.

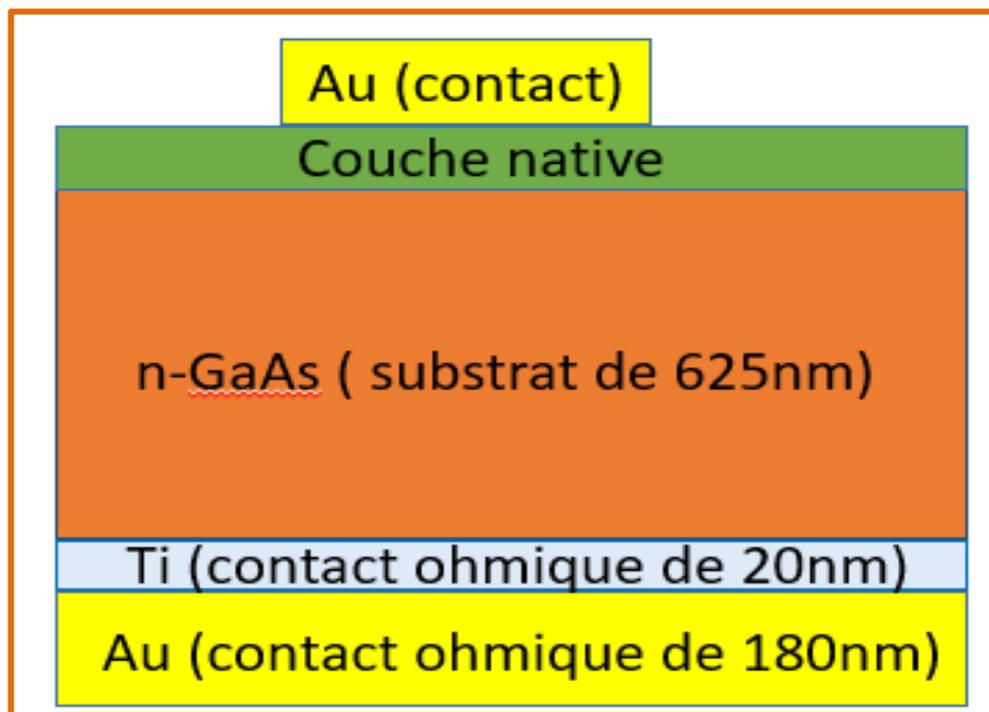


Figure IV-15 : La structure MS réelle (avec couche native).

3.3.1.3 l'effet de la couche native dans les structures MIS

Nous avons adapté le même principe aux structures MIS. Nous avons établi deux schémas (figure IV-16) avec les mêmes détails décrits précédemment. Un premier schéma (figure IV-16(a)) caractérisant la structure MIS Au/TiO₂/n-GaAs/Ti/Au avec une épaisseur de 16nm de TiO₂ et sans couche native, et un deuxième (figure IV-16(b)) représentant la structure Au/ TiO₂ /couche native/n-GaAs/Ti/Au avec une épaisseur de 16nm de TiO₂ et de 0.1 nm pour la couche d'oxyde native présente au-dessus du substrat n-GaAs .de constante diélectrique ($\epsilon = 10.2\epsilon_0$)

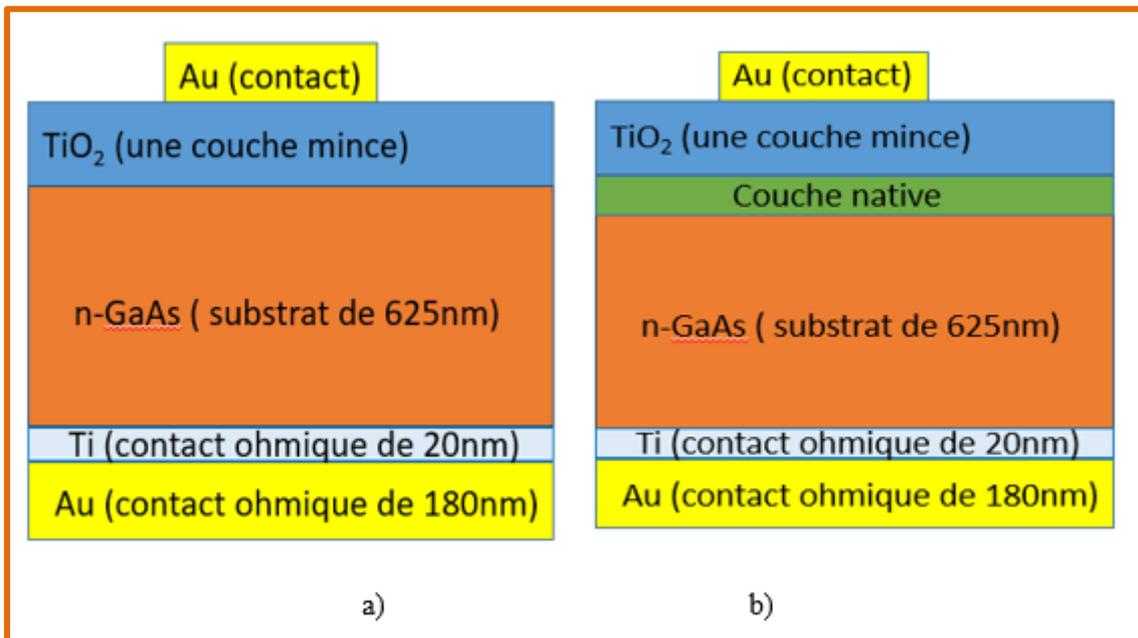


Figure IV-16 : Les structures MIS simulées sans (a) et avec couche native (b).

Cependant, les deux programmes caractérisant ces deux structures MIS tiennent compte des différents défauts causés par l'interface de TiO₂/n-GaAs. Dans les deux cas, c'est bien l'effet tunnel qui domine la conduction. Les courbes caractéristiques du courant-tension (I-V) sont représentées sur la Figure IV-17, des deux structures MIS avec et sans couche native sont superposées. Nous confirmons que l'effet de la couche d'oxyde native se confond (se combine) avec celui de la couche d'interface TiO₂ qui est en général d'une épaisseur supérieure à celle de la couche d'oxyde native.

Cependant, les valeurs du facteur d'idéalité des structures MIS Au/TiO₂/n-GaAs/Ti/Au avec des épaisseurs de l'interface de 16 nm et de 100 nm respectivement concordent très bien avec celles de l'expérimental, voir figure (IV-18) et sont inférieures que celles de la structure MS réelle (voir Tableau IV-1), ceci est dû à l'effet de la couche d'oxyde high-k « TiO₂ ».

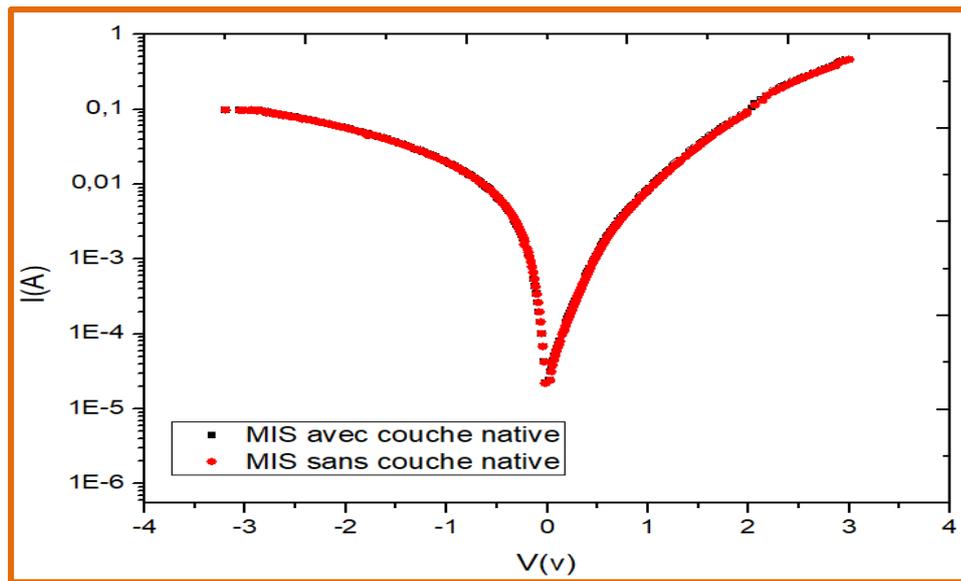


Figure IV-17 : Les caractéristiques électriques (I-V) en polarisation directe et inverse à l'échelle semi-log à température 300°K pour la structure MIS avec et sans couche native.

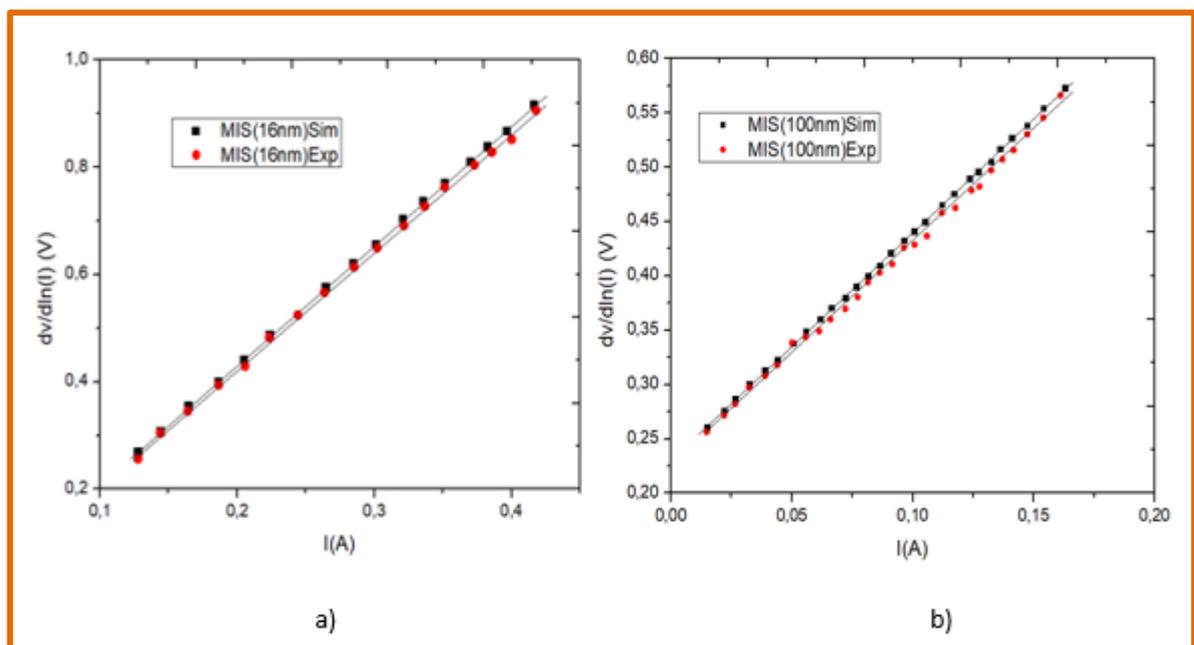


Figure IV-18 : Extraction du facteur d'idéalité (n) et la résistance série (R_s) par la première méthode de Cheung ($dV/d\ln I$) à ($T=300^\circ\text{k}$) pour les structures MIS simulées et MIS expérimentales pour une épaisseur de 16nm (a) et 100nm(b) de TiO_2 respectivement.

3.3.2 La hauteur de la barrière

Les valeurs de la hauteur de la barrière ϕ_B rapportées dans le Tableau IV-2, ont été calculées pour les quatre structures MS idéale, MS réelle et MIS avec une épaisseur de 16nm et de

100nm d'oxyde de TiO₂ à l'interface et ce en utilisant la méthode standard et la méthode de la caractéristique capacité-courant (C-V) en polarisation inverse à température ambiante.

Tableau IV-2 : Les valeurs expérimentales et simulées de la hauteur de la barrière

La structure	La hauteur de la barrière (ϕ_{BO})(eV)			
	I-V		C-V	
	Exp	Sim	Exp	Sim
MS (diode idéale)	-	0.332	-	0.381
MS (diode réelle)	0.585	0.589	0.670	0.684
MIS ($\delta = 16nm$)	0.548	0.550	0.554	0.565
MIS ($\delta = 100nm$)	0.556	0.557	0.570	0.579

Nous constatons la grande différence entre les valeurs de la hauteur de la barrière ϕ_{BO} de la diode idéale et celle de la diode réelle, qui est due à la présence de la couche d'oxyde native. Les valeurs de la hauteur de la barrière ϕ_{BO} des structures MIS sont inférieures à celle de la structure MS réelle (Figure IV-19), ce qui explique l'augmentation du courant dans les structures MIS par rapport à la structure MS réelle. Ce résultat est contraire à ce qu'on devrait avoir à cause de l'existence des différents types de défauts[99] qui sont à l'origine d'états électroniques (traps) capables de piéger les charges provoquant ainsi leur déplacement.

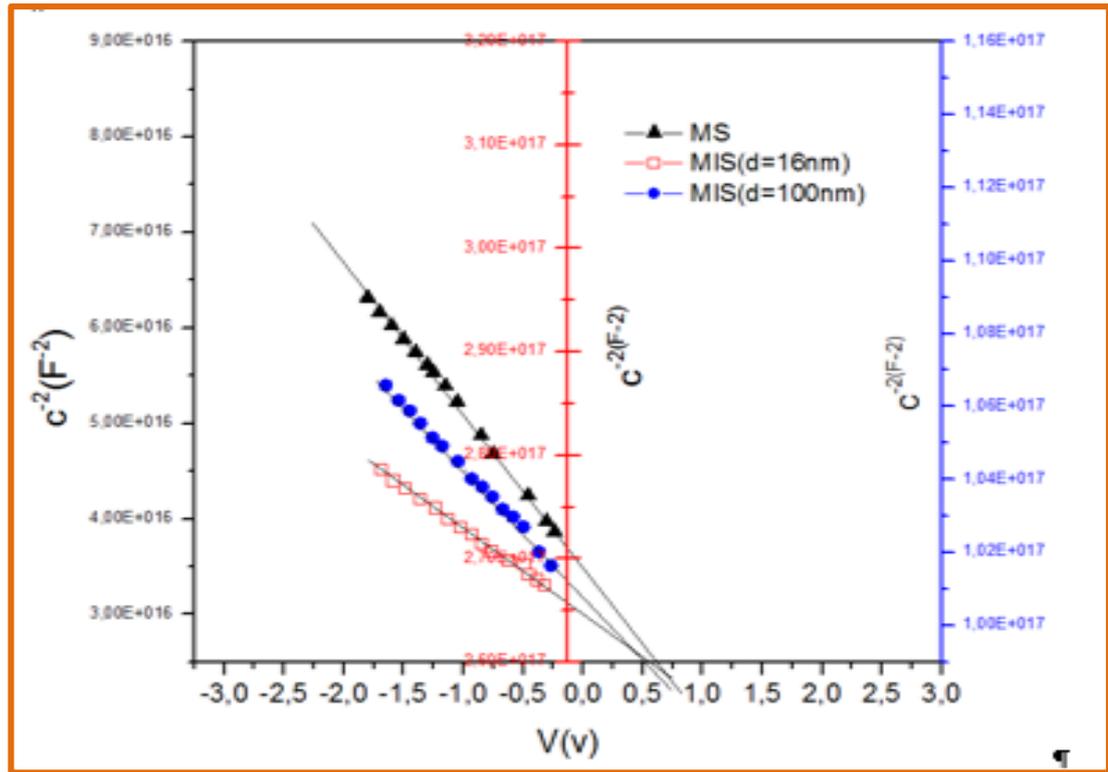
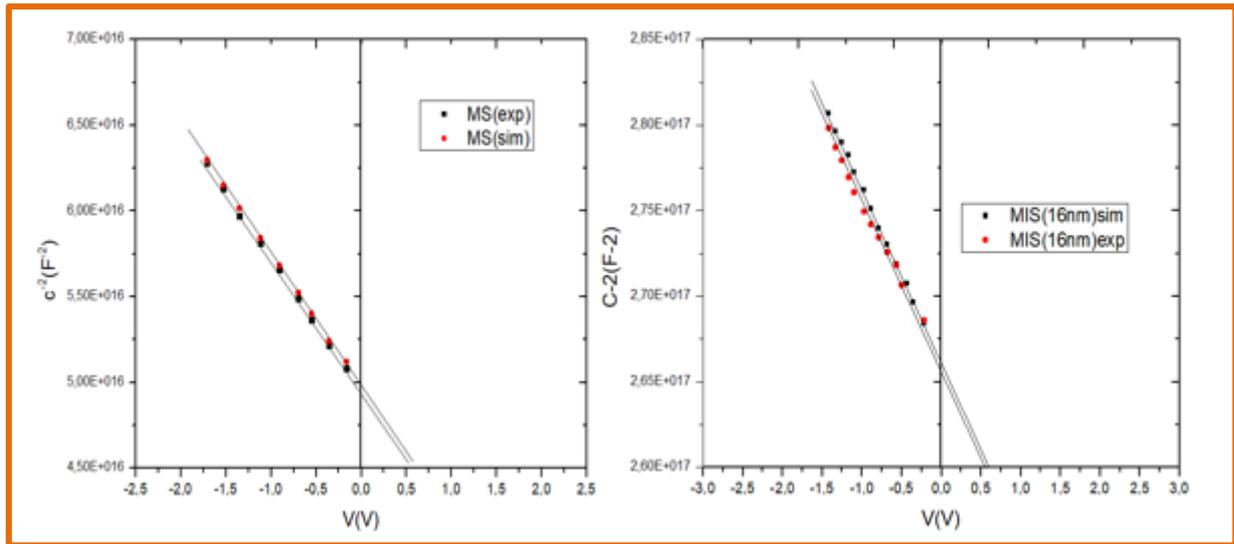


Figure IV-19 : Caractéristiques C^{-2} inverse mesurées des structures MS et MIS.

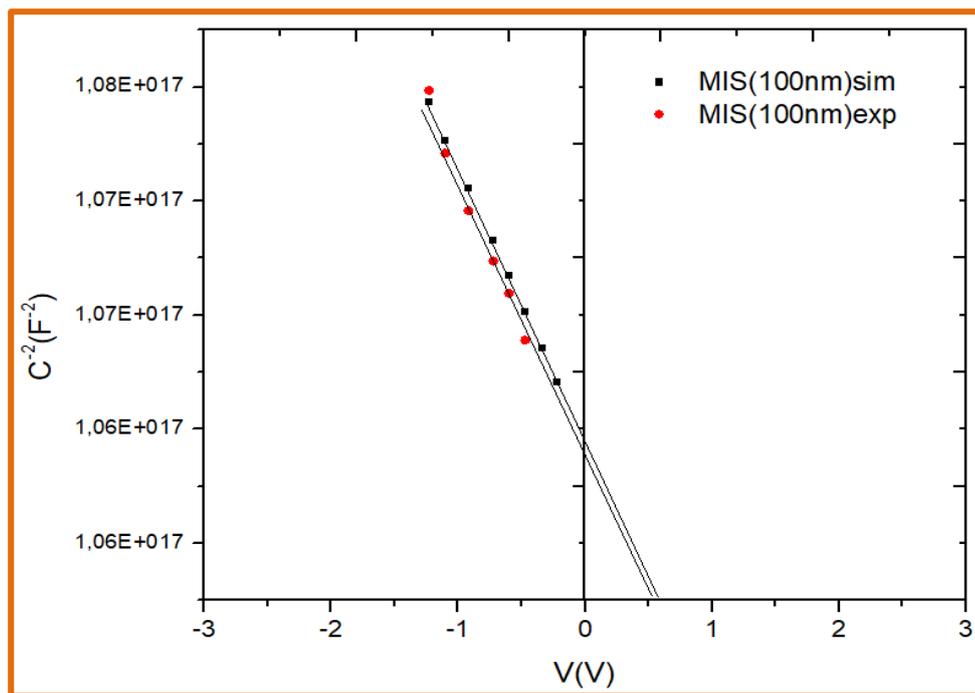
Nous constatons également du Tableau IV-2 que les valeurs de la hauteur de la barrière ϕ_{B0} ($I-V$) calculées par la méthode standard sont légèrement inférieures à celles ϕ_{B0} ($C-V$) calculées par la méthode des caractéristiques ($C-V$). Cette différence est expliquée par l'abaissement de la barrière sous l'effet Schottky. Les porteurs de charge localisés au voisinage immédiat de l'interface peuvent ressentir cet abaissement, donc seules les valeurs ϕ_{B0} ($I-V$) sont affectées par cet effet Schottky. Les valeurs ϕ_{B0} ($C-V$) ne reproduisent pas cet effet car la méthode ($C-V$) est une méthode d'extrapolation [95] voir Figure IV-19.

La comparaison des résultats simulés avec ceux de l'expérience Figure IV-20, a révélé une très bonne concordance pour les trois structures étudiées SBDs.



a)

b)



c)

Figure IV-20 : Caractéristiques C^{-2} inverse mesurées et simulées des structures (a)MS,(b) MIS(16nm)et (c) MIS(100nm) respectivement.

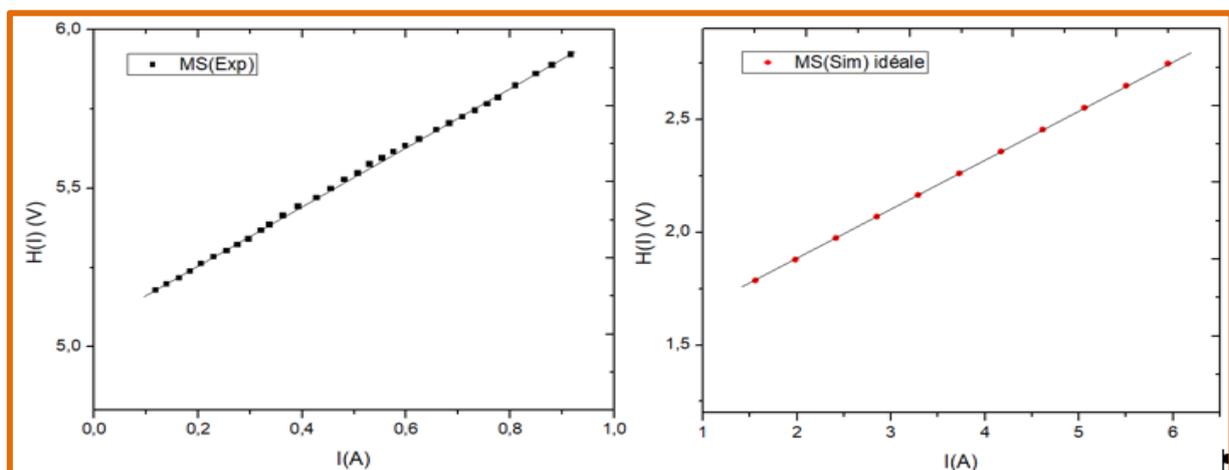
3.3.3 La résistance série

Tableau IV-3 : Les valeurs expérimentales et simulées de la résistance série R_s

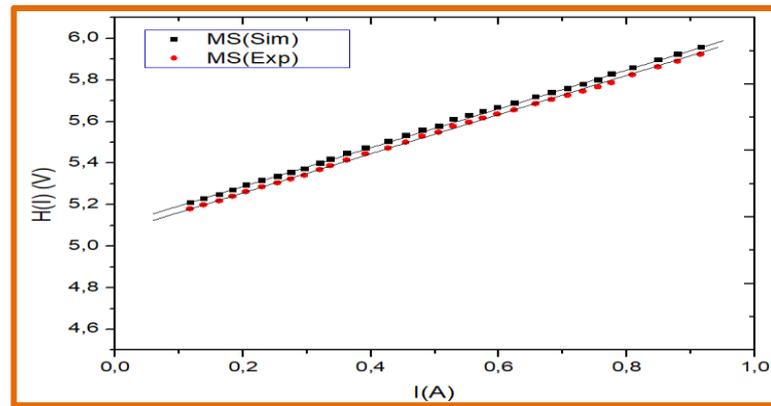
La structure	La résistance série (R_s)(Ω)			
	$dV/d\ln(I)$		$H(I)$	
	Exp	Sim	Exp	Sim
MS (diode idéale)	-	0.22	-	0.24
MS (diode réelle)	0.74	0.76	0.72	0.73
MIS ($\delta = 16nm$)	13.19	13.21	12.71	12.78
MIS ($\delta = 100nm$)	6.11	6.16	6.12	6.14

L'extraction des valeurs de la résistance série R_s des différentes structures SBDs étudiées est réalisée dans la région qui représente une courbure des caractéristiques (I-V) calculée en polarisation directe par les méthodes de Cheung.

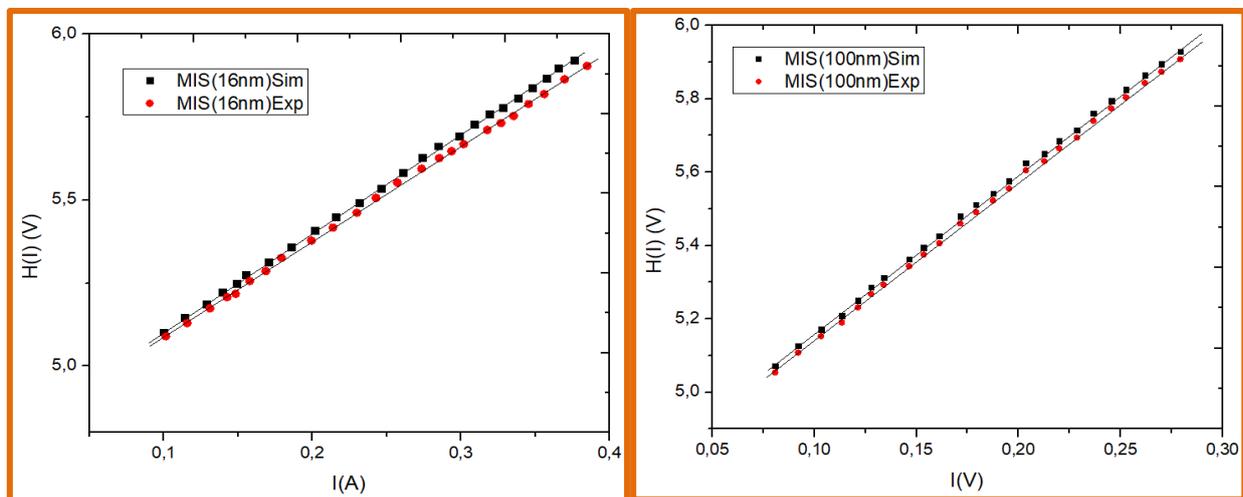
D'après les valeurs rapportées sur le Tableau IV-3, nous remarquons que les valeurs de la résistance série calculées par les deux méthodes de Cheung sont très proches entre elles. Cependant, la résistance série des structures MIS est largement supérieure à celle trouvée dans la structure MS réelle en raison de l'effet de la couche d'interface de TiO_2 entre L'Au et le substrat n-GaAs. Les valeurs de la simulation de (R_s) des structures MIS ainsi que celle de la diode MS réelle sont en bon accord avec celles résultantes de l'expérience voir les Figures IV-14, IV-18 et IV-21. Néanmoins, la résistance série de la diode MS idéale reste très loin de la valeur expérimentale de la résistance série réelle (Figure IV-21(a)) en raison de la présence de la couche native.



a)



b)



c)

d)

Figure IV-21 : Extraction de la résistance série (R_s) par la deuxième méthode de Cheung $H(I)$ à ($T=300^\circ\text{k}$). de la structure (a)MS idéale, (b) MS réelle, (c) MIS (16nm) et (d) MIS (100nm).

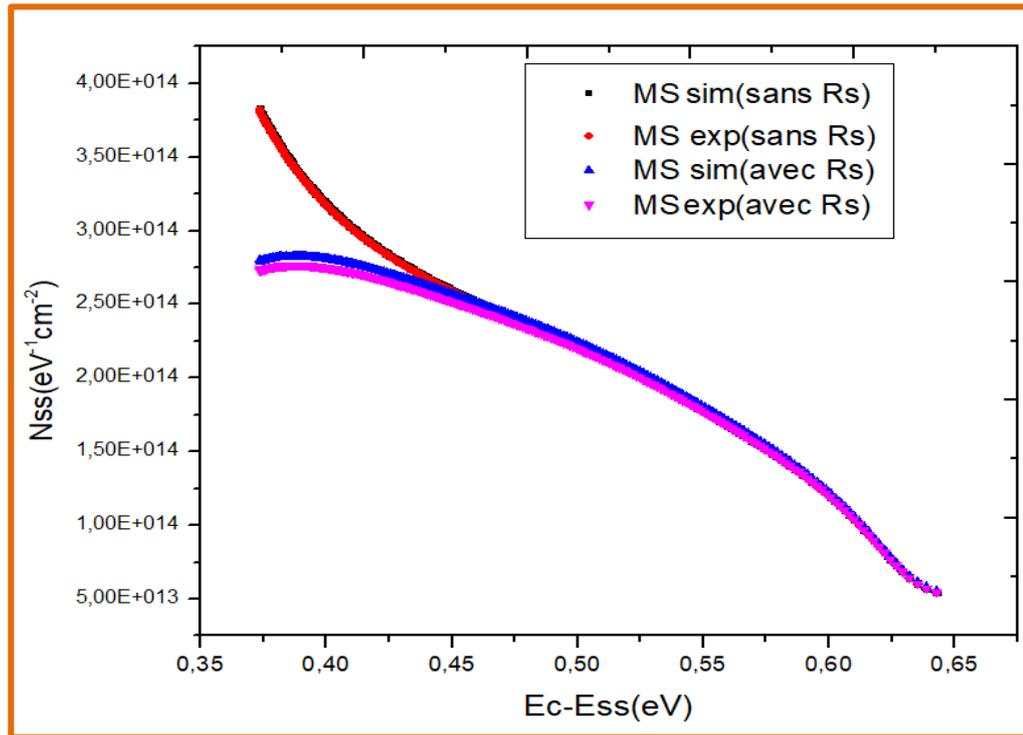
3.3.4 Les états d'interface

L'extraction des états d'interface (N_{ss}) est réalisée à partir de la caractéristique courant-tension ($I-V$) mesurée en polarisation directe en prenant en considération la hauteur de la barrière effective (ϕ_e), la résistance série (R_s) et la dépendance du facteur d'idéalité $n(V)$ de la tension et en appliquant les expressions III-21, III-22 et III-23 du Chapitre III

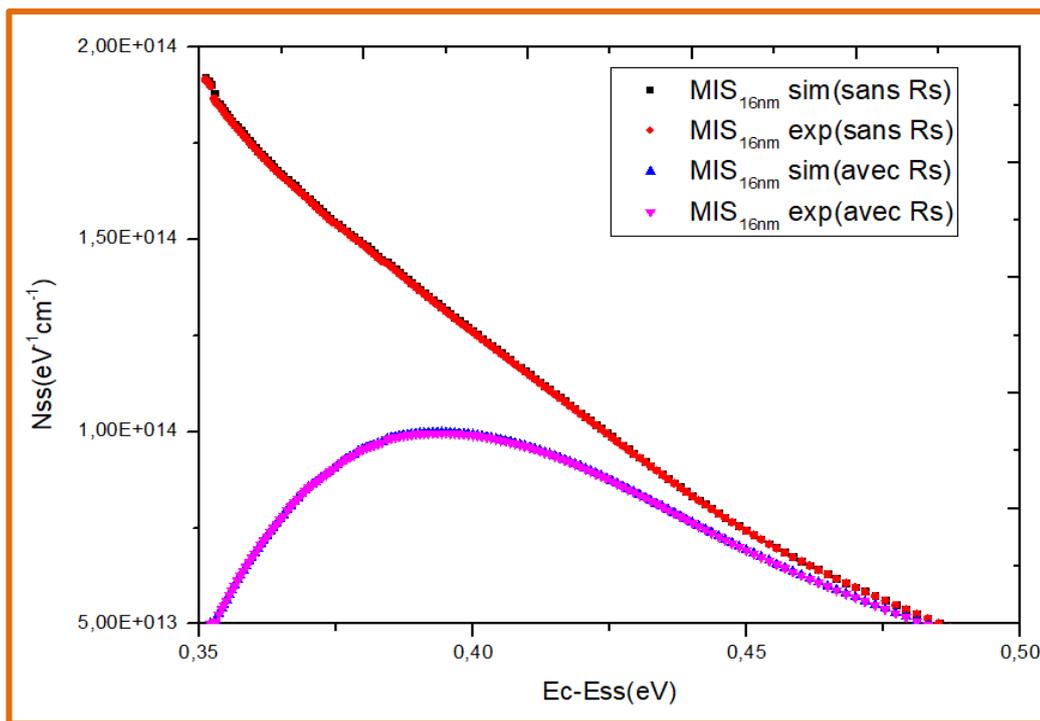
Les valeurs de ces états d'interface (N_{ss}) sont alors tracés en fonction de la différence d'énergie (E_c-E_{ss}) comme le représente la Figure IV-22 pour les deux cas avec et sans la résistance

série (Rs) et ce pour les structures MS réelle et MIS d'épaisseurs de 16nm et 100nm de l'oxyde de (TiO_2).

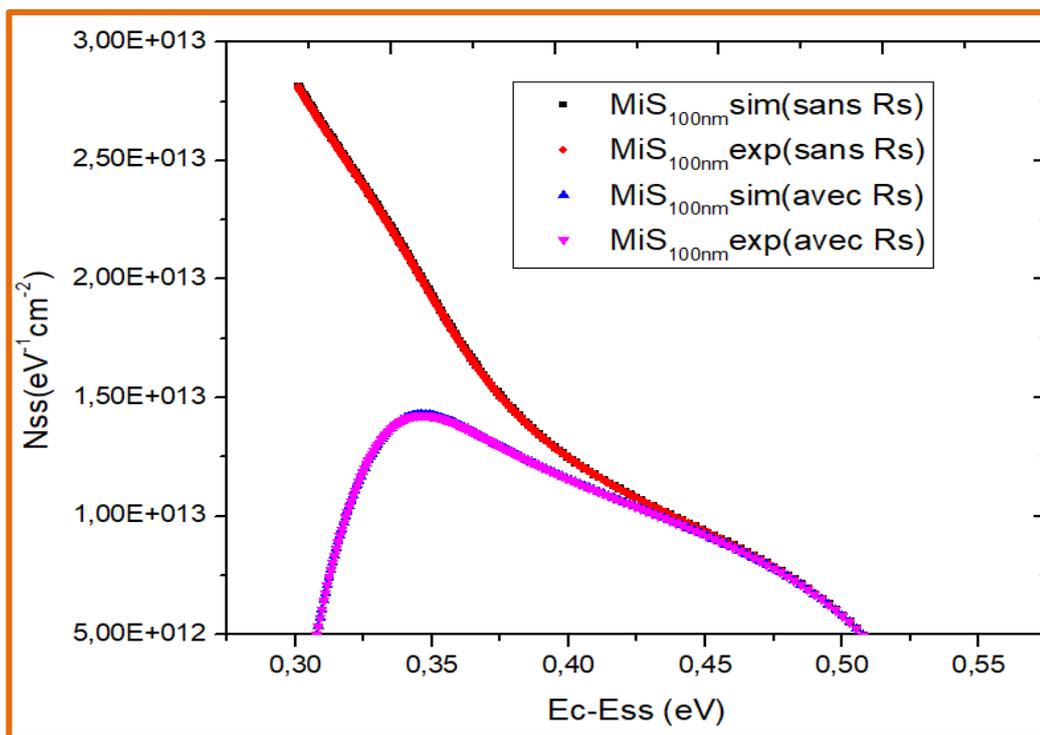
La Figure IV-22 montre que l'allure des valeurs des états d'interface (N_{ss}) a la forme d'une exponentielle décroissante du haut de la bande de conduction vers le milieu de l'énergie de gap du substrat GaAs.



a)



b)



c)

Figure IV-22 : La distribution de la densité d'interface (N_{ss}) avec et sans considération de la résistance série dans les structures SBDs: a) MS, b) MIS (16nm), c) MIS (100nm).

Dans la même Figure IV-22, nous constatons que les valeurs de l'énergie de (Nss) sont localisées dans l'intervalle [$E_c-0.35$ à $E_c-0.58$ eV] pour la structure MS réelle, [$E_c-0.35$ à $E_c-0.48$ eV] pour la structure MIS avec une épaisseur de 16nm de l'oxyde TiO_2 et [$E_c-0.30$ à $E_c-0.51$ eV] pour la structure MIS d'épaisseur de 100 nm d'oxyde (TiO_2).

Les valeurs des intensités de (Nss) des trois structures en question avec et sans la considération de la résistance série (R_s) ont été trouvées telle que : $2.71 \times 10^{14} \text{ eV}^{-1} \text{ cm}^{-2}$ et $3.83 \times 10^{14} \text{ eV}^{-1} \text{ cm}^{-2}$ pour une énergie de $E_c-0.37$ eV pour la structure MS réelle. $5.04 \times 10^{13} \text{ eV}^{-1} \text{ cm}^{-2}$ and $1.92 \times 10^{14} \text{ eV}^{-1} \text{ cm}^{-2}$ pour une énergie $E_c-0.35$ eV de la structure MIS de 16 nm d'épaisseur d'oxyde (TiO_2) et $5.08 \times 10^{12} \text{ eV}^{-1} \text{ cm}^{-2}$ et $2.84 \times 10^{13} \text{ eV}^{-1} \text{ cm}^{-2}$ pour une énergie $E_c-0.30$ eV pour la MIS de 100 nm d'épaisseur de TiO_2 .

Nous constatons donc de la Figure IV-22 que les états d'interface en présence de la résistance série (R_s) sont inférieurs à ceux calculés en absence de cette résistance série et ce pour les trois structures étudiées. De même, les états d'interface (Nss) calculés dans les deux structures MIS sont inférieurs à ceux trouvés dans la structure MS réelle ce qui prouve que l'épaisseur de la couche d'oxyde native est beaucoup plus petite que celle de l'oxyde de TiO_2 déposé (16nm et 100nm).

Ce résultats semble être en contradiction avec les valeurs de la résistance série calculée avec les méthodes de Cheung, Tableau IV-3, où les valeurs de la résistance série des structures MIS dépassent celles la structure MS mais en réalité ce même phénomène est expliqué aussi par [108, 109] ou ils associent les valeurs de la résistance série aux pièges profonds.

La densité d'état d'interface (Nss) est donc fortement dépendante de la résistance série et de l'épaisseur de l'interface de TiO_2 déposée.

Conclusion
Générale

CONCLUSION GENERALE

Ce travail de thèse portait sur l'élaboration et la caractérisation électrique des structures MS et MIS à base de TiO_2 à température ambiante.

L'effet de matériau TiO_2 à haute permittivité « high-k » comme isolant dans chacune des structures Au/n-GaAs/Ti/Au et $\text{Au/TiO}_2/\text{n-GaAs/Ti/Au}$ a été mis en évidence par l'expérimental et par la simulation utilisant le logiciel Atlas Silvaco.

Les structures MIS ($\text{Au/TiO}_2/\text{n-GaAs/Ti/Au}$) avec les épaisseurs de l'oxyde TiO_2 de 16nm et 100nm, révèlent un comportement plutôt ohmique (non redresseur). Cette augmentation du courant inverse est anormale ou plutôt inattendue. Ce changement de comportement est nouveau et contraire à la littérature, car habituellement la couche de l'isolant réduit le courant.

Le phénomène d'augmentation du courant inverse est attribué selon les résultats de notre simulation aux phénomènes de transport des électrons par les deux effets tunnels direct et local, qui sont les seuls modèles de transport dominants dans les structures traitées. En effet, d'un côté, l'effet tunnel direct est dû à la forte concentration des porteurs de charge qui est de l'ordre de 10^{19}cm^{-3} révélée dans nos structures. D'un autre côté, l'effet tunnel local qui est causé par différents défauts, à savoir les défauts d'interface ($\text{TiO}_2/\text{n-GaAs}$), les pièges d'électrons, les défauts intrinsèques du dioxyde de Titane TiO_2 une fois déposé sur une surface d'Arséniure de Gallium GaAs qui présente elle-même des défauts intrinsèques et les lacunes d'Oxygène à l'origine de la conduction par saut des électrons (Hopping conduction).

La caractéristique électrique (I-V) de la structure ($\text{Au/TiO}_2/\text{n-Si}$) à base d'oxyde de TiO_2 déposé sur un substrat de Silicium dopé n révèle un comportement redresseur. Nous concluons que l'augmentation du courant de fuite dans la structure $\text{Au/TiO}_2/\text{n-GaAs/Ti/Au}$ est surtout dictée par la qualité de la surface sur laquelle va croître l'oxyde de TiO_2 .

Les valeurs du facteur d'idéalité (n) des trois structures MS et MIS SBDs étudiées sont très loin de l'unité qui est la caractéristique de la diode idéale (ou $n = 1$), ce phénomène est dû à l'effet 'inévitable' de la couche native.

La hauteur de la barrière ϕ_{B0} , dans les structures MIS a été réduite par rapport à celle de la structure MS, ce qui explique l'augmentation du courant dans les structures MIS par rapport aux structures MS. Ce résultat est en contradiction avec les résultats escomptés en raison de l'existence des différents types de défauts. C'est l'inconvénient majeur du TiO_2 en contact avec un matériau de haute mobilité comme le GaAs.

Les valeurs de la hauteur de la barrière $\phi_{B0}(I-V)$ calculées par la méthode standard sont légèrement inférieures à celles $\phi_{B0}(C-V)$ calculées par la méthode des caractéristiques (C-V) Cette différence est attribuée à l'abaissement de la barrière sous l'effet Schottky.

La résistance série(R_s) calculée par les deux méthodes de Cheung dans les structures MIS est supérieure à celle trouvée dans la structure MS réelle en raison de la présence de la couche d'oxyde de TiO_2 comme séparateur entre l'au et le substrat n-GaAs.

Les valeurs obtenues des principaux paramètres tel que le facteur d'idéalité (n), la résistance série(R_s), et la hauteur de la barrière (Φ_B) calculées par les différentes méthodes d'extraction, concordent bien entre elles.

Les états d'interface (N_{ss}) en présence de la résistance série sont inférieurs à ceux calculés en absence de la résistance série en question et ce pour les trois structures étudiées.

De même, les états d'interface (N_{ss}) calculés dans les structures MIS sont inférieurs à ceux trouvés dans la structure MS réelle ce qui montre que l'épaisseur de la couche d'oxyde native est beaucoup plus petite que celle de l'oxyde de TiO_2 utilisé (16nm et 100nm).

La densité d'état d'interface (N_{ss}) est donc fortement tributaire de la résistance série (R_s) et de l'épaisseur de l'interface de TiO_2 .

Les résultats de simulation et de l'expérimental concordent bien entre eux.

En terme de perspectives, il serait très prometteur de procéder à des études de ce types de structures (MIS) ayant pour principal objectif :

- de minimiser le courant inverse (de fuite) d'une structure MIS ;
- d'étudier l'effet de la température sur une structure MIS ;
- d'étudier l'effet de la lumière sur une structure MIS.

Références
Bibliographiques

REFERENCES BIBLIOGRAPHIQUES

- [1] N.F. Mott, Note on the Contact between a Metal and an Insulator or Semiconductor, Proc. Cambr. Philos. Soc., vol. 34, p. 568, (1938).
- [2] B.Davydov, J Phys. USSR 1, 167 (1939).
- [3] W. Schottky, E. Spenke, Quantitative treatment of the space charge and boundary layer theory of the crystal rectifier, Wiss. Veroff. a.d.Siemens-Werken, vol. 18, pp. 225-229, (1939).
- [4] J. Bardeen, Surface States and Rectification at a Metal Semiconductor Contact, Phys. Rev., vol. 71, no. 10, pp. 717-727, (1947).
- [5] A.M. Cowley, S.M.Sze, Surface States and Barrier Height of Metal- Semiconductor Systems, J. Appl. Phys., vol. 36, no. 10, p. 3212-3220, (1965).
- [6] A. J. Bennett, C.3.Duke, Phys.Rev. 160, 541 (1967), 162,578 (1967).
- [7] S. S.Lcuie, M.L.Cohen, Phys.Rev. 3 13, 2461 (1976).
- [8] S.G.Louie, J.R.Chelucowsky, M.L.Cohen, Phys.Rev. B 1 5, 2154 (1977).
- [9] C.Tejedor, P.Flores, E.Louis, J.Phys.C Solid State 10,2163 (1977).
- [10] J.C.Phillips, Phys.Rev. 131, 593 (1970).
- [11] L.J.Brillson, J.Vac.Sci.Technol . 15, 1378 (1978).
- [12] V.Heine, Phys.Rev, 138, A1689 (1965).
- [13] D. Pulfrey, IEEE Transaction on Electron Devices, ED 25, 1308, (1978).
- [14] John Pointet, Elaboration et caractérisation de structures métal-isolant-métal à base de TiO₂ déposé par Atomic Layer Deposition, Thèse de doctorat de l'université de Grenoble Alpes,(2006)
- [15] D.A. Buchanan, IBM Journal of Research and Development. 43, 245, (1999)
- [16] S.H. Lo, D.A. Buchanan, Y. Taur et al., IEEE Electron Device Letters. 18, 5, 209, (1997)
- [17] J. Robertson, The European Physical Journal Applied Physics. 28, 265, (2004).
- [18] L. Yang, S. S. Saavedra, N. R. Armstrong, J. Hayes, Fabrication and Characterization of Low-Loss, Sol-Gel Planar Waveguides, Anal Chem. 66 (8), pp. 1254-1263,(1994)
- [19] K. Zawreska, M. Radeska, M. Rekas, Effect of Nb, Cr, Sn additions on gas sensing properties of TiO₂ thin films, Thin Solid Films 310, pp. 161-166,(1997).

- [20] G. P. Smestad, S. Spiekermann, J. Kowalik, C. D. Grant, A. M. Schwartzberg, J. Zhang, L. M. Tolbert, E. Moons, A technique to compare polythiophene solid-state dye sensitized TiO₂ solar cells to liquid junction devices, *Solar Energy Mater Solar Cell* 76 (3), pp. 85-105, (2003).
- [21] H. Köstlin, G. Frank, G. Hebbinghaus, H. Auding, K. Denisen, Optical filters on linear halogen-lamps prepared by dip-coating, *Journal of Non-Crystalline Solids* 218, pp. 347-353,(1997)
- [22] A. Bengi, U. Aydemir, Ş. Altindal, Y. Özen, S. Özçelik, A comparative study on the electrical characteristics of Au/n-Si structures with anatase and rutile phase TiO₂ interfacial insulator layer, *Journal of Alloys and Compounds* 505, pp. 628-633,(2010)
- [23] Nanotechnology Market Forecast to 2013 - Research and Markets. at http://www.researchandmarkets.com/research/2012b4/nanotechnology_market
- [24] Wijnhoven, S. W. P. et al. Nano-silver – a review of available data and knowledge gaps in human and environmental risk assessment. *Nanotoxicology* 3, 109–138 (2009).
- [25] Nano-TiO₂ for DSSCs: Optimization, Production, and Market–Vacuum Coating .info–VCI. at:<http://vacuumcoating.info/nano-tiO2-for-dsscs-optimization-production-and-market-2>
- [26] Sheng S. LI, *Semiconductor Physical Electronics*, 2nded, Springer, USA, (1969).
- [27] A. Chovet, P. Masson, *Physique des semi-conducteurs*, Ecole Polytechnique Universitaire de Marseille, Département Micro-électronique et Télécommunication, (2004).
- [28] . S. M. Sze, *Physics of Semiconductor Devices*, John Wiley & sons, New York. London. Sydney. Toronto,(1969)
- [29] W. Schottky, *Halbleitertheorie der Sperrschicht*, *Naturwissenschaften*, vol. 26, p.843, (1938).
- [30] N. Vellas, *Etudes expérimentales de transistors de la filière nitrure de gallium pour des applications de puissance hyperfréquences*, thèse doctorat, Uni.Scién.Tech de Lille, (2003).
- [31] J.H. Werner, H.H. Guttler, Barrier inhomogeneities at Schottky contacts, *J. Appl. Phys.*, vol. 69, no. 3, pp. 1522-1533, (1991).
- [32] J. Tersoff, *Phys. Rev.*, B30, 4874.(1984)
- [33] A.E. Bazin, ‘‘Conception de diodes schottky sur 3C-SiC épitaxie sur silicium’’, thèse de doctorat, Université François-Rabolais, (2009).
- [34] E.H. Rhoderick, Metal-semiconductor contacts, *IEE PROC*, vol. 129, Pt. I, no. 1, pp. 1 14, (1982).
- [35] H.A. Bethe, *Theory of the Boundary Layer of Crystal Rectifiers*, MIT Radiation. Laboratory. Report 43-12, (1942).
- [36] F.A. Padovani, R. Stratton, Field and Thermionic-Field Emission in Schottky Barriers, *Solid-State Electronics*, vol. 9, pp. 695-707, (1966).

-
- [37] J. Crofton, L.M. Porter, J.R. Williams, The Physics of Ohmic Contacts to SiC, *phys. stat. sol. (b)*, vol. 202, pp. 581-603, (1997).
- [38] Yu, A.Y.C., Snow, E.H., Minority carrier injection of metal silicon contacts, *Solid-State Electron.*, vol.12, no. 3, pp. 155-160, (1969).
- [40] Sharfetter, D.L., Minority Carrier Injection and Charge Storage in epitaxial Schottky Barrier diodes, *Solid-State Electronics*, vol. 8, no. 3, pp. 299-311, (1965).
- [41] K.J. Schoen, M. Jerry, J.M. Woodall, Design Considerations and Experimental Analysis of High-Voltage SiC Schottky Barrier Rectifiers, *IEEE Transactions on electron devices*, vol. 45, no. 7, pp. 1595-1604, (1998).
- [42] M. Jang, and J. Lee, Analysis of Schottky Barrier Height in Small Contacts Using a Thermionic-Field Emission Model, *ETRI Journal*, vol. 24, no. 6, pp. 455-461, (2002).
- [43] S.Q.Wen, Z.Y. Ming and al, Analytical model for reverse characteristics of 4H SiC merged PN Schottky (MPS) diodes, *Chinese Physics B*, vol. 18, no. 12, pp. 5474-5478, (2009).
- [44] M. Furno, F. Bonani, G. Ghione, Transfer matrix method modelling of inhomogeneous Schottky barrier diodes on silicon carbide, *Solid-State Electronics*, vol. 51, pp. 466-474, (2007).
- [45] C.Y. Chang, S.M. SZE, Carrier transport across metal semiconductor barriers, *Solid-State Electronics*, Pergamon Press., vol. 13, pp. 727-740, (1970).
- [46] E.H. Rhoderick, R.H. Williams, *Metal-semiconductor contacts*, Oxford University Press, Oxford, (1988)
- [47] R. Tsu , L. Esaki, Tunneling in a finite superlattice, *Appl.phys.lett.*, vol. 22, no. 11, pp. 562-564, (1973)
- [48] L. Zheng, R.P. Joshi, C. Fazi, Effects of barrier height fluctuations and electron tunneling on the reverse characteristics of 6H-SiC Schottky contacts, *J. Appl. Phys.*, vol. 85, no. 7, pp. 3701-3707, (1999).
- [49] J. Eriksson, N. Rorsman, H. Zirath, 4H-Silicon Carbide Schottky Barrier Diodes for Microwave Applications, *IEEE Transactions on microwave theory and Techniques*, vol. 51, no. 3, pp. 797-804, (2003)
- [50] G. Gildenblat, *Compact Moding Principles Techniques and applications*, Dordrecht, Springer, (2010).
- [51] H. Mathieu, *Physique des semi-conducteurs et des composants électroniques*, Dunod 5^e édition, (2001).
- [52] R.Besson, *Technologie des composants électroniques diodes, transistors, circuit intégrés, opto-électronique*, Tome 2, 5^{ème} édition radio, Paris, (1981).
- [53] C.Ngô, H.Ngô, *Les Semi-Conducteurs de l'électron aux dispositifs*, Dunod, Paris, (2003).
- [54] R. Soares, Graffeul and J. Obregon, *Application des Transistors à effet de champ en arséniure de Gallium*, Eyrolles et CENT-ENST, Paris, (1984)
-

-
- [55] N.A. Torkhov, Formation of a native-oxide structure on the surface of n-GaAs under natural oxidation in air. *Semiconductors* **37**(10), 1177–1184 (2003)
- [56] Y. Xuan, H.-C. Lin, P.D. Ye, Simplified surface preparation for GaAs passivation using atomic layer-deposited high- κ dielectrics *IEEE Trans. Electron Devices* **54**(8), 1811–1817 (2007)
- [57] W. Yang, J. Marino, A. Monson, C.A. Wolden, An investigation of annealing on the dielectric performance of TiO₂ thin films *Semicond. Sci. Technol.* **21**(12), 1573–1579 (2006)
- [58] K.J. Han, K.S. Kang, Y. Chen, K.H. Yoo, J. Kim, Effect of annealing temperature on the conduction mechanism for a sol–gel driven ZnO Schottky diode. *J. Appl. Phys D Appl. Phys.* **42**, 125110 (p. 5)(2009).
- [59] S.X. Zhang, D.C. Kundaliva, W. Yu, S. Dhar, S.Y. Young, L.G. Salamanca-Riba, S.B. Ogale, R.D. Vispute, T. Venkatesan, Niobium doped TiO₂: intrinsic transparent metallic anatase versus highly resistive rutile phase. *J. Appl. Phys.* **102**(1), 013701 (p. 4)(2007).
- [60] W. Li, C. Ni, H. Lin, C.P. Huang, S. Ismat Shah, Size dependence of thermal stability of TiO₂ nanoparticles. *J. Appl. Phys.* **96**(11), 6663–6668 (2004)
- [61] N.R. Mathews, E.R. Morales, M.A. Corte-Jacome, J.A. Toledo Antonio, TiO₂ thin films–influence of annealing temperature on structural, optical and photocatalytic properties. *Sol. Energy*(9), 1499–1508 (2009)
- [62] O. Pakma, N. Serin, T. Serin, Ş Altındal, The effects of preparation temperature on the main electrical parameters of Al/TiO₂/p-Si (MIS) structures by using sol–gel method. *J. Sol Gel Sci. Technol.* **50**(1), 28–34 (2009)
- [63] Z. Tekeli, Ş. Altındal, M. Çakmak, S. Özçelik, D. Çalışkan, E. Özbay, The behavior of the I–V–T characteristics of inhomogeneous(Ni/Au)–Al_{0.3}Ga_{0.7}N/AlN/GaN heterostructures at high temperatures. *J. Appl. Phys.* **102**(5), 054510 (p. 8)(2007)
- [64] H. Altuntas, A. Bengi, U. Aydemir, T. Asar, S.S. Cetin, I. Kars, S. Altındal, S. Ozcelik, Electrical characterization of current conduction in Au/TiO₂/n-Si at wide temperature range. *Mater. Sci. Semicond. Proc.* **12**, 224–232 (2009)
- [65] O. Pakma, N. Serin, T. Serin, Ş Altındal, The double Gaussian distribution of barrier heights in Al/TiO₂/p-Si (metal-insulatorsemiconductor) structures at low temperatures. *J. Appl. Phys.* **104**(1), 014501 (p. 6)(2008).
- [66] D.E. Yıldız, Ş Altındal, H. Kanbur, Gaussian distribution of inhomogeneous barrier height in Al/SiO₂/p-Si Schottky diodes. *J. Appl. Phys.* **103**(12), 124502,(p. 7)(2008)
- [67] J. M. D. Coey, ferromagnetism, *Solid State Sci.* **7**(6), 660–667(2005)
- [68] H.-Y. Guo, Z.-G. Ye, Electric characterization of HfO₂ thin films prepared by chemical solution deposition. *Mater. Sci. Eng. B***120** (1–3), 68–71 (2005)
-

-
- [69] L. Truong, Y.G. Fedorenko, V.V. Afanasev, A. Stesmans, Admittance spectroscopy of traps at the interfaces of (100)Si with Al₂O₃, ZrO₂, and HfO₂. *Microelectron. Reliab.* **45**(5–6), 823–826 (2005)
- [70] Mireille Lontsi Fomena, Etude théorique de la diffusion de l'oxygène dans des oxydes diélectriques, Thèse de doctorat, Université de Bordeaux 1, (2008)
- [71] H. Roux & L. Glasser, Transferable potentials for the Ti–O system, *J. Mater. Chem.* **7**, 843–851, (1997).
- [72] J.P. Jolivet, P. de la Solution à l'Oxyde, Condensation des cations en solution aqueuse, *Chimie de surface des oxydes*, 387, (1998).
- [73] Frédéric Mesguich, Stratégie innovante pour la mise en forme de nanostructures TiO₂/Au à propriétés synergétiques pour le photovoltaïque, Université Pierre et Marie Curie -Paris VI, (2014).
- [74] H. Tang, F. Lévy, H. Berger & P. Schmid, Urbach tail of anatase TiO₂, *Phys. Rev. B. Condens. Matter* **52**, 7771–7774, (1995).
- [75] Bruno Pattier, Étude de gels d'oxyde de titane entrant dans la fabrication de cellules photovoltaïques, Thèse Doctorat, Université du Maine, France, (2010).
- [76] O. Carp, Photoinduced reactivity of titanium dioxide. *Prog. Solid State Chem.* **32**, 33–177, (2004).
- [77] Olivier Fruchier, Etude du comportement de la charge d'espace dans les structures MOS, Université Montpellier II - Sciences et Techniques du Languedoc, (2006).
- [78] M. Koelsch, S. Cassaignon, C. Ta Than Minh, J.F. Guillemoles & J.P. Jolivet, Electrochemical comparative study of titania (anatase, brookite and rutile) nanoparticles synthesized in aqueous medium, *Thin Solid Films*, 451–452, 86–92, (2004).
- [79] B.E. Deal, Standardized terminology for oxide charges associated with thermally oxidized silicon, *IEEE Electron Dev. Lett.*, vol, 27(3), p. 606, (1980).
- [80] W. Olthuis, P. Bergveld, On the Charge Storage and Decay Mechanism in Silicon Dioxide Electrets. *IEEE transactions on Electrical Insulation* Vol. **27** No. **4**, 691, August (1992)
- [81] Yves Maneglia, Analyse en profondeur des défauts de l'interface Si-SiO₂ par la technique du pompage de charges, Physics. Institut National Polytechnique de Grenoble - INPG, (1998)
- [82] SILVACO-TCAD, ATLAS User's Manual: device simulation software (SILVACO International, Santa Clara, (2013))
- [83] S. Selberherr, Analysis and Simulation of Semiconductor Devices, Wien, New York: Springer-Verlag, (1984).
- [84] M. H. Cohen, H. Fritzsche, and S. R. Ovshinsky, *Phys. Rev. Lett.* **22**, 1065 (1969).
- [85] N. F. Mott and E. A. Davis, *Phys. Rev. Lett.* **29**, 1555 (1972).
-

-
- [86] W. Shockley and W.T. Read, *Phys. Rev.* **87**, 835 (1952).
- [87] R.N. Hall, *Phys. Rev.* **87**, 387 (1952).
- [88] M.E. Law et al. *IEEE Electron Device Letters* **12**, 401 (1991).
- [89] J.G. Fossum and D.S. Lee, *Solid State Electronics* **25**, 741 (1982).
- [90] Djicknoum DIOUF, Thèse de doctorat, Cellules photovoltaïques silicium à hétérojonctions et à structure interdiguée en face arrière, Laboratoire de Génie Electrique de Paris (2010)
- [91] V. Aubry and F. Meyer, Schottky diodes with high series resistance: Limitations of forward I-V methods, *J. Appl. Phys.* **76**, pp. 7973-7984,(1994)
- [92] S.K. Cheung, N.W. Cheung, Extraction of Schottky diode parameters from forward current-voltage characteristics. *Appl. Phys. Lett.* **49**, 85–87 (1986)
- [93] Z. Caldıran, S. Aydoğan and U. İncekara, Schottky Diode Applications of the Fast Green FCF Organic Material and the Analyze of Solar Cell Characteristics, *Journal of Physics: Conference Series*. **707** 012052,(2016)
- [94] H. Altuntaş, Ş. Altındal, S. Özçelik, H. Shtrikman, Electrical characteristics of Au/n-GaAs Schottky barrier diodes with and without SiO₂ insulator layer at room temperature, *Vacuum* **83** pp. 1060-1065,(2009).
- [95] L. F. Wagner, R. W. Young, and A. Sugerman, A Note on the Correlation between the Schottky-Diode Barrier Height and the Ideality factor as determined from I-V Measurements, *IEEE Electron Device Letters* **4**(9), pp. 320-322,(1983)
- [96] M. Siad, A. Keffous, S. Mamma, Y. Belkacem, H. Menari, Correlation between series resistance and parameters of Al/n-Si and Al/p-Si Schottky barrier diodes, *Appl. Surf. Sci.* **236** (1-4) pp. 366-376, (2004).
- [97] S. Forment, R. L. Van Meirhaeghe, A De Vrieze, K. Strubbe and W. P. Gomes, A comparative study of electrochemically formed and vacuum-deposited n-GaAs/Au Schottky barriers using ballistic electron emission microscopy (BEEM), *Semicond. Sci. Technol.* **16**(12), pp. 975-981, (2001).
- [98] M. K. Hudait, S. B. Krupanidhi, Effects of thin oxide in metal-semiconductor and metal-insulator-semiconductor epi-GaAs Schottky diodes, *Solid-State Electronics* **44**(6), pp. 1089-1097,(2000).
- [99] P. Cova, A. Singh, R. A. Masut, A self-consistent technique for the analysis of the temperature dependence of current–voltage and capacitance–voltage characteristics of a tunnel metal-insulator-semiconductor structure, *J. Appl. Phys.* **82**, pp. 5217-5226, (1997).
- [100] S. Zellag, L. Dehimi, T. Asar, A. Saadoun, A. Fritah, S. Özçelik. Effects of the TiO₂ high-k insulator material on the electrical characteristics of GaAs based Schottky barrier diodes. *Applied Physics A*, **124**:84, (2018).
- [101] Maxwell, J. A treatise on electricity and magnetism, Clarendon press, (1881).
-

-
- [102] Y. Seo, S. Lee, I. An, C. Song and H. Jeong, Conduction mechanism of leakage current due to the traps in ZrO₂ thin film, *Semicond. Sci. and Technol.* 24(11), p. 115016 (5pp),(2009).
- [103] Y. Xuan, H. -C. Lin, and P. D. Ye, Simplified Surface Preparation for GaAs Passivation Using Atomic Layer-Deposited High-k Dielectrics, *IEEE Transactions on Electron Devices* 54 (8), pp. 1811-1817, (2007).
- [104] B.H. Lee, Y. Jeon, K. Zawadzki, W.J. Qi, J. Lee, Effects of interfacial layer growth on the electrical characteristics of thin titanium oxide films on silicon. *Appl. Phys. Lett.* 74(21), 3143–3145(1999)
- [105] S. Ashok, J.M. Borrego, R.J. Gutmann, Electrical characteristics of GaAs MIS Schottky diodes, *Solid-State Electronics* 22 (7), pp. 621- 631,(1979).
- [106] B. Kınacı, T. Asar, Y. Özen, S. Özçelik, The analysis of Au/TiO₂/n-Si Schottky barrier diode at high temperatures using I-V characteristics, *Optoelectronics and Advanced Materials-Rapid Communications* 5 (4), pp. 434-437,(2011)
- [107] M. Passlack, N. E. J. Hunt, E. F. Schubert, G. J. Zydzik, M. Hong, J. P. Mannaerts, R. L. Opila, and R. J. Fischer Dielectric properties of electron-beam deposited Ga₂O₃ films, *Appl. Phys. Lett.*, Vol. 64, (20),pp 2715-2717,(1994)
- [108] A. Fritah, A. Saadoun, L. Dehimi, B. Abay, Investigation on the non-ideal behaviour of Au/n- InP Schottky diodes by the simulation of I–V–T and C–V–T characteristics. *Philos. Mag.* 96(19), 2009–2026 (2016)
- [109] Siva Pratap Reddy, B. Prasanna Lakshmi, A. Ashok Kumar, V. Rajagopal Reddy. *J. Nano-Electron. Phys.* 3 No1, P. 832-837, (2011).

***PUBLICATION ET
COMMUNICATIONS
DE L'AUTEUR***

Publication, communications et encadrements durant la réalisation de ce travail de thèse.

- Publication internationale : S. Zellag, L. Dehimi, T. Asar, A. Saadoune, A. Fritah, S. Özçelik, "Effects of the TiO₂ high-k insulator material on the electrical characteristics of GaAs based Schottky barrier diodes" Applied Physics A (2018) 124:84
- Communication internationale : S. Zellag, L. Dehimi, A. Saadoune, "Simulation of forward and reverse bias current-voltage characteristics of Au/n-Si Schottky barrier diodes with SiO₂ insulator layer" .APMAS en Turquie 2015.
- Communication internationale : S. Zellag, L. Dehimi, A. Saadoune, « Modelisation and simulation oh the effects of insulator layer on the performance of Au/n-Si. APMAS en Turquie 2016.

Encadrements de master2 en physique des nanomatériaux dont l'intitulé est :

- « Caractérisation et simulation des diodes à barrière Schottky sous environnement Silvaco ». juin 2015.
 - « Simulation et étude des caractéristiques électriques d'un contact métal/semi-conducteur à base de GaAs » juin 2016.
 - « Modélisation et méthodes d'extraction des paramètres des caractéristiques électriques dans les nanomatériaux » juin 2017.
-

خلال هذه الاطروحة تمت دراسة تاثير مادة TiO_2 والتي تعتبر عازل من النوع high-k على حاجز شوتكي من نوع Au/n-GaAs/Ti/Au وذلك عن طريق المحاكات الرقمية مع استغلال النتائج التجريبية المتوفرة. لقد تم استعمال المحاكى الرقمية Atlas-Silvaco-TCAD لتفسير عدة ظواهر فيزيائية للشئاني من نوع شوتكي. القيم التجريبية لكل من معامل المقالية، حاجز شوتكي و المقاومة التسلسلية تم استخراجها باستعمال عدة تقنيات مثل طريقة شانغ، الخاصية تيار-جهد وسعة جهد. القيم الخاصة بمعامل المثالية وحاجز شوتكي المتحصل عليها كانت بالترتيب على النحو التالي: 4.14 و 0.585 eV بالنسبة لتركيبية حاجز شوتكي Au/n-GaAs/Ti/Au، 4.00 و 0.548 eV لتركيبية حاجز شوتكي المحتوية على العازل TiO_2 بسمك 16 نانو-متر، 3.92 و 0.556 eV لتركيبية حاجز شوتكي المحتوية على العازل TiO_2 بسمك 100 نانو-متر. الثنائيات شوتكي التي تمت دراستها لها خاصية تيار-جهد فير مثالية بحيث معامل مثاليها أكبر من واحد. توزيع عيوب السطح بالنسبة لطاقتها الخاصة بالصمامات شوتكي المدروسة تم استخراجها من الخاصية جهد-تيار وذلك بالاخذ بعين الاعتبار ارتباط معامل المثالية مع الجهد، قيمة حاجز شوتكي الفعلية والمقاومة التسلسلية. القيم الخاصة بتوزيع تركيز عيوب السطح بالنسبة لطاقتها المستخرجة بالاخذ بعين الاعتبار المقاومة التسلسلية وجدت اقل من التي استخرجة بدون الاخذ بعين الاعتبار المقاومة التسلسلية. الخاصية تيار-جهد الخاصة بالثنائيات المدروسة تظهر زيادة غير طبيعية في التيار الغير مرغوب اثناء التغذية العكسية وذلك كلما زاد سمك العازل من النوع high-k. في الاخير النتائج المتحصل عليها بالاستعمال المحاكات متوافقة مع النتائج المخبرية المتوفرة.

Résumé

L'effet de matériau TiO_2 à haute permittivité « high-k » comme isolant dans chacune des structures Au/n-GaAs /Ti/Au et Au/ TiO_2 /n-GaAs /Ti/Au a été mis en évidence par l'expérimental et par la simulation utilisant le logiciel Atlas Silvaco. L'extraction des paramètres électriques tels que le facteur d'idéalité n, la hauteur de barrière Φ_B , la résistance série R_s et les états d'interface N_{ss} a été faite en utilisant différentes méthodes qui sont la méthode standard de la caractéristique courant -tension ($\ln I-V$) en polarisation directe, les méthodes de Cheung et la méthode de la caractéristique inverse de la capacité-tension ($C^{-2}-V$). Les valeurs expérimentales du facteur d'idéalité et de la hauteur de la barrière sont respectivement 4.12 et 0.585 eV pour la structure Au/n-GaAs/Ti/Au, 4.00 et 0.548 eV pour Au/ TiO_2 /n-GaAs/Ti/Au avec une épaisseur de 16nm de l'oxyde et 3.92 et 0.556 eV pour la même structure avec une épaisseur de 100nm de l'oxyde. Les valeurs du facteur d'idéalité (n) des trois structures MS et MIS SBDs étudiées sont très loin de l'unité qui est la caractéristique de la diode idéale (ou $n = 1$), ce phénomène est dû à l'effet 'inévitabile' de la couche native. Les états d'interface (N_{ss}) calculés en présence de la résistance série sont inférieurs à ceux calculés en absence de la résistance série en question et ce pour les trois structures étudiées. Les structures MIS révèlent une augmentation du courant de fuite proportionnelle à l'augmentation de l'épaisseur de l'oxyde. Enfin, les résultats expérimentaux concordent bien avec ceux de la simulation.

Abstract

The effects of the TiO_2 high-k insulator material on Au/n-GaAs/Ti/Au Schottky barrier diodes have been studied by means of the numerical simulation and experimental results at room temperature. The Atlas-Silvaco-TCAD numerical simulator has been used to explain the behavior of different physical phenomena of Schottky diode. The experimental values of ideality factor, barrier height, and series resistance have been determined by using the various techniques such as Cheung's method, forward bias $\ln I-V$ and reverse capacitance-voltage behaviors. The experimental ideality factor and barrier height values have been found to be 4.14 and 0.585 eV for Au/n-GaAs/Ti/Au Schottky barrier diode and 4.00 and 0.548 eV for that structure with 16 nm thick TiO_2 film and 3.92, 0.556 eV with 100 nm thick TiO_2 film. The diodes show a non-ideal current-voltage behavior that of the ideality factor so far from unity. The extraction of N_{ss} interface distribution profile as a function of E_c-E_{ss} is made using forward-bias $I-V$ measurement by considering the bias dependence of ideality factor, the effective barrier height, and series resistance for Schottky barrier diodes. The N_{ss} calculated values with consideration of the series resistance are lower than the calculated ones without series resistance. The current-voltage results of diodes reveal an abnormal increase in leakage current with an increase in thickness of high-k interfacial insulator layer. However, the simulation agrees in general with the experimental results.